

Title	ギガ帯域インターネットにおける電子指紋の超高速・高精度検出と超高速検索
Author(s)	井口, 寧
Citation	科学研究費助成事業研究成果報告書: 1-6
Issue Date	2015-06-12
Type	Research Paper
Text version	publisher
URL	http://hdl.handle.net/10119/12831
Rights	
Description	研究種目: 基盤研究(B), 研究期間: 2012 ~ 2014, 課題番号: 24300016, 研究者番号: 90293406, 研究分野: 並列処理

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 12 日現在

機関番号：13302

研究種目：基盤研究(B)

研究期間：2012～2014

課題番号：24300016

研究課題名(和文) ギガ帯域インターネットにおける電子指紋の超高速・高精度検出と超高速検索

研究課題名(英文) Ultra High Speed Audio Fingerprint Detection and Search

研究代表者

井口 寧 (Inoguchi, Yasushi)

北陸先端科学技術大学院大学・情報社会基盤研究センター・教授

研究者番号：90293406

交付決定額(研究期間全体)：(直接経費) 13,600,000円

研究成果の概要(和文)：本研究では、インターネットに流通するmp3などの音楽ファイルをギガ帯域でリアルタイムに検出し、楽曲を特定・ライセンスするために必要な、ハードウェア・サポートによる超高速電子指紋検出技術およびその関連技術について研究した。速度について、ギガ帯域に対応可能とするための、加減算中心のハードウェア指向の電子指紋検出アルゴリズム HiFP2.0を開発した。検索について、大容量の指紋データベースから瞬時に楽曲を特定可能な、FPGA向けの指紋検索手法としてStaged LSHを開発した。その他、計算基盤となるNetwork on Chipや故障回避方法、階層型相互結合網についても成果を得た。

研究成果の概要(英文)：This research addresses ultra-high speed audio fingerprint detection from mp3 files that traded through the internet. Hardware supported audio fingerprint detection algorithms that mostly uses only addition and subtraction has been proposed as HiFP 2.0. Concerning searching, the Staged-LSH method that is hierarchical hash-based algorithm was proposed. This algorithm takes advantage physical hierarchical structure such as Flip-Flops and Block RAM in FPGA and off-chip D-RAM. Network on Chip, fault avoidance, and hierarchical interconnection are also investigated.

研究分野：並列処理

キーワード：リコンフィギャラブル FPGA 電子指紋 音楽検索 データベース ハッシュ Staged LSH インターネット

1. 研究開始当初の背景

近年, Winny や WinMX など, インターネット上でデジタル著作物を交換するソフトウェア(ファイル交換ソフト)が広く用いられ, デジタル著作物の著作権侵害が大きな社会問題となっている. このデジタル著作物を保護するための一手法として, 電子指紋技術が注目されている. 電子指紋は, 音楽や画像などのデジタル著作物の周波数帯域ごとのエネルギー遷移など, 著作物ごとの特徴量を計算し, 数千ビットのコンパクトな表現で著作物を特定する技術であり, 著作物のコピーコントロールを成し得る重要な技術である. 音楽などの著作物は, 指紋によって楽曲が特定できるので, 著作権者は流通しているデジタル化著作物の著作権を主張できるのである. ところで, 電子指紋検出は従来ソフトウェアで行われており, 検出速度が低速であるため, ネットワークを介して流通するデジタル著作物の電子指紋の実時間検出・特定は困難という問題があった.

一方で, ファイル交換ソフトを利用する理由は, 必ずしも著作権を侵害することが目的ではなく, 音楽等の便利な入手ツールとして利用している要素が少なくない(例えば, 米国 Apple 社による音楽のダウンロードサービスの成功は良い傍証である). つまり流通の利便性が確保できれば, ネットワークを介した著作物の公正な利用を大きく活性化できる可能性は大きいと考えられる.

図 1 に本研究の実用例を示す. 従来では, 良い楽曲があっても著作権法の制約のため直接楽曲を伝えることはできず, アーティストや曲名を友達に伝え, 受信側は別途 CD 店や iTunes 等から購入する必要があった(図上部). もし音楽の電子指紋が高速に検出・検索できれば(図下部), 誰が誰にどの楽曲を送ったか把握でき, 許諾の付与や課金を容易に可能になる. このような手軽で合理的な音楽共有のための手段を構築し, 社会の豊かさに貢献することが, 本研究の最終目的である.

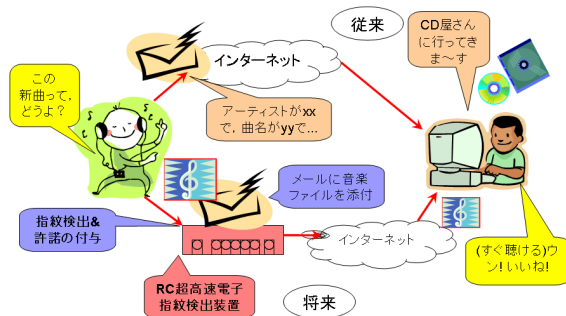


図 1 本研究の実用イメージ

2. 研究の目的

そこで本研究では, 実用的・商用的にインターネット上で音楽を検出・特定するために突破する必要がある, 次の研究課題に取り組む.

(1) 楽曲ファイルの中から薄く広くサンプリングし, かつハードウェア実装に向く, 整数加減算を中心とした高精度指紋検出アルゴリズムの開発

(2) 動的再構成可能な(Re-Configurable; RC)ハードウェアを用いることによる 10G ~ 100bps 以上の電子指紋検査速度の達成. RCとしてはFPGA (Field Programmable Gate Array)を想定する.

(3) 該当電子指紋を 100 万曲以上の楽曲リストの中からリアルタイムに特定する超高速検索技術.

第一の研究目標の検出精度について, 現在楽曲の中で特定の数秒間だけの特徴量を用いて電子指紋を計算しているところを, 楽曲全体に渡る情報から広く特徴量を抽出・計算することによって, 検出精度の向上(誤検出率の低減)を目指す. 目標とする誤検出率は, 商用利用に耐える水準とするため, 高くても 10-6%以下(1 億ダウンロードに 1 つ以下の誤り), 将来的には 10-8%以下を目指す.

第二の研究目標である検査速度の高速化について, これまで基盤研究(C)で試みた RCハードウェア向けの離散 Wavelet 変換(DWT)を用いた方法によって, 加減算を主とするゲート消費量が少ないアルゴリズムが開発されている. これを発展させ DWT の段数を削減し, 全体の演算量を減らすことによって速度向上を試みる. 目標とするスループットは, インターネット・プロバイダのコアルータでの使用を想定するため, 最低 10Gbps 以上で 100Gbps を目指す.

第三の研究目標である超高速検索技術について, 電子指紋は特定のビットパターンで表現されるので, 高頻度に出現する指紋(特定のビットパターン)に反応する専用の検出回路を RC(Re-Configurable) LSI のチップ上に搭載することで検索速度を向上させる. 高頻度に出現する楽曲は流行によって変化するため, 専用回路を自動的に入れ替え追従する仕組みを明らかにする.

3. 研究の方法

(1) ハードウェア向け電子指紋計算手法(これまでの研究)

最初に, インターネットに適用可能な, 電子指紋高速検出システムの構築に取り組む. 指紋検出のハードウェア・コアの基礎は, 既に基盤研究(C)で離散 Wavelet 変換(DWT)を用いた方法を確立した. この手法の概念図を右図 2 に示す. インターネットを介して流通する音楽ファイルは一旦 Wave フォーマットにデコードされる. デジタル化された 16bit の Wave ファイルから, 連続する 128k サンプル(44.1KHz サンプリングの場合, 2.9 秒間)を取り出し, 5 段の DWT を行う. 結果として 4096bit から成るサブバンドが得られるので, これを差分処理し電子指紋を計算するのが基本的な手法である. この手法の利点は

電子指紋の計算に DWT を用いているので、整数の加減算のみで処理が完結する。このため、実装時の消費回路量が少なく、ハードウェア化に適している。この処理を FPGA (Field Programmable Gate Array) を用いてハードウェア化したところ、7.63Gbps のスループットを得た。検出精度としては、およそ 0.01%(1万曲に1回)の誤検出率となっている。

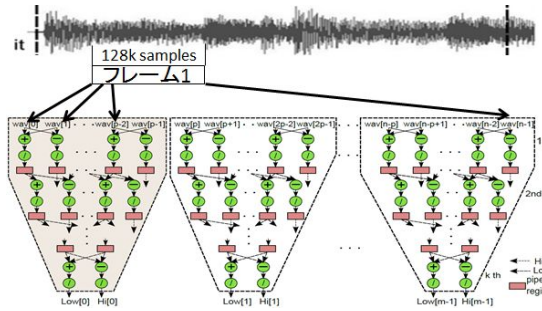


図2 これまでの DWT を用いた

ハードウェア向け電子指紋計算機構

(2) 高精度化が可能と考える根拠

上記の成果の内、実用化に向けて問題となるのが誤検出率である。実用化した場合は、社会的には課金処理などに用いられるため、十分に低い誤検出率を達成する必要がある。誤検出率を十分に低くできることを示唆する実験結果は得られている。図3に同一/相違楽曲の電子指紋の相違度毎の分布を示す。横軸は相違度(BER; 2つの指紋のビット毎の相違率)、右縦軸は BER 毎の確率分布である。BER が0に近い左のグループは、同一楽曲で圧縮率の異なる mp3 ファイルを圧縮伸張し、電子指紋の相違度を比較した群である。同一楽曲である以上、理想的には全て0になるはずだが、mp3 は不可逆圧縮なので、僅かの相違が発生する。一方 BER が50に近い右のグループは、異なる楽曲の mp3 圧縮伸張した音楽ファイルの電子指紋を比較した群の出現率である。もともと異なる楽曲の比較なので、電子指紋も類似性が無く、BER が50%になることが期待される。両グループともに正規分布に近い分布であり、それぞれの標準偏差は、

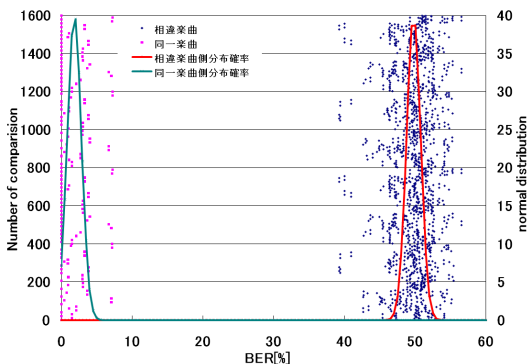


図3 同一/相違楽曲の電子指紋の相違度

6.11および0.93という結果が得られている。出現率が完全に正規分布に従うと仮定すれば、

理論的な誤検出率は二つの正規分布曲線の交点での出現率になり、その値は 10-30%と十分低い。

(3) 新しい高精度化のアプローチ

理論的には高精度が得られる可能性があるにも関わらず、実験結果として 0.01%程度の誤検出率となる原因を考察する。現在の方式ではどんな長い曲でもファイルのごく一部の 128k サンプル(約 2.9 秒間)の情報しか用いていない点にあると考える。そこで、音楽ファイルの中で広範な範囲からサンプリングし電子指紋を計算するアプローチで高精度化を図る。このイメージを図4に示す。図2と異なり、入力 Wave ファイルを複数のフレームに分割する。これらのフレームは楽曲の長さに応じて分散して設定される。フレームごとに DWT を行い、楽曲ファイル全体での比較を行って検出精度を高めようというのが高精度化へのアイデアである。ここで解明すべきことは、理論的な検出精度と実際(これまでの研究)の検出精度の乖離の原因究明とその確定、フレームの長さおよび場所の設定方法(フレームサイズと個数、楽曲に対して等分で設定するのか、一定周期ごとに設定するのか、等)などである。これらの仕組みを探求しながら、実用レベルの検出精度を達成する。

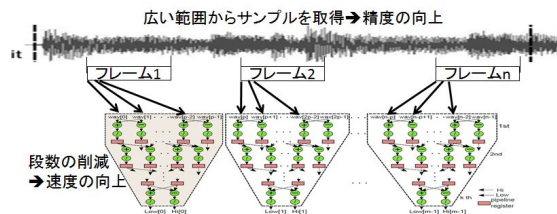


図4 新しい高精度化のアプローチ

(4) 検索速度向上へのアプローチ

数十万~数百万曲の指紋データベースからの超高速照合検索手法を研究する。例えば Apple iTunes Store は 100 万曲近い楽曲を保持しているが、この中から検出した指紋に合致する楽曲を、音楽ファイルがルータを通過している時間内に照合・検索する仕組みが必要である。楽曲1つあたりの指紋は 4Kbit ほどの情報量であるが、100 万曲では 4Gbit(0.5GB)の情報量となり、この指紋データベース(DB)から合致する指紋を検索照合する必要がある。一方で、音楽ファイルはおよそ 1 曲あたり 5MB 程度であり、これが 10Gbps の回線を通する時間は 4 ミリ秒である。つまり、ミリ秒ごとに 0.5 GB の指紋 DB から目的の曲を探る必要がある。これをそのまま探索すると、125GB/s 以上の連続データ転送速度が必要となるが、通常のメモリアクセスでは達成不可能である。そこで本研究では、オンチップ検索とオフチップ検索の階層化検索を行うものとする。この概念を図

5 に示す．音楽の流通状況を観察すると，流通の大部分は少数のヒット曲で占められる．電子指紋は楽曲ごとのビットパターンで表現されるので，高頻度に出現する電子指紋のビットパターンの専用照合回路を RC デバイス内に動的に合成する．専用照合回路は簡単な XOR 回路で高並列に実装できるので，処理の高速化に大きく貢献できる．この時に参照用の指紋は LSI のピンを経由しないため，ピン・ボトルネックの解消にも有効である．RC デバイス内に収容できる指紋数には限りがあるので，収容できなかった指紋についてはオフチップの指紋 DB を参照し比較するが，この時はピン・ボトルネックが問題になるので，外部参照頻度を低く維持するため，出現頻度が高い指紋を動的に入れ替える．

入れ替えアルゴリズムについては本研究で詳しく取り組むが，例えば DB を指紋の類似度によって階層的にクラス分けしておき，オンチップ検索の結果に基づいて，ヒットしやすいような指紋集合と動的に入れ替えることで，入れ替え回数を削減する等のアイデアを持っている．

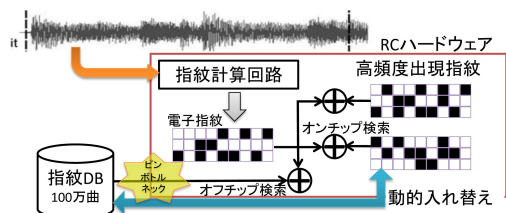


図5 階層化検索の概念図

4. 研究成果

2012年度は電子指紋検索の高精度・高速化へ取り組んだ．

(1) 検出した電子指紋と合致する楽曲データを，大量の電子指紋データベースから検索する．従来ではシーケンシャルサーチを行っていたが，データベースの大規模化に対応できない問題があった．そこで本研究では局所性鋭敏型ハッシュ LSH を用いた検索アルゴリズムを検討した．

(2) データベースは大規模であり，FPGA チップ上のメモリに収容しきれない．そこで効率的に検索を行うため，階層型な Staged-LSH 法を提案した．

(3) 上位層の LSH データは FPGA チップ内のブロック RAM に収容されるが，このブロック RAM へのアクセスが高速化の際のボトルネックになる．2つのブロック RAM を交互に使い，見かけ上スループットを2倍にする Ping-Pong ブロック RAM アーキテクチャを開発し，実装した．

(4) さらに，本アプリケーションで複数のチップを高速に結合する方法として，当研究室で従来から開発していた階層型相互結合網を拡張し性能を評価した．

(5) また，基礎テクノロジーとして，指紋検出

を広域分散環境で行うための基盤技術について研究した．具体的には，分散コンピューティング環境の確立，さらに膨大な計算資源を安価に利用可能とするボランティアコンピューティングの可能性を探り，計算スキームを構築した．

2年目になる2013年度は，計算した指紋に最も近い指紋を，データベースの中から高速に検索する手法を中心に開発した．従来のハッシュ法では FPGA のメモリ容量の点で，高速にアクセスできる指紋の数が非常に限定される．前年度より，階層的な検索を可能とする Staged LSH を FPGA に搭載したが，2012年度は FPGA 内のレジスタとブロック RAM の2段階の階層化を行っていたところを，2013年度は FPGA チップ外の D-RAM も含めた3段階の階層化を試みた．チップ外メモリを用いることによって，検索対象の大幅な大容量化が可能になる．

このアプローチは，指紋計算コアを多数設けることにより高速化を達成する考え方に基づくが，多数の計算コアを設けると故障が問題になってくる．そこでフォールトトレランスについて，回路を実装するための再構成法の研究も行った．故障したコアを，チップ内部のコア間結合を再構成することによって通信性能を低下させずに再構成する手法である．格子型に準じた相互結合網で有効に動作し，指紋検出コアの再構成の他，一般のメニーコアアーキテクチャの故障回避など，幅広い応用が可能である．

最終年度の2014年度は，前年度に取り組んだ外部 D-RAM を用いた高速検索手法を再検討し，実際にデバイスを用いた評価システムを構築した．開発した指紋検索回路は最終的に Xilinx Vertex-7 CV709 FPGA ボードに実装し，正しく機能することを検証した．現在はプロトタイプなので，今後は継続して高精度化などに取り組む予定である．

さらに計算基盤として，GPGPU の利用や Network on Chip を実現するための階層型相互結合網についても研究を行った．現実の相互結合網は，コア間結合，チップ間結合，ボード間結合，キャビネット間結合など，階層によって物理的特性が大きく異なる．つまり，チップ内コア間結合は，非常に高速で低消費電力，低レイテンシである反面，キャビネット間結合は，高コストゆえ，低バンド幅で大遅延である．できるだけ通信を低い階層で行い，上位階層では少ない通信量となる相互結合網が求められる．そこで本研究では，コア間結合，チップ間結合，ボード間結合，キャビネット間結合のように，物理的な階層構造と相互結合網の持つ階層構造をマッチングさせ，消費電力性能に優れた階層型相互結合網として 3D-TESH の提案に至った．他の既存の相互結合網と比較評価したところ，3D-TESH は低コストで 2D や 3D トーラス網に比べて高い通信能力と，同じ通信量であれば低い通信遅延が達成できることを示した．

共同研究者の成果として，Network on Chipのルーティングや，フォールトトレランスについて研究を行い，耐故障性に優れたルーティング手法を開発した．

最後に，これまでに構築した電子指紋計算アルゴリズム HiFP2.0 や，その設計指針についても取りまとめ，論文として発表した．

5. 主な発表論文等

〔雑誌論文〕(計 8 件)

(査読有)

1. 荒木 光一, 佐藤 幸紀, 井口 寧, "FPGA ベース組み込み向け HW 開発における低消費電力指向の 自動ハードウェアチューニング", 信学論 D, Vol. J98-D, No. 1, pp.182-192, Jan., 2015
2. Yukinori Sato, Yasushi Inoguchi and Tadao Nakamura, "Identifying Program Loop Nesting Structures during Execution of Machine Code", Vol. E97-D, No. 9, pp.2371-2385, Sep., 2014
3. M.M. Hafizur Rahman, Masaru Fukushi and Yasushi Inoguchi, "Reconfiguration and Yield of a Hierarchical Torus Network", IETE Technical Review, Vol. 30, No. 2, pp.120-128, Feb., 2013
4. M.M. Hafizur Rahman, Yukinori Sato and Yasushi Inoguchi, "High Performance Hierarchical Torus Network Under Adverse Traffic Patterns", Journal of Networks, Vol. 7, No. 3, pp.456-467, Mar., 2012
5. Yusuke Fukushima, Masaru Fukushi, and Ikuko Eguchi Yairi, "A Region-based Fault Tolerant Routing Algorithm for 2D Irregular Mesh Network-on-Chip," Journal of Electronic Testing: Theory and Applications, Volume 29, Issue 3, pp 415-429, 2013.
6. M.M. Hafizur Rahman, Yukinori Sato and Yasushi Inoguchi, "Dynamic Communication Performance Enhancement in Hierarchical Torus Network by Selection Algorithm", Journal of Networks, Vol. 7, No. 3, pp.468-479, Mar., 2012
7. M.M. Hafizur Rahman, Yukinori Sato and Yasushi Inoguchi, "High Performance Hierarchical Torus Network Under Adverse Traffic Patterns", Journal of Networks, Vol. 7, No. 3, pp.456-467, Mar., 2012
8. 渡邊 寛, 船曳 信生, 中西 透, 福土 将, "ボランティアコンピューティングにおけるワーカの性能差を考慮した信頼度計算式の拡張", 電子情報通信学会論文誌 Vol.J96-D, No.6 pp.1413-1424

〔学会発表〕(計 28 件)

(査読有)

1. M.M. Hafizur Rahman, M.A.H. Akhand, Yasuyuki Miura, and Yasushi Inoguchi, "Hot-Spot Traffic Pattern on Hierarchical 3D Mesh Network", The 3rd International Conference on Advanced Computer Science Applications and Technologies, IEEE, pp.56-60, Amman, Jordan, Dec. 29-30, 2014
2. Faisal, Faiz Al, M.M. Hafizur Rahman and Yasushi Inoguchi, "Dynamic Communication Performance of TTN with Uniform and Non-uniform Traffic Patterns Using Virtual Cut-Through Flow Control ", The 3rd International Conference on Advanced Computer Science Applications and Technologies, IEEE, pp.133-138, Amman, Jordan, Dec. 29-30, 2014
3. M.M. Hafizur Rahman, Asadullah Shah, Masaru Fukushi, and Yasushi Inoguchi, "HTM: A New Hierarchical Interconnection Network for Future Generation Parallel Computers", IETE Technical Review, Khulna, Bangladesh, 2014
4. T. Sakai and M. Fukushi, "Implementation of A Reliable Volunteer Computing System with Credibility-based Voting," Int'l Symp. on Computing and Networking, pp. 354-359, 2014. (10-12 Dec. 2014, Shizuoka) DOI:10.1109/CANDAR.2014.41
5. Takeshi Uchida, Teruo Matsuzawa and Yasushi Inoguchi, "The Influence of Elitism Strategy on Migration Intervals of a Distributed Genetic Algorithm", Proceedings of The 18th Asia Pacific Symposium on Intelligent and Evolutionary Systems, Singapore, Nov. 10-12, 2014
6. K. Sonoda and M. Fukushi, "Extended 2D-Mesh Network-on-chip for Region-based Fault-Tolerant Routing Algorithms," Int'l Symp. on Artificial Life and Robotics, pp. 510-513, 2015. (21-23 Jan. 2015, Beppu)
7. M.M. Hafizur Rahman, Asadullah Shah, Masaru Fukushi and Yasushi Inoguchi, "Hierarchical Tori Connected Mesh Network", Proc. of International Conference on ReConFigurable Computing and FPGAs, T. Fahringer 編, Springer-Verlag Berlin Heidelberg, pp.197-210, Ho Chi Minh City, Vietnam, June. 24-27, 2013
8. M.M. Hafizur Rahman, Asadullah Shah and Yasushi Inoguchi, "On Dynamic Communication Performance of a Hierarchical 3D-Mesh Network", IFIP

- International Conference on Network and Parallel Computing (NPC 2012), (8 pages), Gwangju, Korea, Sep. 6-8, 2012
9. M.M. Hafizur Rahman, Asadullah Shah and Yasushi Inoguchi, "A Deadlock-Free Dimension Order Routing for Hierarchical 3D-Mesh Network", University Teknologi Petronas, International Conference on Computer and Information Sciences 2012, pp.563-568, Kuala Lumpur, Malaysia, June. 12-14, 2012
 10. Kan Watanabe, Nobuo Funabiki, Toru Nakanishi, and Masaru Fukushi, "Modeling and Performance Evaluation of Colluding Attack in Volunteer Computing Systems," Proc.of The International MultiConference of Engineers and Computer Scientists, pp. 1658-1663, Hong Kong, March 2012.

(査読無)

11. Faiz Al Faisal, Yukinori Sato and Yasushi Inoguchi, "Introduction of a New Interconnection Network that achieves high performance for Many-Core Processors", 2014 年度 電気関係学会 北陸支部連合大会, F1-3, 1 page in CD-ROM, 富山高専(富山県富山市), Sep. 11, 2014
12. 河村 知記, 佐藤 幸紀, 井口 寧, "GPU 分散コンピューティングのためのデータ転送を考慮したデータ分割", 2014 年度 電気関係学会 北陸支部連合大会, F1-2, 1 page in CD-ROM, 富山高専(富山県富山市), Sep. 11, 2014
13. 園田 賢一, 福士 将, 領域ベースの耐故障ルーティングに対する拡張2次元メッシュ NoC, 電子情報通信学会 第 55 回機能集積情報システム研究会 2014 年 10 月 24 日 兵庫県姫路市)
14. 境岳志, 福士将, マルチスレッドを用いた VC サーバシステムの性能評価, 電気・情報関連学会中国支部連合大会, 2014 年 10 月 25 日 福山大学(広島県福山市)
15. 青柳 有輝, 舩曳 信生, 福士 将, ユーザ PC コンピューティングシステムの開発と評価, 電気・情報関連学会中国支部連合大会, 2014 年 10 月 25 日 福山大学(広島県福山市)
16. 佐々木 泰, 佐藤 幸紀, Yiyu Tan, 井口 寧, "メモリの階層化によるハードウェア音楽電子指紋の高速検索", 2013 年度 電気関係学会 北陸支部連合大会, F1-14, 1 page in CD-ROM, 金沢大学(石川県金沢市), Sep. 21, 2013
17. 荒木 光一, 佐藤 幸紀, 井口 寧, "組込みシステムにおける再構成時間を考慮した 低消費電力指向の設計フレームワークの提案", 信学技法 RECONF2013-31,

- Vol. 113, No. 221, pp.67-72, 北陸先端大(石川県能美市), Sep. 19, 2013
18. Fan Yang, 佐藤 幸紀, Yiyu Tan, 井口 寧, "Searching Acceleration for Audio Fingerprinting System", 2012 年度 電気関係学会 北陸支部連合大会, F-15, 1 page in CD-ROM, 富山県立大学(富山県射水市), Sep. 1, 2012

〔図書〕(計 0 件)

〔産業財産権〕
出願状況 (計 0 件)

取得状況 (計 0 件)

〔その他〕

表彰

1. 2014 年度 電子情報通信学会 北陸支部 学生優秀論文発表賞: Faiz Al Faisal, Yukinori Sato and 井口 寧, "Introduction of a New Interconnection Network that achieves high performance for Many-Core Processors", 2014 年度 電気関連学会 北陸支部連合大会, F1-3
2. 2014 年度 電子情報通信学会 北陸支部 学生優秀論文発表賞: 河村 知記, 佐藤 幸紀, 井口 寧, "GPU 分散コンピューティングのためのデータ転送を考慮したデータ分割", 2014 年度 電気関連学会 北陸支部連合大会, F1-2
3. 2013 年度 電子情報通信学会 北陸支部 学生優秀論文発表賞: 楊 帆, 井口 寧, "Searching Acceleration for Audio Fingerprinting System", 2012 年度 電気関連学会 北陸支部連合大会, F-15

6. 研究組織

(1)研究代表者

井口 寧 (INOUCHI YASUSHI)
北陸先端科学技術大学院大学・情報社会基盤研究センター・教授
研究者番号: 90293406

(2)研究分担者

福士 将 (FUKUSHI MASARU)
山口大学・理工学研究科・准教授
研究者番号: 50345659

(3)連携研究者

金子 峰雄 (KANEKO MINEO)
北陸先端科学技術大学院大学・情報科学研究科・教授
研究者番号: 00185935

佐藤 幸紀 (SATOU YUKINORI)
北陸先端科学技術大学院大学・情報社会基盤研究センター・助教
研究者番号: 930452113