

Title	ネットワーク層プロトコルのハードウェアによる高速化手法に関する研究
Author(s)	矢野, 大機
Citation	
Issue Date	1999-03
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/1291
Rights	
Description	Supervisor:篠田 陽一, 情報科学研究科, 修士

ネットワーク層プロトコルのハードウェア化による 高速化手法についての研究

矢野 大機

北陸先端科学技術大学院大学 情報科学研究科

1999 年 2 月 15 日

キーワード： ネットワーク層プロトコル、ルータ、ハードウェア、VLIW、パイプライン.

インターネットとは自律分散したネットワークの集合体であり、デジタルメディアのインフラストラクチャとして発展してきた。ここ数年の回線の高速化、広帯域化によるトラフィックの増加でパケット数が増大している。さらに、RSVP や Diff-serv などのプロトコルを用いて QoS を提供するために、1 パケットに対する処理が増えている。このようなパケット転送の複雑化や、パケット数の増大によりルータの伝送速度がボトルネックとなってきた。したがって、インターネットを快適に利用するには、ルータの転送速度の向上が必要である。

ネットワーク層プロトコルは高度な並列性を有するという特徴がある。この特徴をいかすためには、プロトコル処理をハードウェア化することが有用であるといえる。本研究では、ルータの転送処理を高速化するために、プロトコル処理に適したハードウェアを考察し、そのハードウェアを設計する方法論を提案する。

本研究で設計するハードウェアは、データグラムを巨大な命令であるにとらえ、VLIW 方式のような処理を実現し、かつパイプラインでの処理を可能とする。ネットワーク層プロトコルは、フィールドが依存関係のない複数のグループに分割できる。この特徴を活かすために、VLIW 方式の考え方を利用する。この方式は、非常に長い命令形式を採用し 1 個以上の並列実行可能な命令を組み込むことで、同時に複数の演算をおこなっている。一方、データグラムは互いに独立しており依存関係がないため、パイプラインでの実行が可能となる。

以下に本研究で提案する手法の手順を示す。

ハードウェア化に必要な情報の抽出： ネットワークのプロトコルの仕様は RFC にまとめられている。それらのプロトコル仕様から、ハードウェア化に必要な情報を抽出する。

処理単位の分割: プロトコルのフィールドをモジュールと呼ぶ処理単位に分割する。このモジュールを基本としパイプラインの設計をしていく。

データ依存関係の把握: モジュール間でのデータ依存を抽出し、グループ化する。グループ内のモジュールの実行順序を調整することで、1つのパイプライン内でのデータハザードを回避する。

イベント 依存関係の把握: 分岐命令を発生するモジュールを抽出し、投機的に実行しなくてはならないモジュールの把握をする。

モジュールの処理時間の評価: 各モジュールの動作時間を決定するために、まず基準となる処理を決めて、その処理との相対比較により処理時間を評価する。

パイプライン化: パケット到着から、そのパケットのヘッダがハードウェアに入力されるまでの時間などの評価をおこない、グループ毎にパイプラインを設計する。

パイプラインの最適化: グループ毎にパイプライン化されたものを、ひとつのパイプラインとして統合し、最適化する。

提案した方法論を IPv6 プロトコルスタックに適用し、検証をおこなった。本研究で提案した方法に従いハードウェア化をすることで、問題なくパイプラインの設計がおこなえた。提案した方法論は、妥当性があることが証明された。

ハードウェア処理のパイプラインをもちいた高速化を考えた場合、データハザード、制御ハザード、構造ハザードの3点が処理速度を制約する条件となる。しかし、ネットワーク層プロトコルの場合はパケット間での依存関係がないため、データ依存と制御依存がないことが保証されている。資源競合は、ハードウェアで利用できる資源に依存している。資源競合を回避するには資源の多重化をすればよい。このように、3つの制約条件の中で、データハザードと構造ハザードの制約がないことが保証されているネットワーク層プロトコルは、非常にハードウェア化に適しているといえる。

提案した方法論はできる限り資源を多重化するように設計しており、ネットワーク層プロトコルをハードウェア化する手法として妥当であるといえる。

今後の課題を以下に述べる。

- 本研究で提案手法で設計したハードウェアに対し、キャッシュなどの技術を追加することでさらなる高速化が可能になる。このような技術を取り込むために方法論の変更を議論する。
- 本研究で提案した手法ではハードウェアの機能設計をおこなった。実際にハードウェアが完成するまでには回路設計、論理合成、配置配線、実機テストの段階が残っている。残りの段階に対する考察をおこなう