

Title	資源割り当て優先探索に基づくデータベース・フロアプラン同時合成
Author(s)	大橋, 功治
Citation	
Issue Date	2000-03
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/1336
Rights	
Description	Supervisor:金子 峰雄, 情報科学研究科, 修士

資源割り当て優先探索に基づく データパス・フロアプラン同時合成

大橋 功治

北陸先端科学技術大学院大学 情報科学研究科

2000 年 2 月 15 日

キーワード: 高位合成, スケジューリング, 資源割り当て, レイアウト, 分枝限定法.

システムの設計においては, VLSI の記述階層をいくつかに分けて, 上位レベルの記述言語を下位レベルの記述言語に自動変換する合成技術が用いられる. この中で, 高位合成は集積回路システム階層設計の上位に位置し, 要求される仕様の動作もしくはアルゴリズムを直接的に式や関数を使用して表現している動作記述から, レジスタ, 演算器, バスなどで構成されたレジスタ・トランスファ・レベル動作記述を生成する設計技術である.

演算モジュールの諸特性量が集積システム全体の諸特性量を決める支配的要因である場合, モジュールなどの資源量と回路の実行ステップ数を評価したスケジューリングや資源割り当ての最適化が高位合成の目標となる. このため List scheduling や Force-Directed scheduling に代表されるスケジューラにより, 資源量を制約したスケジューリングあるいは資源量の最小化を目的とするスケジューリングが行われ, その結果を受けて, 演算, データの演算器, レジスタの割り当て, 結線設計, レイアウトへ続く逐次処理が行われることが多い. 一方, 近年においては微細化の進歩により, 配線に起因する動作速度や消費電力などのシステム性能への影響が相対的に増大してきている. しかし, スケジューリングを開始点とする逐次的処理では設計の初期段階で配線資源を考慮した意思決定が困難であり, 配線資源の最適性は保証することができない. そこで, 配線長を制御するためにレイアウトを考慮したアーキテクチャ最適化が必要となっている.

本研究は, 面積やコントロールステップ数などに加えて, 信号伝播遅延, 消費電力をも同時に最適化できる高位合成システムの構築を目的とし, スケジューリング, 資源割り当てといった高位データパス合成問題とモジュール配置問題を同時に扱うデータパス合成手法を検討する. スケジューリング, 資源割り当て, レイアウト個々はいずれも $\mathcal{NP}$ 困難なクラスに属する問題であり, データパス合成問題とモジュール配置問題を合成した問題も $\mathcal{NP}$ 困難なクラスに属すると予想される. 最適解の探索に当たって, スケジューリン

グ、資源割り当て、レイアウトの全てから構成される解空間は膨大であり、探索空間を縮小する工夫が必要である。ここでは、資源割り当てがスケジューリングに対して同時実行性や実行順序に関する制約を生成し、レイアウトに対して結線情報等を生成することから、資源割り当て空間を優先して探索する手法による（疑似）分枝限定手法を採る。分枝操作としては、1つの演算またはデータに1つの演算器またはレジスタの割り当てを行ない、その割り当てまでの部分解に対するスケジューリングとレイアウトの特性評価を行なう。その際に、スケジューリングとレイアウトの特性評価を枝刈りに使用する。

1次元レイアウトにおける総配線長最小化は NP 困難であることが知られている。この総配線長最小化を解く代表的な手法として、Simulated Annealing, Genetic Algorithmなどの確率的手法がある。しかし、ここでの1次元レイアウトの使用形態を考えた場合、繰り返しの少ないより効率的な手法が求められる。また、割り当て空間探索そのものとの適合性も考慮に入れる必要がある。以上のことから、レイアウト手法として局所的な改善に基づくヒューリスティックな手法を採用した。具体的には、割り当て空間探索における初期のレイアウトを空とし、部分解においては、その親の部分解に対するレイアウトを初期解として、それに対する局所的改善を行って、その部分解に対するレイアウトとしている。部分割り当て解の、その親の部分解に対する接続関係の差異は、高々1つのモジュールの追加と高々モジュール数のモジュール間接続要求（あるいは既に存在するモジュール間接続の再使用要求）の追加のみである。ここで、新たに追加された接続（再使用）要求のそれぞれに対して、接続が要求される2つのモジュールを1次元配置から取り出し（リップアップ）、これら2つのモジュール以外の配置順序を保って、リップアップしたモジュールを総配線長、最大信号伝播遅延、重み付き総配線長評価に基づく最適な位置に再配置（リプレース）する。この2つのモジュールのリップアップ・リプレース操作を変化した結線要求のすべてに対して行ない、レイアウト結果を更新する。

最後に、スケジューリングとレイアウトによる特性評価を枝刈りに用いた資源割り当て優先探索における分枝限定手法を計算機上に実装し、ベンチマークテストに対して設計実験を行なった。これにより、提案手法が回路面積、実行時間、消費電力の評価に対して、最適解または最適解に近い解を生成することを確認すると共に、データパス合成時にレイアウトを同時に考慮することの有効性を実証した。一方、提案した資源割り当て空間の分枝限定法による探索では、大きな入力に対して膨大な計算時間を要し、現実的時間内に解を出すことが非常に困難であり、より効率的な資源割り当て空間探索手法の検討が今後の課題として残されている。