

Title	AI203およびAITiOの化合物半導体異種材料融合集積技術への応用
Author(s)	宇井, 利昌
Citation	
Issue Date	2017-03
Type	Thesis or Dissertation
Text version	ETD
URL	http://hdl.handle.net/10119/14253
Rights	
Description	Supervisor:鈴木 寿一, マテリアルサイエンス研究科, 博士

学位論文

Al₂O₃ および AlTiO の
化合物半導体異種材料融合集積技術への応用

宇井 利昌

主指導教員 鈴木 寿一
北陸先端科学技術大学院大学
マテリアルサイエンス研究科
平成 29 年 3 月

目次

第 1 章	序論	3
1.1	背景	3
1.2	本研究の主旨と本論文の構成	11
第 2 章	高誘電率絶縁体 Al_2O_3 , AlTiO , および TiO_2 の成膜と評価	17
2.1	目的	17
2.2	原子層堆積 (ALD) 法による成膜	17
2.3	X 線光電子分光法 (XPS) 解析	17
2.4	金属/絶縁体/金属 (MIM) 構造の作製と特性評価	26
2.5	表面エネルギーの評価	31
2.6	n-GaAs(001) を用いた MIS 構造の電気伝導特性評価	36
2.7	まとめ	48
第 3 章	Al_2O_3 あるいは AlTiO を用いた InAs/high- k /low- k 構造	49
3.1	目的	49
3.2	InAs/high- k /low- k 構造作製	49
3.3	Al_2O_3 を用いた InAs/high- k /low- k 構造の電子輸送特性評価	54
3.4	InAs/high- k 界面の走査型透過電子顕微鏡 (STEM) による評価	61
3.5	InAs/high- k の Poisson/Schrödinger 方程式を用いたバンド計算	67
3.6	AlTiO を用いた InAs/high- k /low- k 構造の電子輸送特性評価	69
3.7	まとめ	74
第 4 章	Al_2O_3 あるいは AlTiO を用いた InAs チャンネル電界効果トランジスタ	75
4.1	目的	75
4.2	InAs/high- k /low- k 構造に基づく InAs チャンネル FET の作製	75
4.3	InAs/low- k および InAs/high- k /low- k 構造における熱抵抗見積もり	80
4.4	Al_2O_3 を用いた InAs チャンネル FET の特性評価	82
4.5	AlTiO を用いた InAs チャンネル FET の特性評価	90

4.6	まとめ	92
第 5 章	総括	93
5.1	本研究で得られた知見	93
5.2	課題と今後の展望	94
付録 A	熱電子放出伝導機構	95
付録 B	Fowler-Nordheim トンネル伝導機構	99
付録 C	Poole-Frenkel 伝導機構	103
付録 D	電子サイクロトロン共鳴 (ECR) スパッタリングによる AlN の電気的特性	105
参考文献		107
研究発表		112
謝辞		114

第 1 章

序論

1.1 背景

現代、半導体デバイスは通信機器や輸送機器などのありとあらゆる産業機器に必ず組み込まれており、その工学・経済上の重要性は非常に大きく広範囲である。半導体デバイス分野の進歩の方向を分類すると、大きく二つに分かれる。その1つは More Moore と呼ばれる微細化および集積化による性能向上に基づく進歩である。これは微細化による集積度の向上により Memory や Logic の性能を向上させようというものである。もう1つは More than Moore と呼ばれる必ずしも微細化を必要としない多様な機能 (機能的多様化) による進歩である。これは、アナログ/RF、光、パワー、センサ、バイオチップなどの機能により新たな付加価値を生もうというものである。Moore の法則 [3] として知られているように、Si デバイスの集積度は微細化により指数関数的に増加し、図 1.1 に示すように 2010 年には面積 1 mm^2 に 10^6 個オーダー [1] の集積度を実現している。しかしながら、微細化による進歩の限界が意識されており、More than Moore の重要性が高まっている [2]。2011 年版の国際半導体ロードマップに示された図 1.2 はその状況を表している。縦軸が More Moore の方向、横軸が

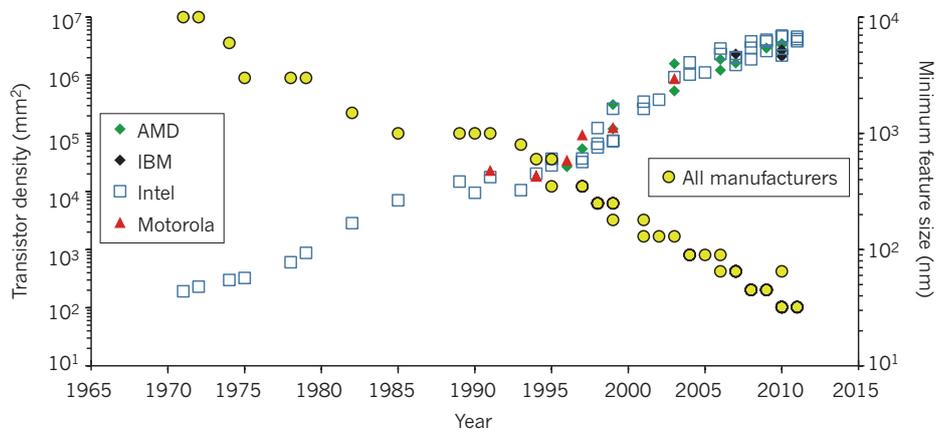


図 1.1 Si デバイスの微細化集積の推移 [1]

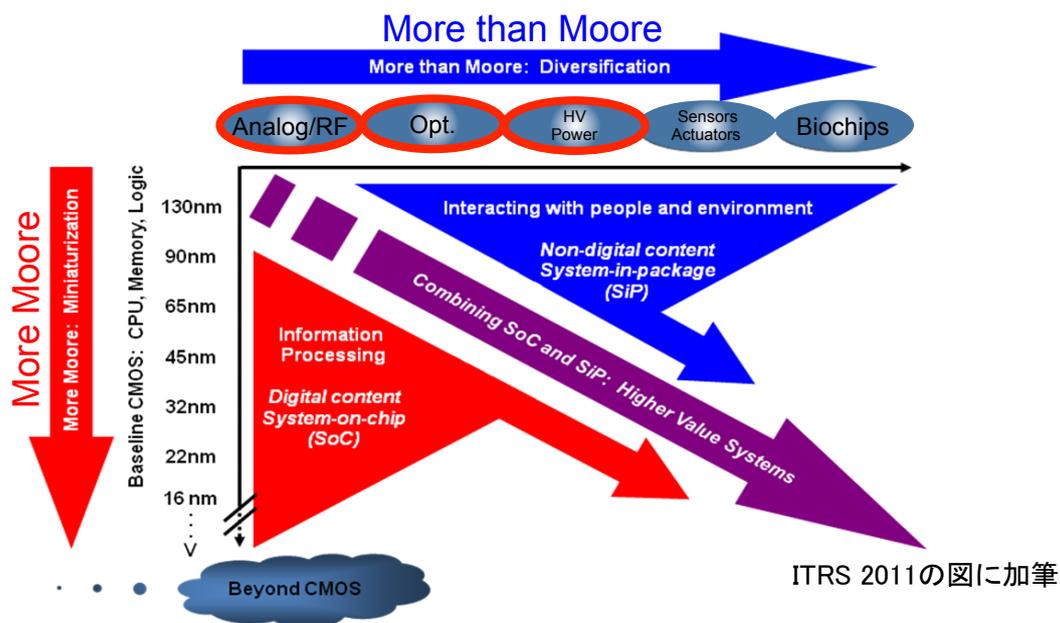


図 1.2 More Moore と More than Moore [2]

InP - HBT, HEMT		GaAs MEHMT							
GaAs - HBT, PHEMT									
SiGe - HBT, BiCMOS									
GaN - HEMT									
Si - RF CMOS									
SiC - MESFET									
0.8 GHz	2 GHz	5 GHz	10 GHz	28 GHz	77 GHz	94 GHz			
GSM CDMA ISM	PDC GPS SAT Radio	DCS PCS DECT CDMA	WLAN 802.11b/g HomeRF Bluetooth	SAT TV	WLAN 802.11a	SAT TV WLAN Hyperlink UWB	LMDS WLAN	AUTO RADAR	Contraband Detection All Weather Landing

図 1.3 無線通信応用と適用周波数帯 (ITRS2005) [4]

More than Moore の方向を表しており、半導体エレクトロニクスの発展における高性能・機能的多様化の重要性は、今後さらに大きくなると考えられる。この More than Moore の発展に大きな可能性を持つ材料として III-V 族化合物半導体があり、これは Si と比べて非常に高い電子移動度・飽和速度・耐圧を有する材料が多く、アナログ/RF・光・パワーなどの機能を付加することを可能にする。このような背景により、これまでの無線通信のための高周波アナログ・ミックスドシグナル技術において、図 1.3 に示すように 10 GHz より高い周波数では III-V 族化合物半導体が主役となっている。

以上のように、様々な可能性を有する III-V 族化合物半導体であるが、Si 系の電界効果トランジスタ (FET) では SiO_2 ゲート絶縁膜を用いた金属-酸化物 (絶縁体)-半導体 FET (MOS-FET, MIS-FET)(図 1.4(a)) が、その半導体と絶縁膜の界面の良好性によって用いられるのに対し、化合

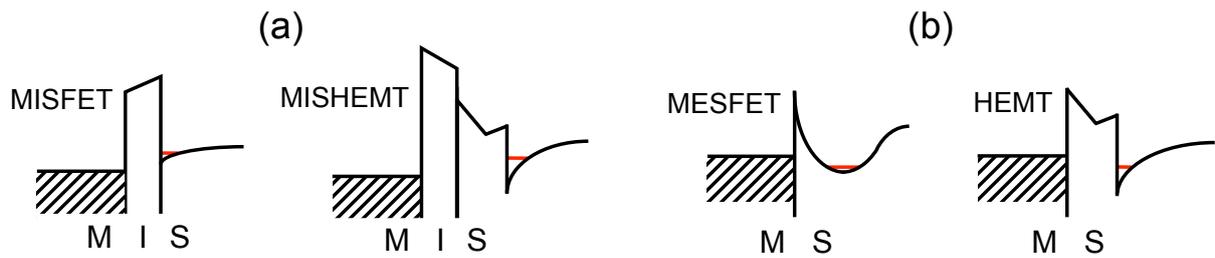


図 1.4 (a)MIS-FET, MIS-HEMT のバンド (b)MES-FET, MES-HEMT のバンド

物半導体 FET ではゲート絶縁膜を用いないショットキー接合型ゲートのデバイスである金属-半導体電界効果トランジスタ MES-FET、高電子移動度トランジスタ (HEMT)(図 1.4(b)) が用いられている。これは、III-V 族化合物半導体-絶縁体の界面準位制御の困難さによっている。特に、GaAs に対しては、1970 年代から 1990 年代にかけて半導体-絶縁体界面の制御に関する研究が熱心に行われたが、GaAs と酸化物、あるいはその他の絶縁体との界面では多くの界面準位が発生し、良好な MIS 界面が得られず GaAs MIS-FET の良好な動作は実現しなかった [5]。しかし、化合物半導体デバイスへのゲート絶縁膜の適用はゲートリーク電流の低減、ノーマリーオフ動作への応用可能性など、高周波アナログ応用において多くのメリットがあるため、化合物半導体デバイスの高周波アナログ・ミックスドシグナル技術応用において非常に重要な課題であり、HEMT と MIS 構造を組み合わせた MIS-HEMT なども検討されている [6,7]。特に、より効率的なゲート変調が可能な高誘電率 (high- k) ゲート絶縁膜を用いた MIS デバイスの実現が望まれている。このため、化合物半導体と high- k 絶縁体を組み合わせて用いる技術が非常に重要である。

このような背景のもと、III-V 族化合物半導体と high- k 絶縁体を組み合わせて用いるために、原子層堆積 (Atomic layer deposition, ALD) 法が 2000 年頃から検討されるようになった。ALD 法とは、真空容器内に設置した基板の上に、2 種類以上の前駆体を交互に供給し、化学反応させることによって、成膜を行う方法である。図 1.5 に ALD 法による成膜概略を示す。

(a) ヒータ上の基板に供給された前駆体が化学吸着し、全てのサイトが飽和すると反応は自己停止する。

(b) 未反応の余剰分子を不活性ガス注入と排気により取り除く。

(c) 別の前駆体を供給し化学吸着させる。

(d) 未反応の余剰分子を不活性ガス注入と排気により取り除く。

この (a)-(d) のプロセスを繰り返すことにより原子層を一層ずつ積み上げていくことが可能である。このような原子層を一層ずつ積み上げるメカニズムは、緻密で、クラックや欠陥、ピンホールの発生が抑制され、膜厚分布や組成が均一な膜を精密に制御する事を可能にする。また、非常に再現性に優れており、低温での成膜も可能である。この技術のコンセプトが考案された頃は、エピタキシャル成長を目指していたことから Atomic-layer epitaxy (ALE) と呼ばれていたが、近年になり、アモルファス形成にも用いられるようになり ALD 法と呼ばれるようになった。非常に安定した成膜が可能であ

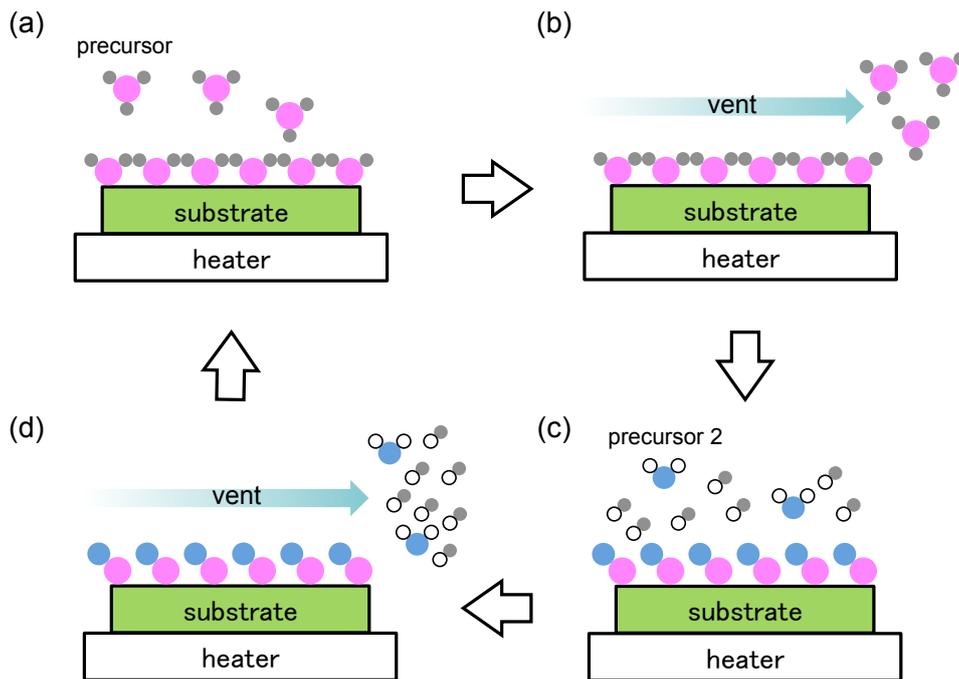


図 1.5 原子層堆積 (ALD) 法による成膜概略 (a) ヒータ上の基板に供給された前駆体が化学吸着し、全てのサイトが飽和すると反応は自己停止する。(b) 未反応の余剰分子をポンプにより不活性ガスと共に取り除く。(c) 別の前駆体を供給して化学吸着させる。(d) 未反応の余剰分子をポンプにより不活性ガスと共に取り除く。(a)-(d) のプロセスを繰り返す。

この技術は学術的な分野にとどまらず、2001 年には Si 相補型金属酸化膜半導体 (complementary metal-oxide-semiconductor, CMOS) への応用の可能性が示され [8]、同年に high- k 絶縁体 Al_2O_3 と GaAs, InGaAs, GaN などの III-V 族化合物半導体との組み合わせの検討が始まった [9–11]。この検討が進む中、ALD Al_2O_3 の Al の原料となる TMA (Trimethyl-aluminum) により、ALD の初期段階で、GaAs および InGaAs 表面の自然酸化膜が還元され、特に As 酸化物 (As_2O_3 , As_2O_5) 低減に起因するとされている界面準位低減効果 (セルフクリーニング効果) が報告 [12–14] されており、III-V 化合物半導体デバイスプロセスにおける ALD 法の重要性がより高まってきた。一方、Si 系 FET では SiO_2 ゲート絶縁膜を用いた MIS-FET がその半導体と絶縁膜の界面の良好性によって用いられることを述べたが、デバイスの微細化に伴う薄層化により、直接トンネル現象によるゲートリークが増加が消費電力の増加を引き起こし、デバイス仕様に耐えられないほどになってきた。この問題を解決するために、high- k の絶縁膜の検討が 2000 年頃から本格的に始まった。high- k 材料を用いてゲート絶縁膜を形成すれば、物理膜厚を厚くしても極めて薄い SiO_2 と同じ容量を得ることができるので直接トンネルリーク電流を抑制することが可能になる。このような背景により、ALD Al_2O_3 と Si との組み合わせも検討されている [15, 16]。以上のように、ALD 法の重要性は今後さらに高まると考えられる。

以上より、III-V 化合物半導体デバイスプロセスに用いる high- k 絶縁体 Al_2O_3 の成膜には ALD 法が有用であることを述べてきた。しかしながら、できるだけ高い誘電率の材料を用いたいという

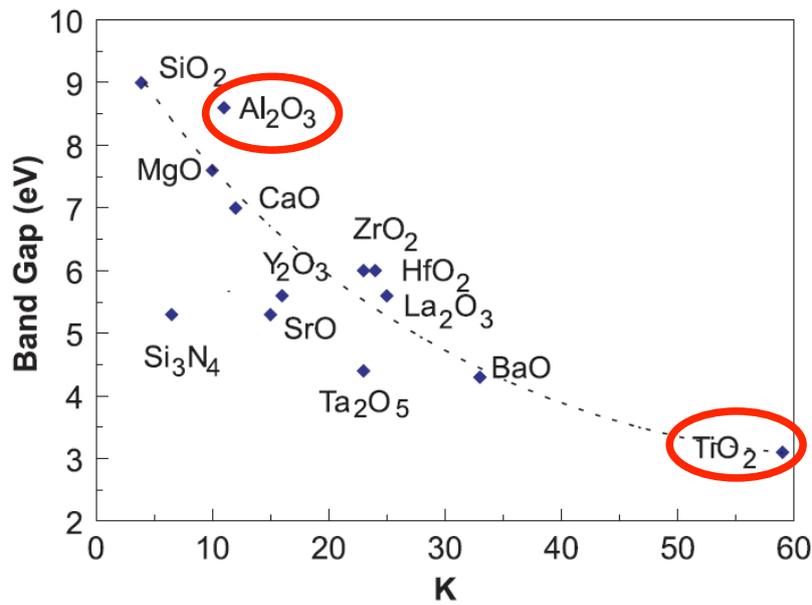


図 1.6 絶縁体のバンドギャップと誘電率 [J. Robertson, Rep. Prog. Phys. 69, 327 (2006) [17] の図に加筆]

背景の元、 Al_2O_3 ($k \sim 9$) よりも誘電率の大きい HfO_2 ($k \sim 25$) [18] や ZrO_2 ($k \sim 25$) [19] の検討も行われてきた。さらに高い誘電率の材料を用いたいという意味では、図 1.6 に示すように 60 程度 [17] の非常に高い誘電率を有する TiO_2 が重要な候補である。しかし、ゲート絶縁膜においては、バンドギャップと誘電率にはトレードオフの関係があることからバンドギャップが 3 eV 程度 [17] と小さく、十分な絶縁性に問題がある。この問題に対し、図 1.7 に示すバンドギャップの広い Al_2O_3 と高誘電率 TiO_2 の混合酸化膜 AlTiO が検討されており、III-V 族化合物半導体 [20–22] のみならず、Si 系デバイスへのゲート絶縁膜応用が検討されてきた [23]。 AlTiO は Al_2O_3 と TiO_2 の中間的物性値を示すと考えられるが、これまでの研究では、基本物性の組成依存性は充分に明らかにされていなかった。

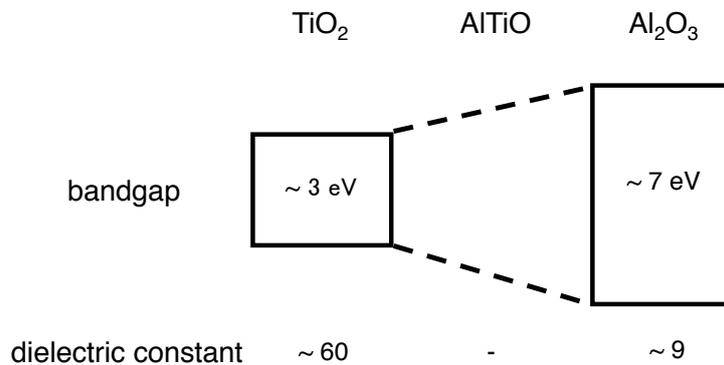


図 1.7 TiO_2 と Al_2O_3 の混合酸化物 AlTiO

一方、More than Moore をより有効に実現するためには、異種材料融合集積技術が重要であ

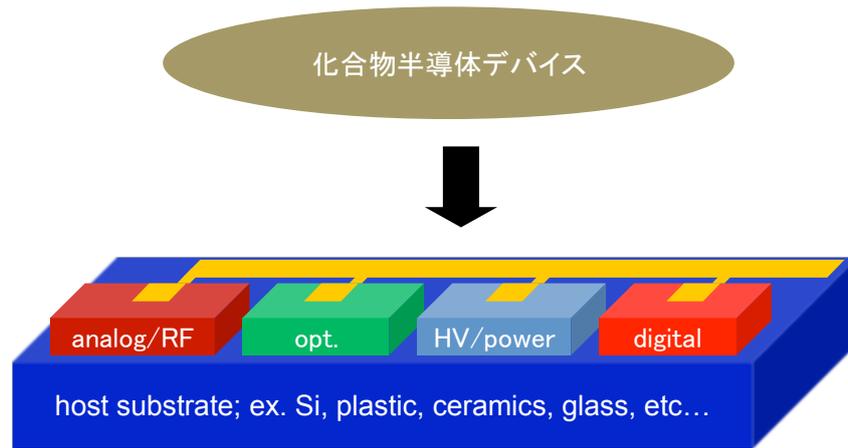


図 1.8 異種材料融合集積技術の概念図

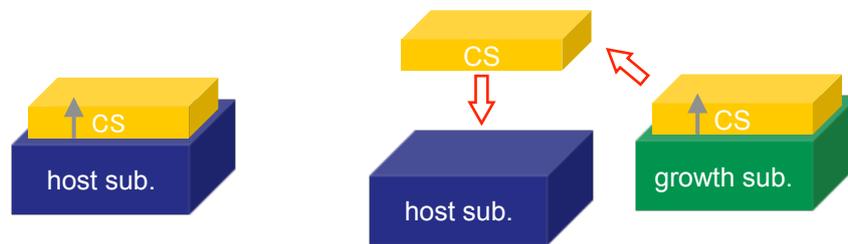


図 1.9 ホスト基板に化合物半導体を直接成長する方法 (直接成長法) と別途成長した薄膜を切り離し異種材料基板上に貼付ける方法 (貼付法)

る [24–31]。異種材料融合集積技術とは、図 1.8 に示す様々な材料などからなる様々なデバイスを Si プラットフォームのみならず任意の材料基板上に、あたかもモノリシックに集積する技術である。この技術により、例えば、Si・化合物半導体電子デバイス融合集積回路、Si プラットフォーム上電子・光集積回路、プラスチックやセラミクス基板上の集積回路などの実現が期待できる。Si と比べて非常に高い電子移動度・飽和速度・耐圧を有する III-V 族化合物半導体はアナログ/RF・光・パワーなどの機能を付加することを可能にする。

異種材料融合集積を実現する方法は、図 1.9 に示す直接成長法と貼付法に分けられる。直接成長法では、異種材料基板上に薄膜を直接結晶成長する。この方法では、薄膜-異種材料基板間の結晶型・格子定数の違いが問題となる。さらに、化合物半導体の成長温度 ($> 400\text{ }^{\circ}\text{C}$) はかなり高く、熱膨張係数の違いも深刻である。このような問題を解決するために、その都度の技術開発が必要である。一方、貼付法では、別途結晶成長した薄膜を切り離し、異種材料基板に貼り付ける。この方法では、薄膜-異種材料基板間の結晶型・格子定数の違いは問題とならない。さらに、比較的低温での貼付であれば、熱膨張係数差も深刻な問題とならない。そのため、貼付法は直接成長法に比べ広い応用範囲が期待できる。ただし、この手法において、薄膜の成長基板からの切離しと貼付が重要な技術課題である。

化合物半導体薄膜の切離しに有効なのが、犠牲層選択エッチングを用いてデバイス層を切離す、

エピタキシャルリフトオフ (epitaxial lift-off, ELO) と呼ばれる技術である [32–38]。この ELO と van der Waals 力による貼付 (VWB) を組み合わせることで、異種材料基板上化合物半導体薄膜の形成が可能になる。GaAs 格子整合系においては、選択エッチング容易な AlAs 犠牲層などを用いた ELO-VWB の検討が進められてきた。LED プリンタ [39]、太陽電池 [40]、ヘテロバイポーラトランジスタ (HBT) [41]、高電子移動度トランジスタ (HEMT) [42, 43]、などへの応用の報告がある。

一方、GaAs 格子不整合系における狭ギャップ化合物半導体については、ELO-VWB の報告はほとんどなかった。これは、格子定数の不整合により高密度の結晶欠陥が生じるためである。この問題に対して、図 1.10 に示すように、GaAs 基板上に厚い狭ギャップ化合物半導体のバッファ層を格子不整合成長することによってデバイス層結晶欠陥密度を低減し、極めて薄いナノ犠牲層および狭ギャップデバイス層を成長した構造を用いる方法が検討された [37, 44]。この構造では、格子不整合成長によるデバイス層の問題をバッファ層に押しつけてしまうため、成長基板とデバイス層の格子不整合は問題とならないという大きな長所を有している。さらに、ELO-貼付によってデバイス層を使用した後、再びバッファ層上に犠牲層およびデバイス層を形成することで、何度もデバイス層を得られるため、資源問題やコストの削減にも繋がる。犠牲層選択エッチングを用いたデバイス層の ELO-VWB プロセスにより非常に高い移動度を有するデバイスを得られることが実証され [37]、狭ギャップ化合物半導体の ELO-VWB への道が切り開かれた。

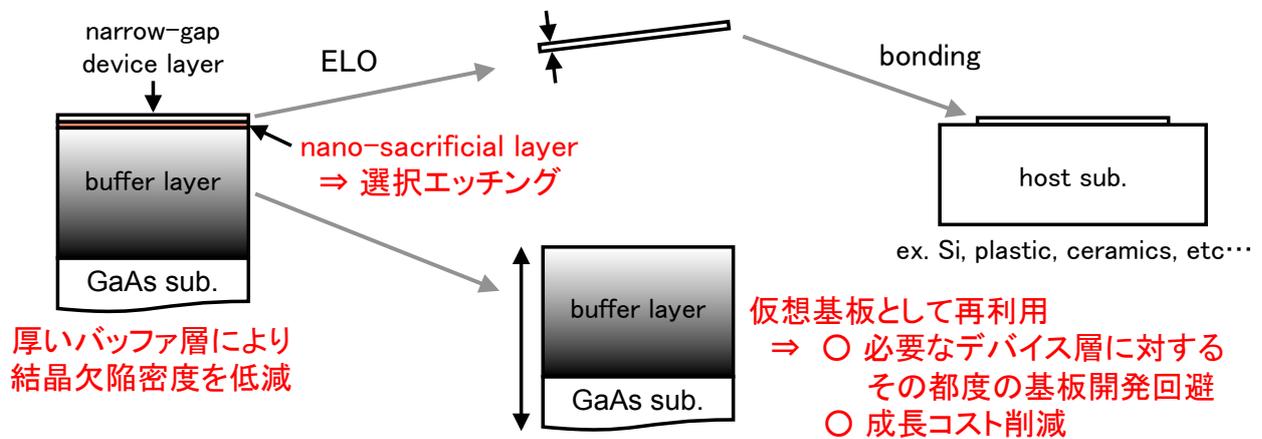


図 1.10 GaAs 格子不整合系における狭ギャップ化合物半導体の ELO-VWB 技術

この狭ギャップ化合物半導体の格子不整合成長と ELO-VWB を組み合わせた技術は様々な化合物半導体に応用する事ができる。表 1.1 に Si と重要な化合物半導体の物性値を示す [45, 46]。狭ギャップ化合物半導体 InAs は高い電子移動度・電子ピーク速度だけでなく、InSb に比べ一桁以上低い真性キャリア密度を有しており、超高速電子デバイス応用が期待できる。なお、InSb は InAs よりも高い電子移動度・電子ピーク速度を有するが、高い真性キャリア密度、低い絶縁破壊電界を考慮すると、

必ずしも超高速電子デバイス应用到に最適な材料とはならない。さらに、InAs は中赤外に対応するバンドギャップ E_g を有し、 $\sim 3 \mu\text{m}$ 中赤外光デバイス应用到にも有望である。このため、InAs の異種材料融合集積技術への応用の意義は大きい。

表 1.1 Si と重要な化合物半導体の物性値 [45, 46]

	Si	GaAs	InAs	InSb	GaN	SiC
バンドギャップ [eV]	1.12	1.42	0.36	0.18	3.39	3.33
電子移動度 [cm^2/Vs]	1500	8500	33000	50000	1100	900
電子飽和速度 [cm/s]	1.0×10^7	2.0×10^7	4.0×10^7	5.0×10^7	2.7×10^7	2.0×10^7
真性キャリア密度 [cm^{-2}]	1×10^{10}	2×10^6	1×10^{15}	2×10^{16}	7×10^{-7}	2×10^{-6}
絶縁破壊電界 [V/cm]	3.0×10^5	4.0×10^5	4.0×10^4	1.0×10^3	3.3×10^6	3.0×10^6

これまで、格子不整成長と ELO-VWB 技術を用いて、InAs を SiO_2 上に貼付した電界効果トランジスタ (FET) が報告されている [47]。一方、寄生容量とリーク電流が小さい低誘電率 (low- k) フレキシブル基板 (low- k FS, Polyethylene Terephthalate: PET, $k \sim 3$) 上への InAs の貼付けプロセスも検討されてきた [38]。図 1.11 に示す InAs/low- k 構造は InAs 膜厚 $d \sim 100 \text{ nm}$ で電子移動度 $\mu \sim 10000 \text{ cm/V-s}$ 、 $d \sim 20 \text{ nm}$ で $\mu \sim 7000 \text{ cm/V-s}$ という高電子移動度を実現した。これは、GaAs 上あるいは PET に直接成長した InAs [48, 49] の移動度を遥かに上回るものである。しかしながら、次の問題が明らかになった。図 1.11 に示す界面ゆらぎ散乱や界面電荷によるクーロン散乱といった散乱が特性向上を妨げるという問題、および、界面ゆらぎに起因する大きな低周波ノイズの問題である [50, 51]。さらに、寄生容量を低減するために用いる low- k FS 基板の低熱伝導率 ($\kappa \sim 0.3 \text{ W/m-K}$) による乏しい放熱特性の問題も明らかになってきた。

一方、図 1.11 に示すように InAs/high- k /low- k 構造を用いた FET の作製プロセスでは、ゲートリセス、ゲート絶縁膜堆積、ゲート電極形成が必要である。ここで、ゲートリセスには電子線リソグラフィ (EBL) が好適、ゲート絶縁膜堆積は原子層堆積が好適、ゲート電極形成プロセスは EBL が好適である。しかしながら、以下の 2 つの困難がある。

- ・ low- k FS (PET) の低い耐熱性 ($\lesssim 150 \text{ }^\circ\text{C}$) による低温プロセスが不可避
- ・ PET の高い絶縁性 ($> 10^{11} \Omega \text{ cm}$) による EBL におけるチャージアップ

である。これまで、低温プロセスによる InAs チャンネル FET あるいはフレキシブル基板上 InAs チャンネル FET は、ともに報告されておらず、どこまでのデバイスが作製可能なのか、どれほどの特性が得られるのかは未知である。

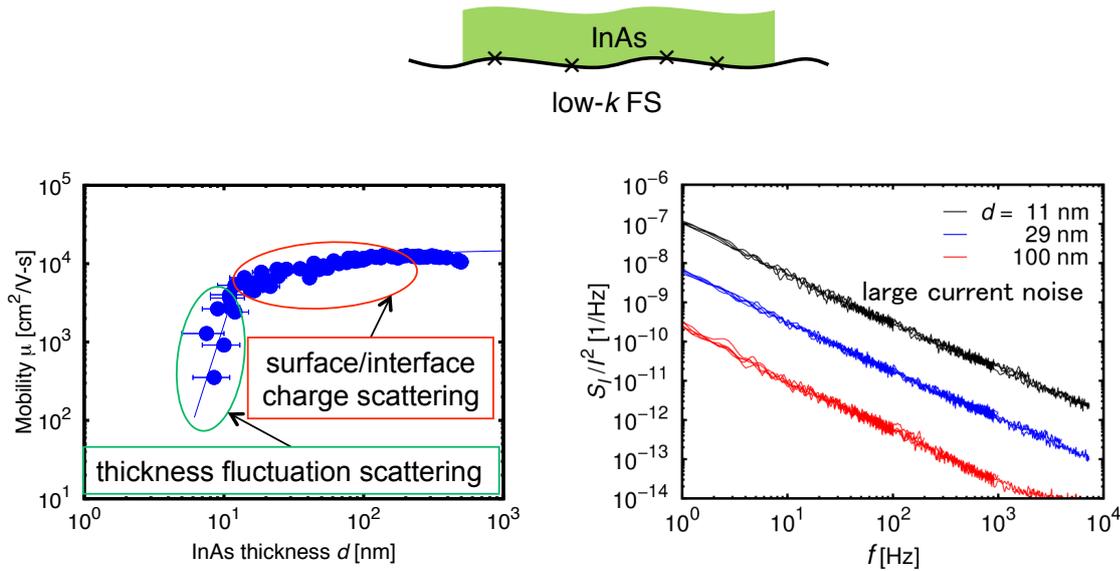


図 1.11 InAs/low- k 構造における貼付界面に存在する電子トラップによるクーロン散乱と膜厚ゆらぎに起因する散乱 (膜厚ゆらぎ散乱)、大きな低周波ノイズ、および low- k FS 基板の低い熱伝導率による乏しい放熱特性の問題 [50, 51]

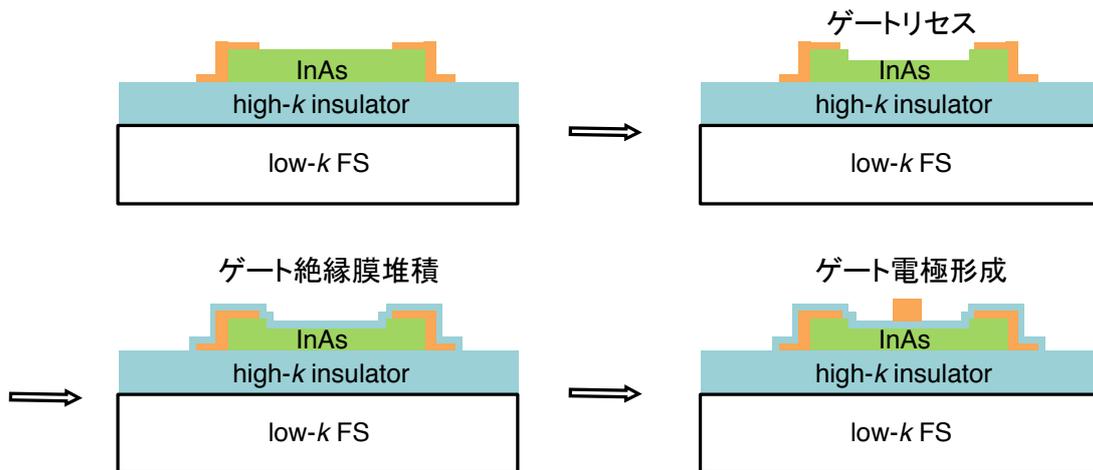


図 1.12 InAs/high- k /low- k 構造を用いた FET 作製プロセス

1.2 本研究の主旨と本論文の構成

本研究では、high- k 絶縁体として AlTiO に着目し、物性値の組成依存性がどのような法則に従っているのか明らかにし、これを III-V 族化合物半導体デバイス技術に応用するための基礎検討を行った。AlTiO の組成によって物性値をコントロールし、半導体の種類に応じて適切な組成の AlTiO を選択することができれば、その都度の前駆体の種類を変える必要はないため、III-V 族化合物半導体デバイス技術へのインパクトは大きいと考えられる。

一方、図 1.13 に示す改良構造を提案し、InAs/low- k 構造における問題解決の検討を行った。

high- k 絶縁体を用い、InAs/high- k /low- k 構造へ改良を行うことにより、low- k FS による μm オーダーの寄生容量を抑制しつつ、界面の良好な平坦性による界面ゆらぎの抑制と high- k 絶縁体による放熱特性の改善が期待できる。さらに、InAs/high- k 接合により電子トラップによるクーロン相互作用の抑制 (誘電率エンジニアリング) の可能性もある。これは、界面電荷によるクーロン相互作用が high- k 材料により弱められることに由来する。

誘電率エンジニアリングについて、図 1.14 に示す誘電率 k_s と k_{ins} の半導体と絶縁体の半導体/絶縁体接合界面を考える。半導体/絶縁体の界面 ($z = 0$) から距離 d の電荷 Q がつくる半導体側の静電ポテンシャル V_s と絶縁体側の静電ポテンシャル V_{ins} はそれぞれ

$$\frac{V_s}{Q} = \frac{1}{4\pi\epsilon_0 k_s} \left(\frac{1}{\sqrt{x^2 + y^2 + (z-d)^2}} + \frac{1}{\sqrt{x^2 + y^2 + (z+d)^2}} \frac{k_s - k_{\text{ins}}}{k_s + k_{\text{ins}}} \right) \quad (1.1)$$

$$\frac{V_{\text{ins}}}{Q} = \frac{1}{4\pi\epsilon_0 k_{\text{ins}} \sqrt{x^2 + y^2 + (z-d)^2}} \frac{2k_{\text{ins}}}{k_s + k_{\text{ins}}} \quad (1.2)$$

と表される。ここで、半導体側にある Q が生成する V_s は、半導体の誘電率だけではなく、絶縁体の誘電率にも依存する。図 1.14 に $k_s=15$ に固定したときの k_{ins} が 3, 10, 60 の場合のポテンシャルの分布を示す。絶縁体の誘電率が大きいほど、半導体中のポテンシャルが弱くなることが分かる。一方、 $d=0$ のとき、すなわち電荷が界面にあるときの半導体中の V_s は、

$$\frac{V_s}{Q} = \frac{1}{2\pi\epsilon_0 (k_s + k_{\text{ins}}) \sqrt{x^2 + y^2 + z^2}} \quad (1.3)$$

$$= \frac{V_{\text{ins}}}{Q} \quad (1.4)$$

となり、静電ポテンシャルは 2 つの誘電率の平均によって決まる球対称ポテンシャルとなることが分かる。よって、図 1.15 に示すように絶縁体の誘電率が大きいほど、半導体中の電子が界面電荷から受けるクーロン散乱は弱くなる。誘電率エンジニアリングと呼ばれる誘電率の異なる物質の接合によりクーロン散乱をコントロールするという概念の歴史は古く、low- k での閉じ込めによる電子正孔対のクーロン相互作用増強と、励起子束縛エネルギーが理論的に実証されたこと [52] が端緒であり、high- k によるクーロン相互作用抑制が理論的に示されている [53]。しかし、これまで実証した例はない。そこで、high- k 絶縁体として AlTiO を用い、InAs/high- k /low- k 構造の検討を行った。AlTiO を用いれば、InAs/low- k 界面の問題解決が期待できるだけでなく、誘電率を変えながら電子輸送特性を取る事により、誘電率エンジニアリングの効果を検証することも期待できる。誘電率エンジニアリングによるキャリア輸送特性向上実証はデバイス材料によらない普遍性を有しており、他の材料を用いたデバイス技術への波及効果は大きい。

また、low- k FS は熱に弱いため、InAs/high- k /low- k 構造作製およびそのデバイス化プロセスについて、結晶成長以外のデバイス作製全プロセスを 180°C 以下の低温で行った。このような低温プロセスで、どこまでのデバイスが作製可能なのか、どれほどの特性が得られるのかを検証した。

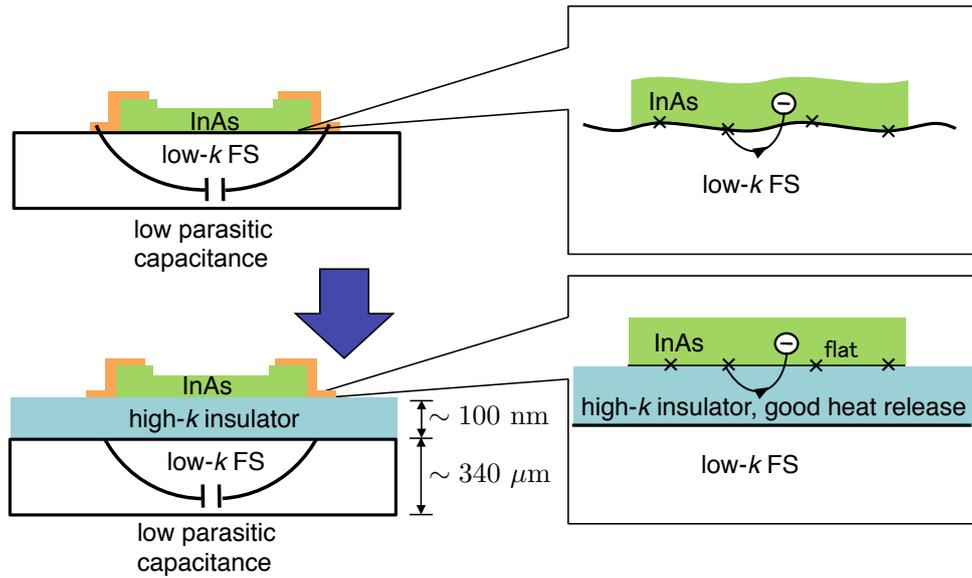


図 1.13 InAs/high- k /low- k 改良構造。この構造では、low- k FS による μm オーダーの寄生容量を抑制しつつ、界面の良好な平坦性の確保と high- k 絶縁体による放熱特性の改善が期待できる。high- k 絶縁体によってクーロン相互作用を抑制し、クーロン散乱を抑制 (誘電率エンジニアリング)。

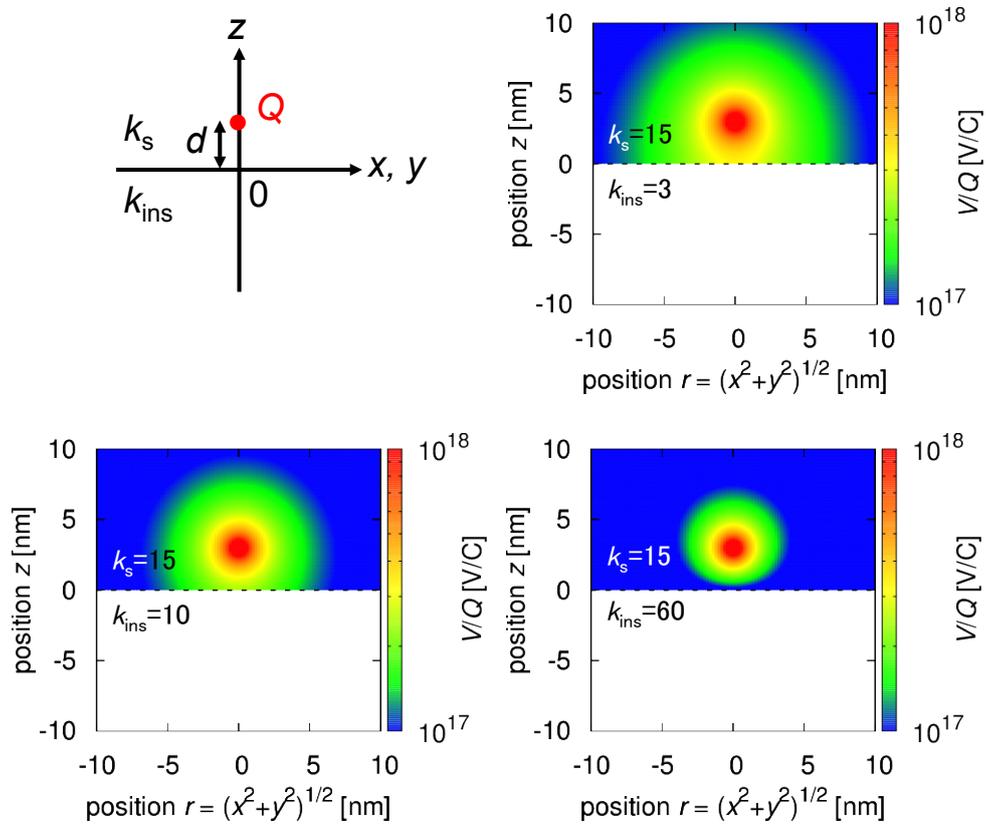


図 1.14 誘電率 k_s の半導体と誘電率 k_{ins} の絶縁体の界面 ($z = 0$) から距離 d の電荷 Q がつくる半導体側の静電ポテンシャル V_s/Q と絶縁体側の静電ポテンシャル V_{ins}/Q 分布

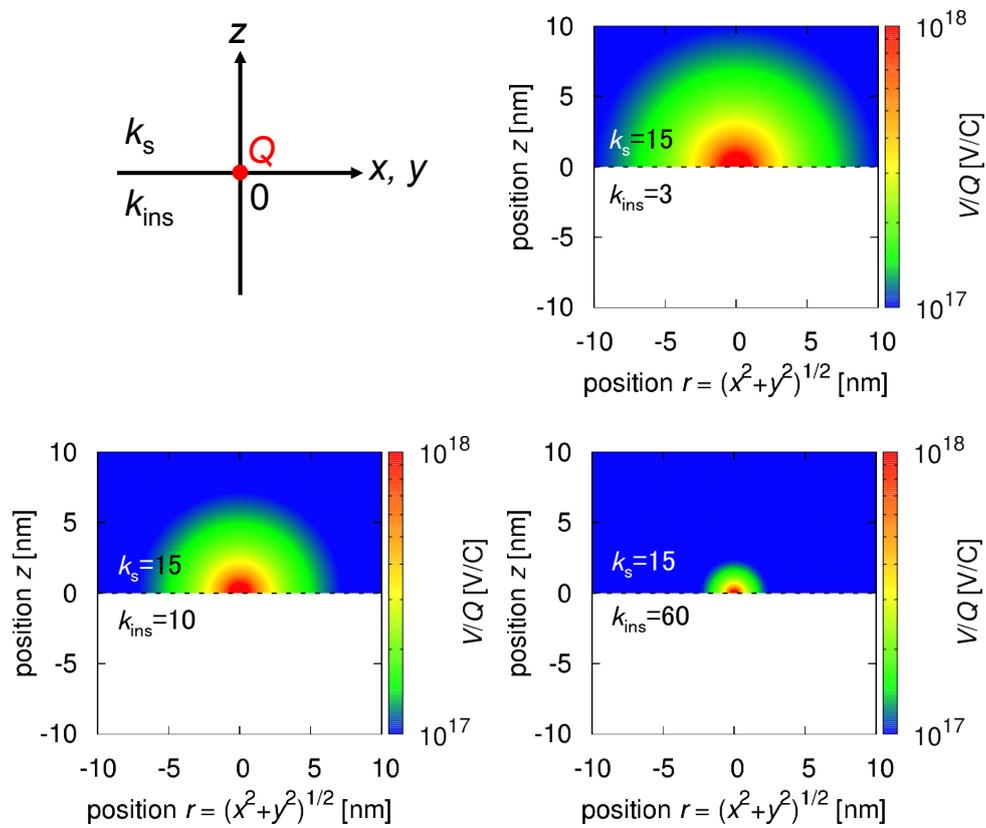


図 1.15 誘電率 k_s の半導体と誘電率 k_{ins} の絶縁体の界面電荷 ($d = 0$) がつくる半導体側の V_s/Q

以下に本論文の構成を述べる。

第1章:

研究の背景・目的と論文の構成を述べる

第2章:

III-V 族化合物半導体技術への AlTiO 応用に向けて、原子層堆積 (ALD) による AlTiO 成膜の検討を行った。X 線光電子分光 (XPS) により、 Al_2O_3 、AlTiO および TiO_2 の組成・バンドギャップを評価した後、 Al_2O_3 、AlTiO および TiO_2 を用いた金属-絶縁体-金属 (MIM) 構造から誘電率の組成依存性の評価を行った。さらに、接触各測定により Al_2O_3 、AlTiO および TiO_2 の表面エネルギーの組成依存性を評価した。その後、 Al_2O_3 、AlTiO および TiO_2 を用いた金属-絶縁体-半導体 (MIS) 構造から電気的特性を評価した結果を述べる。

第3章:

非常に高い電子移動度を有する III-V 族化合物半導体 InAs の異種材料融合集積への Al_2O_3 あるいは AlTiO 応用に向けて、 $180\text{ }^\circ\text{C}$ 以下の低温プロセスで InAs/high- k /low- k 構造作製した後、Hall-bar デバイス作製を行い電子輸送特性を評価した。さらに、走査透過型電子顕微鏡 (STEM) を用い、X 線光電子分光法 (EDX) および電子エネルギー損失分光法 (EELS) による InAs/ Al_2O_3 界面の評価により、界面における電子輸送特性の違いの起源を評価した。

第4章:

$180\text{ }^\circ\text{C}$ 以下の低温プロセスで、 Al_2O_3 を用いた InAs チャネル電界効果トランジスタの作製を行い、電子輸送特性を評価した。

第5章: 以上の結果を総括する。

第 2 章

高誘電率絶縁体 Al_2O_3 , AlTiO , および TiO_2 の成膜と評価

2.1 目的

本章では、 AlTiO の III-V 化合物半導体デバイス技術への応用に向けて、 AlTiO の物性値の組成依存性を明らかにするための検討を行う。具体的には、XPS、エリプソメトリ、電気的特性評価 (I - V , C - V 特性)、接触角測定法によって Al_2O_3 , AlTiO および TiO_2 薄膜を評価し成膜の標準条件の決定を行った。

2.2 原子層堆積 (ALD) 法による成膜

本研究における、 Al_2O_3 , AlTiO , および TiO_2 (以下、 $\text{Al}_x\text{Ti}_y\text{O}$) 成膜プロセスを図 2.1 に示す。原料として、トリメチルアルミニウム (TMA)、テトラキスジメチルアミノチタン (TDMAT)、 H_2O を用いた。TMA- H_2O の供給より Al_2O_3 が得られ、成膜レートは $1.1 \text{ \AA}/\text{cycle} = 0.31 \text{ ML}/\text{cycle}$ [54] である。一方で、TDMAT- H_2O の供給より TiO_2 が得られ、成膜レートは $0.72 \text{ \AA}/\text{cycle} = 0.23 \text{ ML}/\text{cycle}$ [55] である。TMA- H_2O を l サイクル、TDMAT- H_2O m サイクルづつ交互に供給し、膜厚 25 nm 程度となるように成膜した。ここで原料供給サイクル数の組み合わせは $(l,m)=(1,0)$, $(2,1)$, $(1,1)$, $(1,2)$, $(1,3)$, $(0,1)$ の 6 通りであり、 l は高々 2 で 0.62 ML に対応、 m は高々 3 で 0.69 ML に対応しているので超格子構造とはならず、合金的になると考えられる。成膜温度は $130 \text{ }^\circ\text{C}$ であり、成膜後に $\text{Ar}(90\%)\text{-H}_2(10\%)$ 混合雰囲気中で 30 分間 $350 \text{ }^\circ\text{C}$ の熱処理を行った。

2.3 X 線光電子分光法 (XPS) 解析

得られた AlTiO 膜について X 線光電子分光法 (XPS) を用いて評価を行った。XPS は、X 線を試料表面に照射したときに発生する光電子のエネルギー E_{kin} を測定することで電子の束縛エネルギー E_b を調べる手法である。(真空準位と放出される前の電子のエネルギー準位の差を電子の束縛エネ

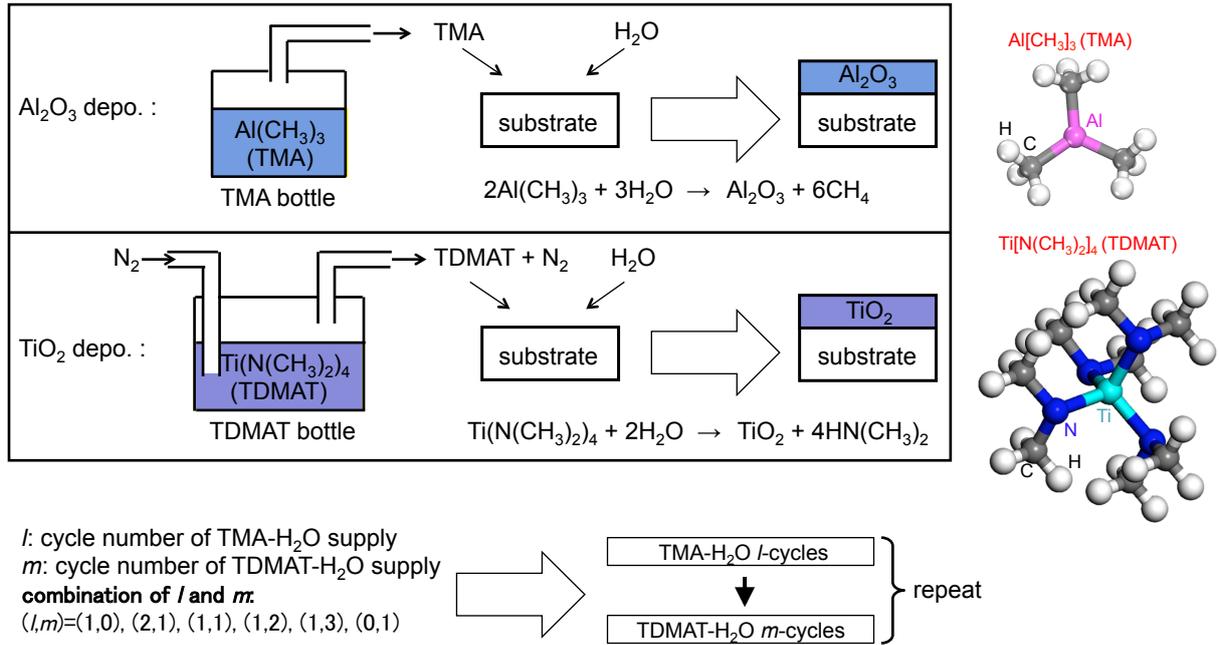


図 2.1 原子層堆積 (ALD) 法による $\text{Al}_x\text{Ti}_y\text{O}$ (Al_2O_3 , AlTiO , および TiO_2) の成膜プロセス

ルギー E_b とする) 照射した X 線のエネルギーを $h\nu$ とすれば、

$$E_{\text{kin}} = h\nu - E_b \quad (2.1)$$

となる。ここで、照射する X 線として単色光を使用すれば、エネルギー $h\nu$ と決めることができるので、 E_b が求まる。本研究では、図 2.2 に示すように Al ターゲットに電子線を照射し、発生する特性 X 線をモノクロメータに通すことにより、単色光として Al-K α 線 (1486.6 eV) を取り出し、これを X 線源として使用した。電子の束縛エネルギーは元素の種類によって異なり、また電子の束縛されている軌道によって異なるため、光電子のエネルギーを測定することで元素の種類を同定することができる。光電子の発生量は元素の量に比例するため定量分析に用いられる。また、この束縛エネルギーは元素の化学結合状態によってシフトする。このシフトはケミカルシフトと呼ばれ、シフト量を調べることでその元素の化学結合状態を調べることができる。すなわち、AlTiO の O1s 軌道を考えれば、O-Al 結合が支配的な膜か O-Ti 結合が支配的な膜であるかを判断できる。このような定量分析やケミカルシフトの分析には、光電子の強度を正確に決定する必要があるので、ピークのバックグラウンドを差し引く必要がある。本研究では、バックグラウンド処理に Proctor-Sherwood の方法のアルゴリズムによる Shirley 法を用いた [56]。Shirley 法では、非弾性散乱する電子の数がピーク強度に比例すると仮定し解析を行う。図 2.3 に Proctor-Sherwood の方法を示す。この基本的な考え方は点 l - k 間の任意の点 x におけるバックグラウンド強度 $B(x)$ は、点 x から k までのピーク成分全体に対する割合

$$\frac{Q(x; k)}{T} \quad (2.2)$$

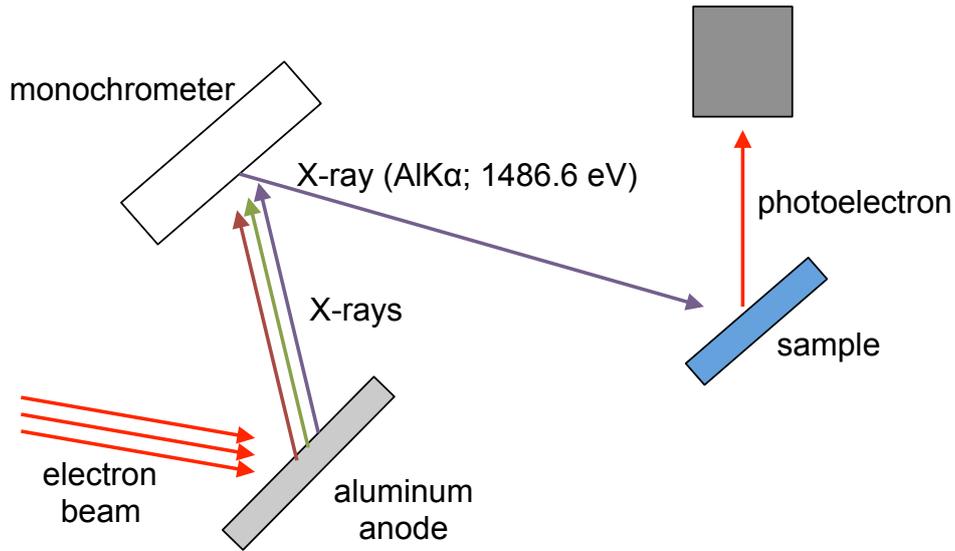


図 2.2 XPS 装置の概略図

に比例するというものである。ここで、 T は全積分ピーク強度、 $Q(x; k)$ は区間 x から k までの積分ピーク強度である。すなわち、 $B(x)$ は

$$B(x) = \frac{(a - b)Q(x; k)}{T} + b \quad (2.3)$$

として表され、区間ピーク強度 $Q(x; k)$ は

$$Q(x; k) = \int_k^x [J(t) - B(x)] dt \quad (2.4)$$

で与えられる。ここで、 $J(t)$ は測定した光電子強度である。したがって、全ピーク強度 T は $Q(l; k)$ に等しい。実際の計算では図 2.3 のように 1 回目はピーク強度を 0 と考え、 $B(x) = b$ (定数) として、 $Q(l; k)_{n=0}$, $T_{n=0}$ を計算する。すなわち、

$$Q(x; k)_{n=0} = \int_k^x [J(t) - b] dt \quad (2.5)$$

$$T_{n=0} = Q(l; k)_{n=0}. \quad (2.6)$$

これを出発点として、

$$B(x)_{n=1} = \frac{(a - b)Q(x; k)_{n=0}}{T_{n=0}} + b, \quad (2.7)$$

$$Q(x; k)_{n=1} = \int_k^x [J(t) - B(x)_{n=1}] dt, \quad (2.8)$$

$$T_{n=1} = Q(l; k)_{n=1} \quad (2.9)$$

を求める。この T_n が一定値になるまで繰り返し、最終的な $B(x)_n$ を決定する。

図 2.4 は XPS 分析で得られた $\text{Al}_x\text{Ti}_y\text{O}$ のスペクトルである。Al のピーク強度を S_1 と XPS 装置

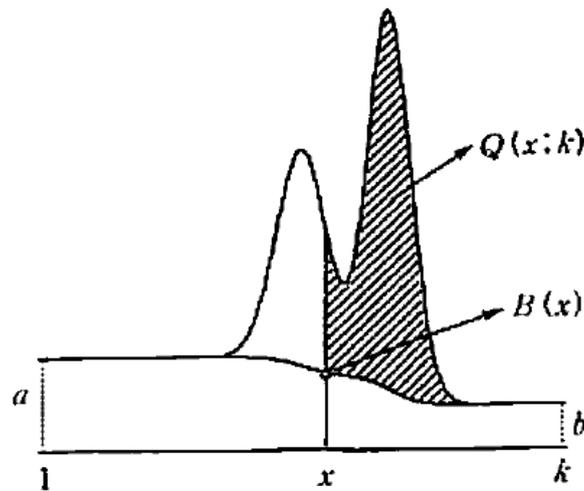


図 2.3 Proctor-Sherwood の方法によるバックグラウンド処理 [56]

の Al に対する感度係数を F_i 、Ti のピーク強度を S_j と Ti に対する感度係数を F_j とすると Al/Ti 組成比 x/y は

$$x : y = \frac{S_i}{F_i} : \frac{S_j}{F_j} \quad (2.10)$$

として見積もられる。本研究では、 x/y を Al2s, Al2p, Ti2p, Ti3s, Ti3p ピークの 6 つの組み合わせ (Al2s, Al2p)-(Ti2p, Ti3s, Ti3p) から求めた。図 2.5 に成膜サイクル比 l/m とピークの組み合わせよりえられた x/y との関係を示す。 x/y が l/m の 1 次関数になっており

$$\frac{x}{y} = a \frac{l}{m} = 2.7 \frac{l}{m} \quad (2.11)$$

の関係が得られた。ところで、図 2.5 に示すように l/m が増加するにつれて Al ピークが大きくなり、Ti ピークが小さくなるので x/y のばらつきが増加するが、図 2.6 に示すように Al 相対組成 $x/(x+y)$ の $2.7l/(m+2.7l)$ プロットを行うとばらつきは小さいことが分かる。よって、 $(l, m) = (0, 1), (1, 3), (1, 2), (1, 1), (2, 1), (1, 0)$ より、 $x : y = 0 : 1, 0.47 : 0.53, 0.57 : 0.43, 0.73 : 0.27, 0.84 : 0.16, 1 : 0$ が得られた。これにより、 $\text{Al}_x\text{Ti}_y\text{O}$ 成膜における組成比制御技術が確立した [57]。また、XPS から評価した O 相対組成を図 2.7 に示す。O 相対組成は Al 組成の減少関数であることが分かった。この挙動については 2.5.3 節で議論する。

各組成の束縛エネルギーの横軸補正を C1s ピーク (284.6 eV) によって行い、O1s の束縛エネルギーの組成比依存性を見積もった。図 2.8(a) は各組成比の束縛エネルギーである。各元素のポーリングの電気陰性度は 1.54 (Ti) < 1.61 (Al) < 3.44 (O) であり、O-O (O1s 束縛エネルギー: 543.1 eV [58, 59])、O-Al、O-Ti 結合について、電気陰性度の大きな元素の方に電子が引き寄せられる。よって、引き寄せた元素の電子の束縛エネルギーが小さくなるので、O-Ti の方が O-Al よりも O1s 束縛エネルギーが大きくなる。ゆえに、Al/Ti 組成比によって O-Al 結合と O-Ti 結合の割合が

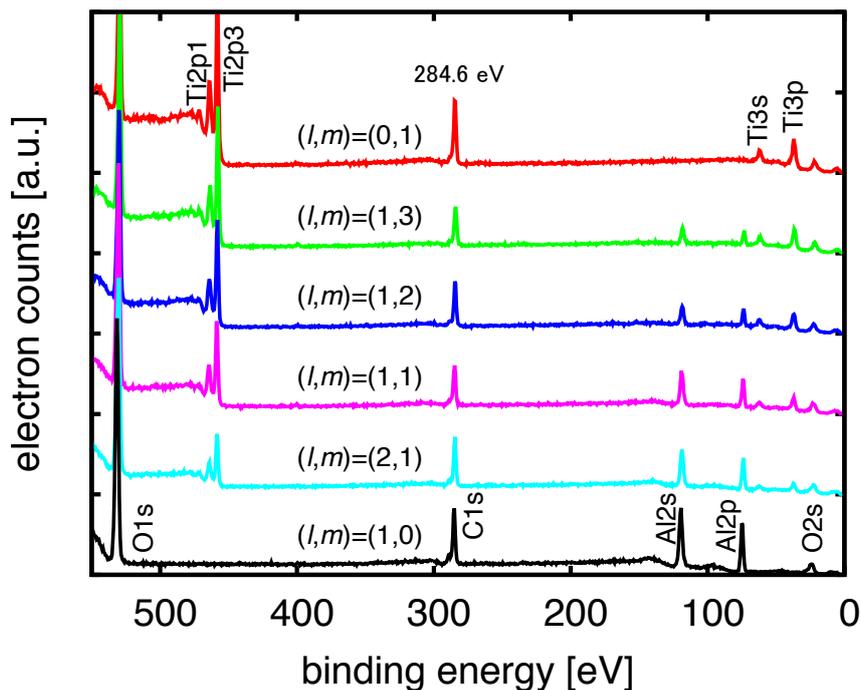


図 2.4 Al_2O_3 , AlTiO , TiO_2 の XPS スペクトル

変化し、束縛エネルギーがシフト (化学シフト) する。図 2.8(b) は O1s 束縛エネルギーの Al 組成依存性であり、Al 組成の増加関数であることが分かった。さらに、 $\text{Al}_x\text{Ti}_y\text{O}$ のバンドギャップの組成依存性を電子エネルギー損失分光法 (EELS) により O1s ピークを評価した。EELS とは非弾性散乱で励起エネルギー分だけのエネルギーを失って透過してくる電子の損失エネルギー (励起エネルギー) 分布を調べる手法である。X 線による光電子によって、価電子帯の電子がバンドギャップ E_g 以上のエネルギーを貰い、伝導体へ励起されるようになると、 E_g 以上のエネルギーを失った光電子が検出されるようになる。これによってバンドギャップを評価した。図 2.9 は、各組成における EELS スペクトルからバンドギャップを評価したものである。ただし、小さい Al 組成ではバンドギャップが小さいため EELS の立ち上がりエネルギーと O1s ピークとの分離が難しいため精度が低い。図 2.10 は EELS より見積もったバンドギャップの Al 組成比 $x/(x+y)$ 依存性であり、バンドギャップが Al 組成比の増加関数となっていることが分かった。

図 2.11 にエリプソメトリ (波長 630 nm) による $\text{Al}_x\text{Ti}_y\text{O}$ の屈折率の x/y 依存性を示す。屈折率が Al 組成比の単調減少関数となっている。

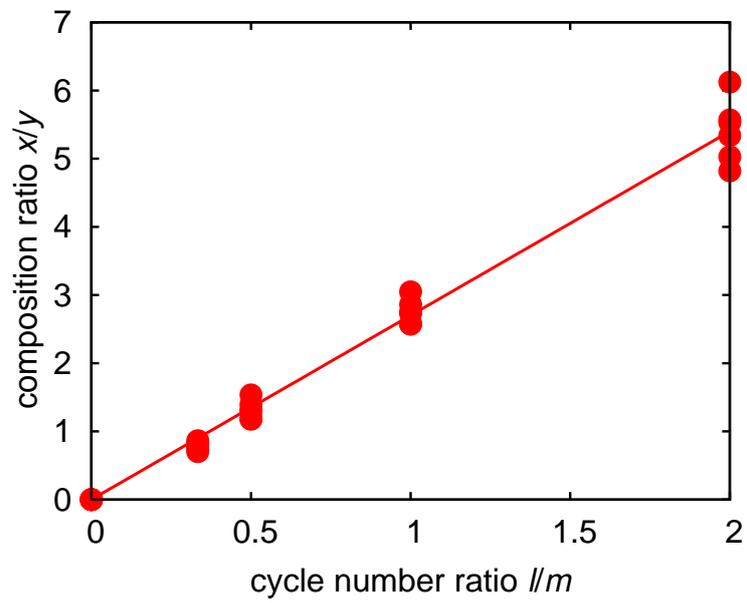


図 2.5 成膜サイクル比 l/m と XPS によるピーク強度比よりえられた組成比 x/y との関係。

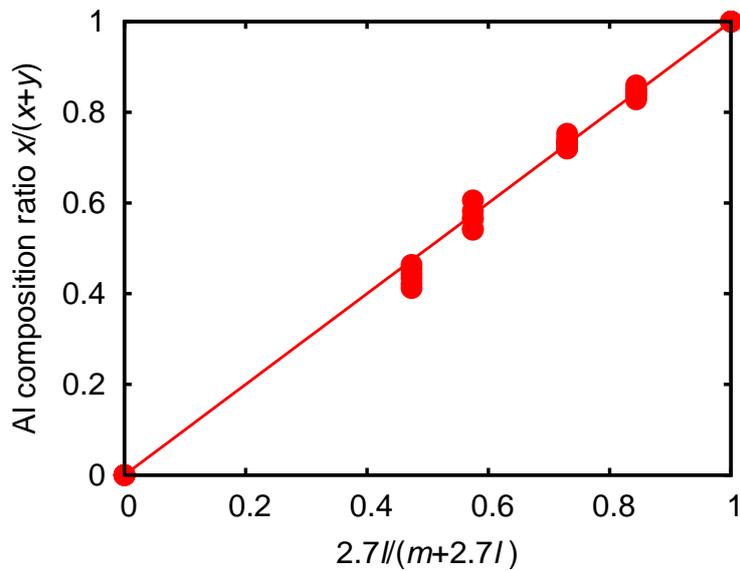


図 2.6 Al 相対組成 $x/(x+y)$ プロット

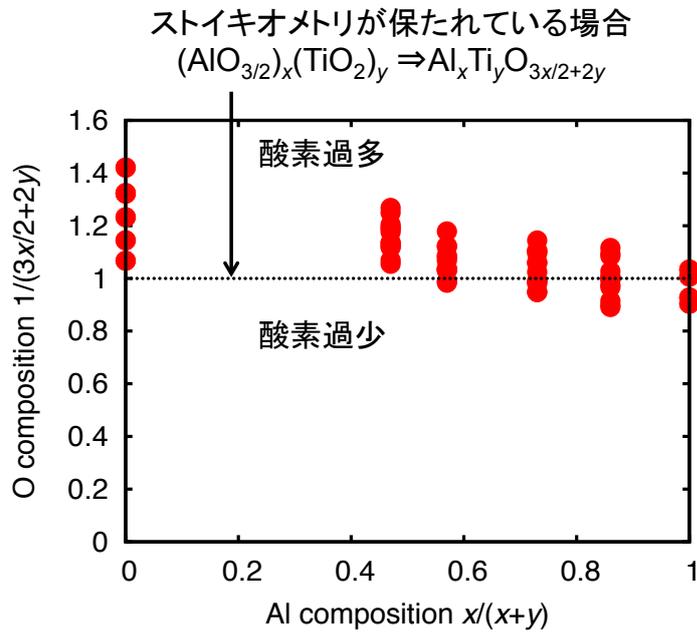


図 2.7 XPS により評価した O 相対組成の Al 相対組成 $x/(x+y)$ プロット

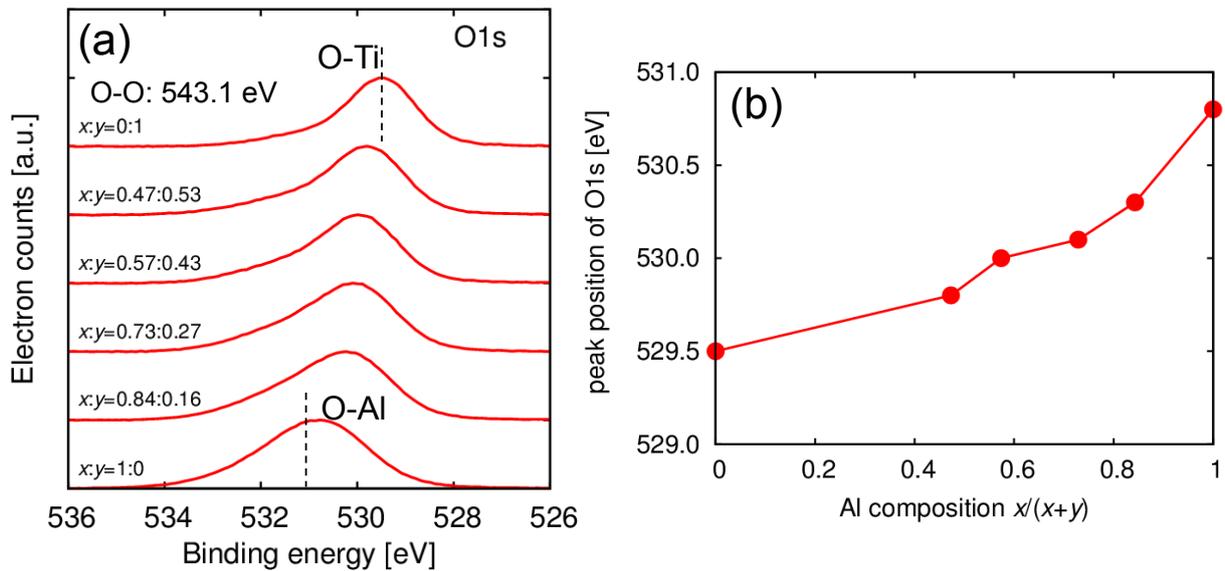


図 2.8 (a) 各組成比の束縛エネルギー、O-O における束縛エネルギー [58, 59] よりも高く、組成比によってピークがシフトしている。(b) 束縛エネルギーの組成比依存性

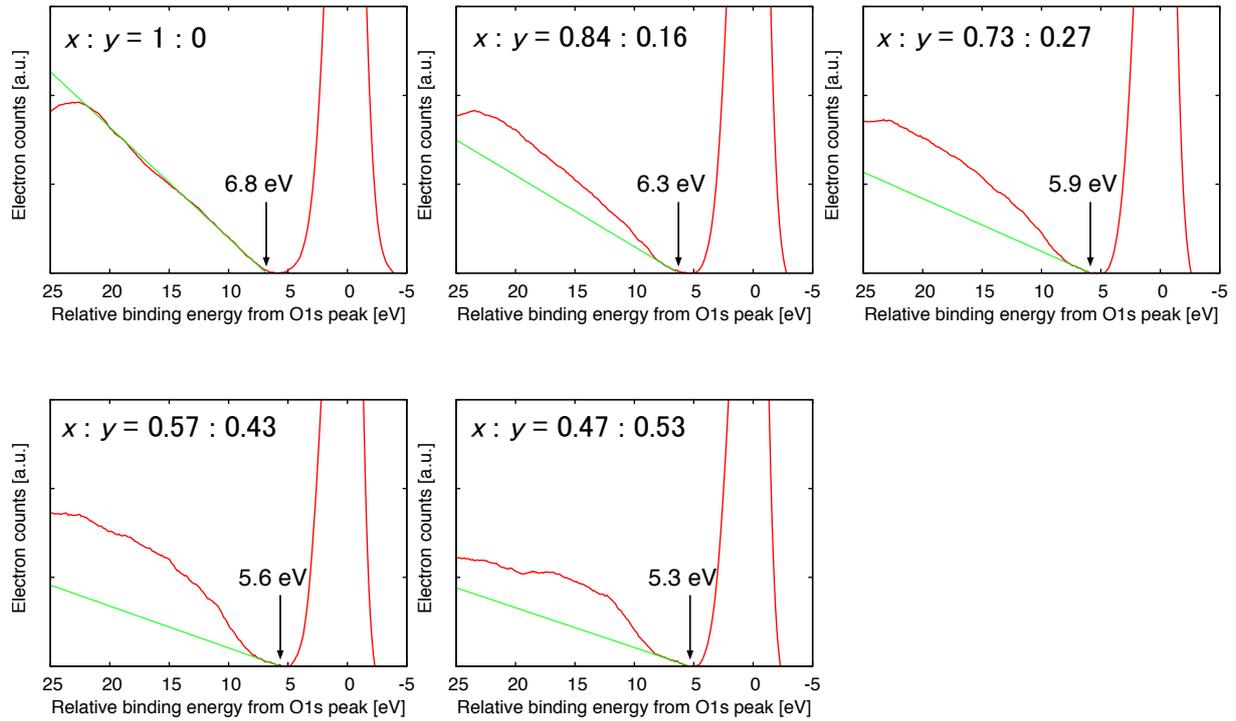


図 2.9 各組成における O1s の EELS スペクトル。ただし小さい Al 組成ではバンドギャップが小さいため EELS の立ち上がりエネルギーと O1s ピークとの分離が難しいため精度が低い。

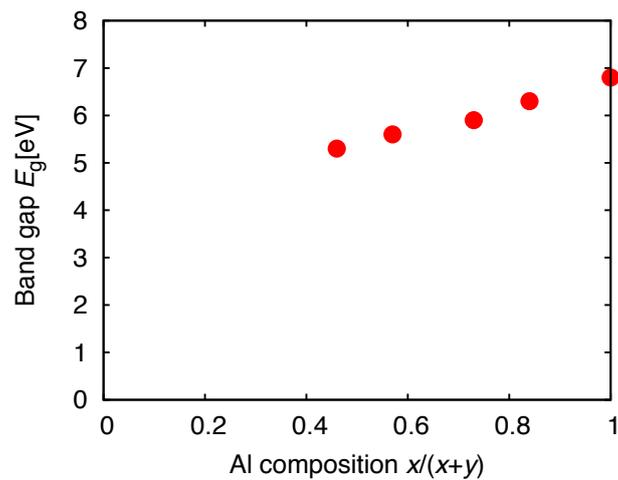


図 2.10 EELS より見積もったバンドギャップの Al 組成比 $x/(x+y)$ 依存性

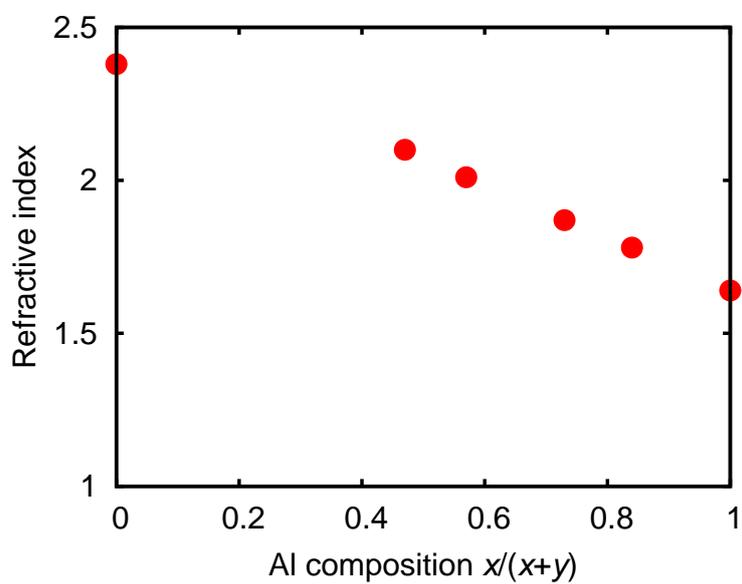


図 2.11 エリプソメトリ (波長 630 nm) による $\text{Al}_x\text{Ti}_y\text{O}$ の屈折率の Al 組成 $x/(x+y)$ 依存性

2.4 金属/絶縁体/金属 (MIM) 構造の作製と特性評価

$\text{Al}_x\text{Ti}_y\text{O}$ の誘電率の組成依存性を見積もるために $\text{Al}_x\text{Ti}_y\text{O}$ 金属-絶縁体-金属 (MIM) 構造を作製し、容量 (C)-電圧 (V) 特性を評価した。図 2.12 に $\text{Al}_x\text{Ti}_y\text{O}$ MIM 構造の作製プロセス概略図を示し、その詳細をこれから述べる。

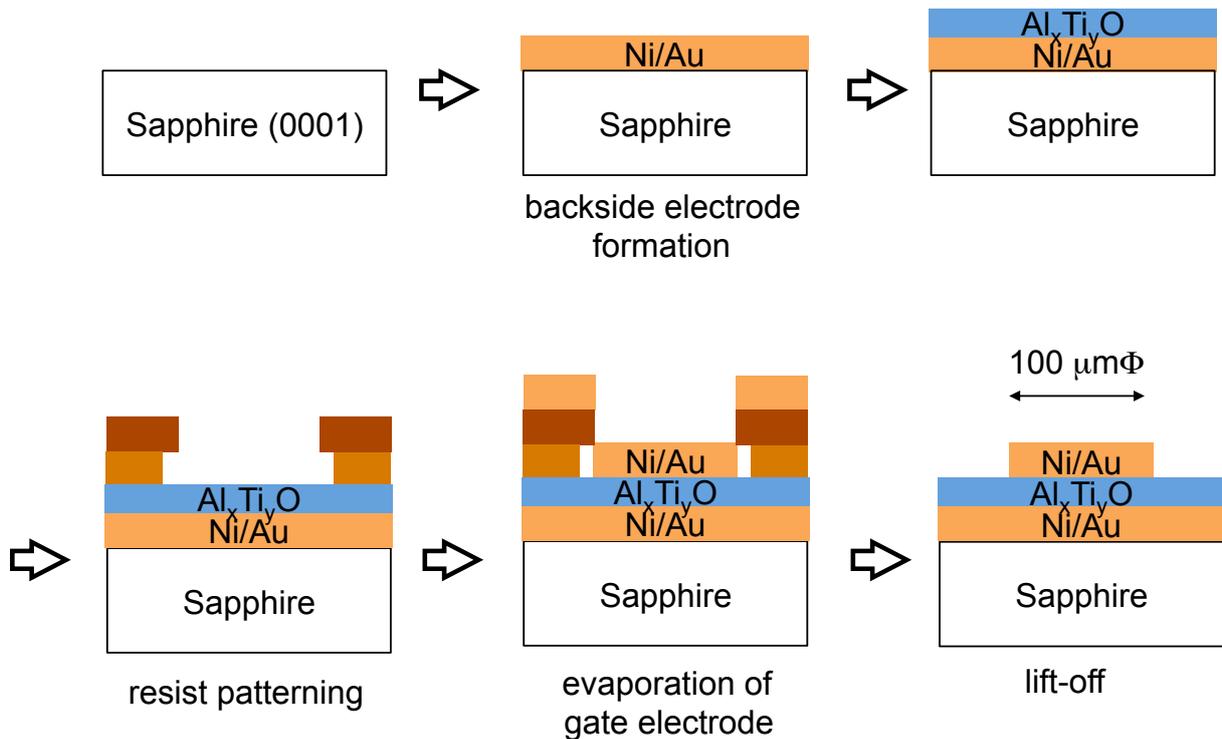


図 2.12 $\text{Al}_x\text{Ti}_y\text{O}$ MIM 構造の作製プロセスフロー

2.4.1 下面電極形成

まず、下面電極形成を行った。条件の詳細は表 2.1 に示す。サファイア (0001) ($\sim 430\ \mu\text{m}$) 基板表面のコンタミを除去するためにセミコクリーンによる洗浄を行った後、抵抗加熱蒸着器を用いて Ni/Au 電極を形成した。

2.4.2 $\text{Al}_x\text{Ti}_y\text{O}$ 成膜

次に、 $\text{Al}_x\text{Ti}_y\text{O}$ の成膜を行った。成膜温度は $130\ ^\circ\text{C}$ であり、各組成における膜厚の詳細は表 2.2 に示す。 $\text{Al}_x\text{Ti}_y\text{O}$ を成膜した後、熱処理を行った。

表 2.1 下面電極作製条件

プロセス	内容詳細
表面処理	有機物洗浄: アセトンを用いた超音波洗浄 5 min, メタノール 3 min, DIW 3 min, N ₂ ブロー O ₂ プラズマアッシング 20 Pa 10 W 5 min セミコクリーン 5 min, DIW 3 min, N ₂ ブロー
電極形成	Ni/Au=5/100 nm

表 2.2 Al_xTi_yO 成膜条件

プロセス	内容詳細
表面処理	有機物洗浄: アセトン 5 min, メタノール 5 min, DIW 5 min, N ₂ ブロー 酸化膜除去: セミコクリーン 5 min, DIW 5 min, N ₂ ブロー
Al _x Ti _y O 成膜	Al ₂ O ₃ ($x : y = 1 : 0$) 20.0 nm Al _x Ti _y O ($x : y = 0.86 : 0.16$) 27.7 nm Al _x Ti _y O ($x : y = 0.73 : 0.27$) 28.0 nm Al _x Ti _y O ($x : y = 0.57 : 0.43$) 29.2 nm Al _x Ti _y O ($x : y = 0.47 : 0.53$) 30.2 nm TiO ₂ ($x : y = 0 : 1$) 23.1 nm
熱処理	Ar(90 %)-H ₂ (10 %) 雰囲気, 1 気圧, 350 °C, 30 min

2.4.3 ゲート電極形成

最後に、Al_xTi_yO 上面にゲート電極形成を行った。このとき、何の金属を用いるかが重要であるが、仕事関数 ϕ_w の観点より、Al_xTi_yO の上面および下面は同じ Au ($\phi_w \sim 5$ eV [60]) を用いるのが望ましい。しかし、Au は安定なため Al_xTi_yO との密着に懸念がある。そこで、Au とほぼ同じ仕事関数の Ni ($\phi_w \sim 5$ eV [60]) を蒸着し、Au でキャップをした。プロセス条件を表 2.3 に示す。Al_xTi_yO 表面にリフトオフレイヤーとして LOL2000/TSMR-8900 を用いてパターンを形成した。現像後、Ni/Au=5/150 nm を蒸着し、1165 によってリフトオフし、100 μ m 径の Ni/Au 電極を形成することで MIM 構造を得た。

2.4.4 C-V 特性

得られた MIM 構造の容量 (C)-電圧 (V) 特性を周波数 100 Hz および 1 MHz にて評価を行った。なお、TiO₂ MIM 構造についてはリーク電流が大きいため容量が得られなかった。図 2.13 に得

表 2.3 100 μm 径 電極形成条件

プロセス	内容詳細
レジスト塗布	乾燥: 110 °C, 5 min LOL2000 3000 rpm, 60 s 乾燥: 180 °C, 3 min TSMR8900 4000 rpm, 60 s 乾燥: 110 °C, 1.5 min
パターン形成	露光: $\sim 12 \text{ mW/cm}^2$ (405 nm), 8s 現像: NMD-W 30 s, DIW 2 min
デスクム処理	O_2 プラズマアッシング 50 Pa, 10 W, 10 s
蒸着	Ni/Au=5/150 nm
リフトオフ	1165 @ 60 °C, 30 min 有機洗浄: アセトン 3 min, メタノール 3 min, DIW 3 min, N_2 ブロー

られた C - V 特性と 1 MHz にて見積もった誘電率 k の Al 組成依存性を示す。 k は Al 組成の単調減少関数であることが明らかになった。ここまでの評価により得られた $\text{Al}_x\text{Ti}_y\text{O}$ のバンドギャップ E_g と誘電率 k のトレードオフの関係を図 2.14 に示す。組成によって应用到に適した E_g と k を設計することが可能であり、TMA と TDMAT の 2 つの前駆体で MgO [17], HfO_2 [61, 62] および ZrO_2 [61, 63] と同程度の物性を有する AlTiO も得られることが示された。

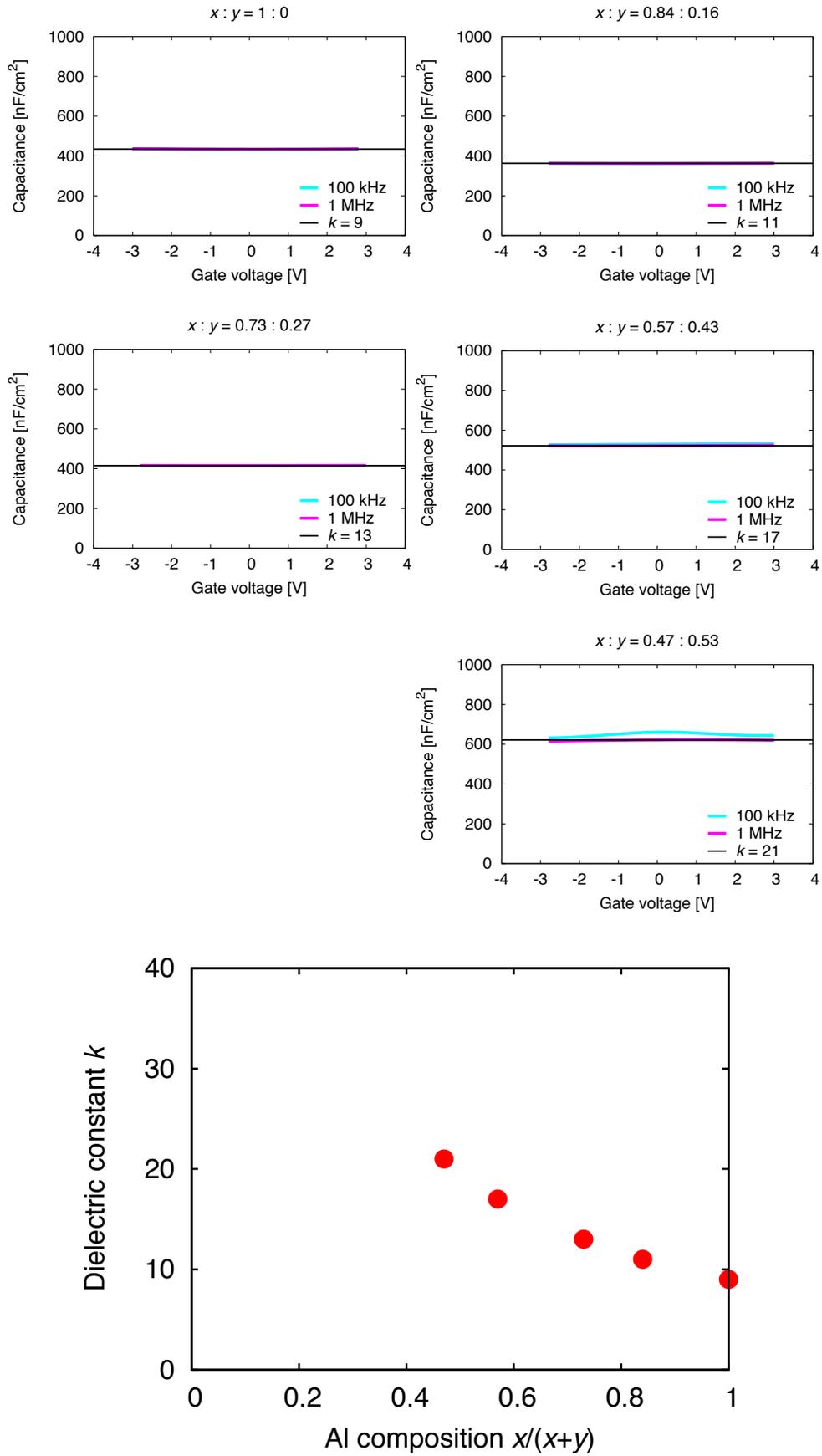


図 2.13 $\text{Al}_x\text{Ti}_y\text{O}$ MIM 構造の容量 (C)-電圧 (V) 特性と誘電率 k の Al 組成依存性

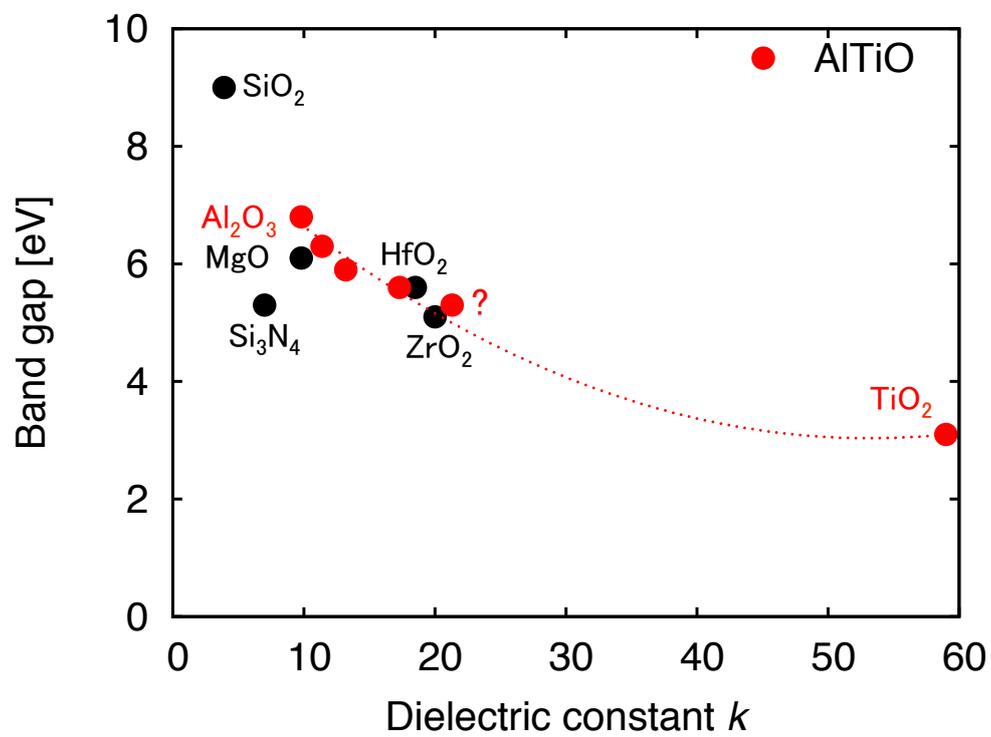


図 2.14 $\text{Al}_x\text{Ti}_y\text{O}$ およびいくつかの絶縁体 [17,61-63] のバンドギャップと誘電率

2.5 表面エネルギーの評価

$\text{Al}_x\text{Ti}_y\text{O}$ を用いた InAs/high- k /low- k 構造を作製するとき、あらかじめ、InAs 上に high- k 絶縁体を成膜してから low- k 基板へ貼付を行う。よって、 $\text{Al}_x\text{Ti}_y\text{O}$ の表面エネルギーが低いと貼付面には適さない。そこで、接触角測定法を用いて $\text{Al}_x\text{Ti}_y\text{O}$ の表面エネルギー評価を行った。

2.5.1 表面エネルギーの算出方法



図 2.15 真空中における固体表面エネルギー γ_s

図 2.15 に示す固体表面エネルギー γ_s は van der Waals (vdW) 相互作用に関する γ_s^W と酸性 (電子享受性) と塩基性 (電子供与性) による極性相互作用に関する γ_s^{AB} の和である。そのうち、 γ_s^{AB} は電子受容性に関する γ_s^+ と電子供与性に関する γ_s^- で決まり、

$$\gamma_s = \gamma_s^W + \gamma_s^{AB} \quad (2.12)$$

$$= \gamma_s^W + 2\sqrt{\gamma_s^+ \gamma_s^-} \quad (2.13)$$

とを満たす [64]。同様に、液体表面エネルギー γ_L は van der Waals (vdW) 相互作用に関する γ_L^W と極性相互作用に関する γ_L^{AB} の和であり、電子受容性に関する γ_L^+ と電子供与性に関する γ_L^- を用いて、

$$\gamma_L = \gamma_L^W + 2\sqrt{\gamma_L^+ \gamma_L^-} \quad (2.14)$$

と表される。

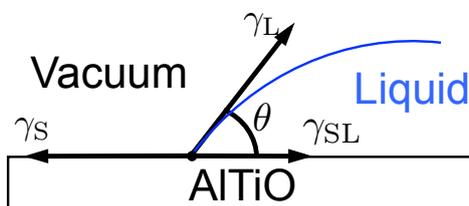


図 2.16 固体表面での液滴の接触角 θ と表面張力の釣り合い

図 2.16 に示すように、固体表面に液体を付着させると、固液界面エネルギー γ_{SL} と液体表面エネルギー γ_L と接触角 θ は Young の関係

$$\gamma_s = \gamma_{SL} + \gamma_L \cos \theta \quad (2.15)$$

を満たす。このとき、固液間の付着エネルギー W_{SL} は固体と液体が分離している時の表面エネルギーの和 $\gamma_{\text{S}} + \gamma_{\text{L}}$ から固液の界面エネルギー γ_{SL} を引くと、

$$W_{\text{SL}} = \gamma_{\text{S}} + \gamma_{\text{L}} - \gamma_{\text{SL}} \quad (2.16)$$

$$= \gamma_{\text{L}}(1 + \cos \theta) \quad (2.17)$$

$$= \left(\gamma_{\text{L}}^{\text{W}} + 2\sqrt{\gamma_{\text{L}}^+ \gamma_{\text{L}}^-} \right) (1 + \cos \theta) \quad (2.18)$$

で表され、液体表面エネルギーの vdW 相互作用 $\gamma_{\text{L}}^{\text{W}}$ および極性相互作用に関する量で記述される。ここで、式 (2.17) は式 (2.15)、式 (2.22) は式 (2.14) を用いた。一方、Good と Oss によれば、この付着エネルギーは固液間の vdW 相互作用および極性相互作用によって

$$W_{\text{SL}} = W_{\text{SL}}^{\text{W}} + W_{\text{SL}}^{\text{AB}} \quad (2.19)$$

$$= \gamma_{\text{L}}(1 + \cos \theta) \quad (2.20)$$

$$= 2 \left(\sqrt{\gamma_{\text{S}}^{\text{W}} \gamma_{\text{L}}^{\text{W}}} + \sqrt{\gamma_{\text{S}}^+ \gamma_{\text{L}}^-} + \sqrt{\gamma_{\text{L}}^+ \gamma_{\text{S}}^-} \right) \quad (2.21)$$

として与えられる [65]。よって、式 (2.18), (2.21) から、

$$2 \left(\sqrt{\gamma_{\text{S}}^{\text{W}} \gamma_{\text{L}}^{\text{W}}} + \sqrt{\gamma_{\text{S}}^+ \gamma_{\text{L}}^-} + \sqrt{\gamma_{\text{L}}^+ \gamma_{\text{S}}^-} \right) = \left(\gamma_{\text{L}}^{\text{W}} + 2\sqrt{\gamma_{\text{L}}^+ \gamma_{\text{L}}^-} \right) (1 + \cos \theta) \quad (2.22)$$

が得られる。よって、 $\gamma_{\text{L}}^{\text{W}}$, γ_{L}^+ , γ_{L}^- が既知な 3 種類の液体を用いて液体の接触角 θ を求めることで、固体表面エネルギーに関する 3 つの未知量 $\gamma_{\text{S}}^{\text{W}}$, γ_{S}^+ , γ_{S}^- を得ることができる。用いた 3 種類の液体は、図 2.4 に示す水 (H_2O)、エチレングリコール ($\text{C}_2\text{H}_6\text{O}_2$)、ジヨードメタン (CH_2I_2) であり、表 2.4 にそれぞれのパラメータ [64] を示す。

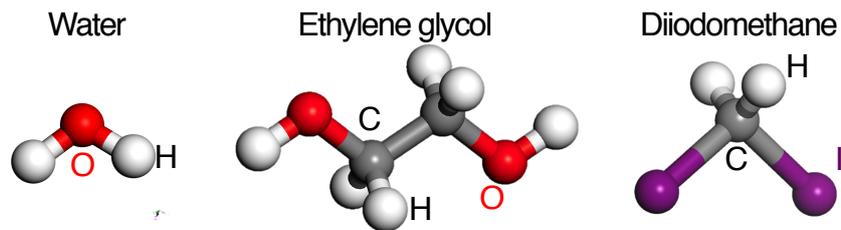
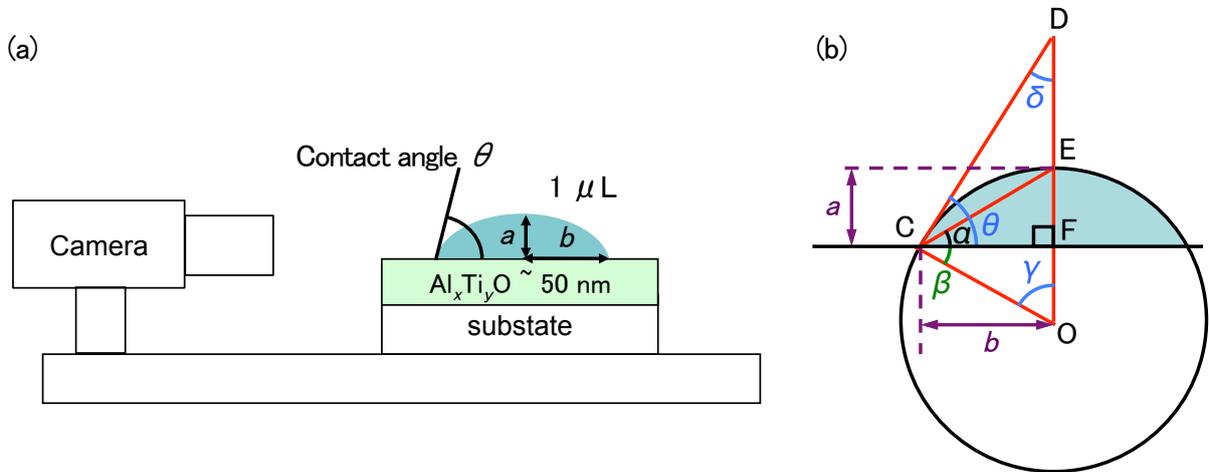


図 2.17 水 (H_2O)、エチレングリコール ($\text{C}_2\text{H}_6\text{O}_2$)、ジヨードメタン (CH_2I_2)

表 2.4 3 種類の液体のパラメータ [64]

	$\gamma_{\text{L}}^{\text{W}}$ [mN/m]	γ_{L}^+ [mN/m]	γ_{L}^- [mN/m]	γ_{L} [mN/m]
水	21.8	25.5	25.5	72.8
エチレングリコール	29	1.92	47	48
ジヨードメタン	50.8	0	0	50.8

2.5.2 接触角測定方法

図 2.18 (a) 接触角測定方法 (b) 接触角概算法 ($\theta/2$ 法)

接触角 θ は $\theta/2$ 法を用いて評価を行った。図 2.18(a) に測定系の概略図を示す。 $\text{Al}_x\text{Ti}_y\text{O}$ 表面に液体 $1 \mu\text{L}$ を接触させ、 $\text{Al}_x\text{Ti}_y\text{O}$ 表面からの液体のピーク高さ a および液体の広がり b を測定した後、接触角 θ を概算する。まず、図 2.18(b) に示すように、液体を円の一部と見なす。 $\triangle OCD$ と $\triangle CDF$ は共に直角三角形で、ひとつの角 δ は共有なので、互いに相似である。よって、それぞれの余角 θ と γ は等しい。

$$\theta = \gamma \quad (2.23)$$

$\triangle OCF$ もまた直角三角形で、ひとつの角 γ は $\triangle OCD$ と共有なので、互いに相似である。内角の和は π より

$$\beta + \gamma + \frac{\pi}{2} = \pi \quad (2.24)$$

となる。線分 OC と OE はどちらも半径であるから $\triangle OCE$ は二等辺三角形である。よって

$$2(\alpha + \beta) + \gamma = \pi \quad (2.25)$$

となる。式 (2.23), (2.24), (2.25) より

$$\gamma = \theta = 2\alpha \quad (2.26)$$

が得られるので、

$$\tan \alpha = \frac{a}{b} \Rightarrow \alpha = \tan^{-1} \frac{a}{b} \quad (2.27)$$

よって、

$$\theta = 2 \tan^{-1} \frac{a}{b} \quad (2.28)$$

となり、 a と b の長さを実測せずとも、 a と b の比 (a/b) から接触角 θ が見積もられる。

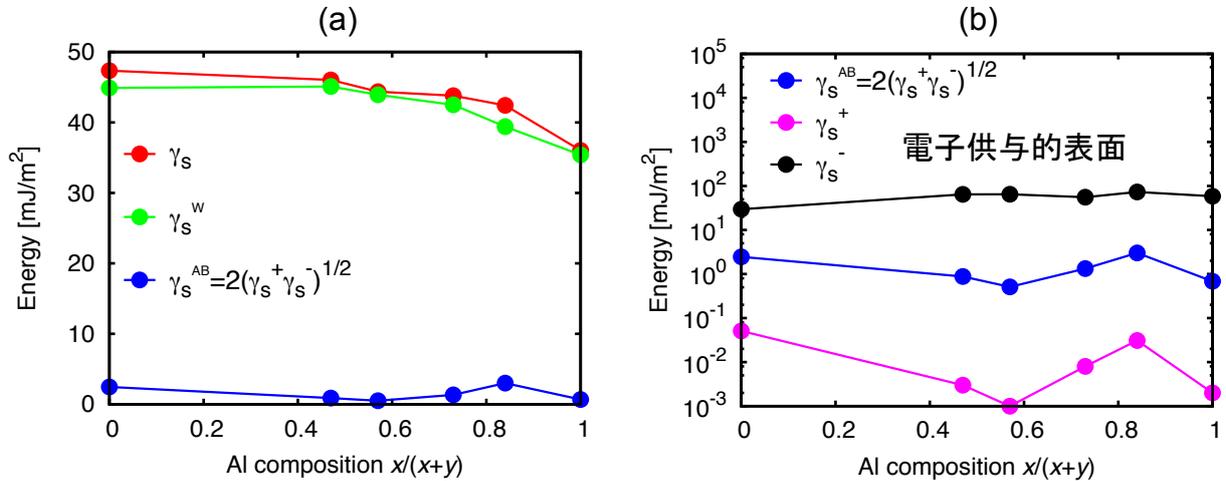
2.5.3 $\text{Al}_x\text{Ti}_y\text{O}$ 表面エネルギー図 2.19 (a) $\text{Al}_x\text{Ti}_y\text{O}$ 表面エネルギーの組成依存性 (b) $\text{Al}_x\text{Ti}_y\text{O}$ 表面エネルギーの極性相互作用

図 2.19(a) に得られた $\text{Al}_x\text{Ti}_y\text{O}$ 表面エネルギー γ_s の組成依存性を示す。vdW 相互作用に関するエネルギー γ_s^w が支配的であり、 γ_s は Al 組成の単調減少関数であることが分かった。よって、Al 組成が大きい場合、表面エネルギーが小さいため貼付プロセスに適さない。図 2.19(b) に $\text{Al}_x\text{Ti}_y\text{O}$ 表面エネルギーの極性相互作用の項の詳細を示す。 γ_s^- が大きく、 $\text{Al}_x\text{Ti}_y\text{O}$ は電子供与的表面であることが分かった。表面エネルギーの組成依存性の挙動については、図 2.8 に示した O1s の束縛エネルギーが、Ti および Al の電気陰性度の大小関係 ($1.54 (\text{Ti}) < 1.61 (\text{Al}) < 3.44 (\text{O})$) に依存するように、電気陰性度の大小関係より TiO_2 の双極子モーメントは Al_2O_3 よりも大きい。このため、Al 組成とともに vdW 相互作用は減少し、表面エネルギーが低下することが原因であると考えられる。一方、図 2.7 に示したように、XPS から評価した O 相対組成は Al 組成の減少関数であった。これは、表面エネルギーが小さいとき、物理吸着する酸素や酸化物の量が減少するためであると考えられる。さらに、図 2.9 の O1s ピーク中心 (~ 530 eV) から 10-15 eV の位置に、Al 組成の減少とともにピークが増大すること見られることが分かる。これは、表面エネルギーの増大と共に、物理吸着 O_2 が増加し、O-O (O1s 束縛エネルギー: 543.1 eV [58,59]) に対応するピークが増大するためと考えられる。

Al 組成の大きい場合の $\text{Al}_x\text{Ti}_y\text{O}$ を貼付プロセスに用いるため、表面を貼付けプロセスに適したものに改質できるかどうかを検討した。InAs/low- k 貼付プロセス [38] で行う low- k 基板の OH 基終端化による表面改質プロセスは、表面に双極子を形成し、Van der Waals 相互作用を強めることができるため、非常に有効であった。そこで、図 2.20 (a) に示すように $\text{Al}_x\text{Ti}_y\text{O}$ 表面に対しても用いた。具体的には、 $\text{Al}_x\text{Ti}_y\text{O}$ 表面に O_2 プラズマ処理 (50 Pa, 30 W, 2 min) を行った。その結果を図 2.20 (b), (c) に示す。AlTiO 表面エネルギーの組成依存性がなくなり、Al 組成が大きい場合でも

TiO₂ 表面と同程度のエネルギーが得られていることが分かり、これにより組成に依らない貼付に適した界面が得られた。なお、改質後においても Al_xTi_yO は電子供与的表面であることが分かった。

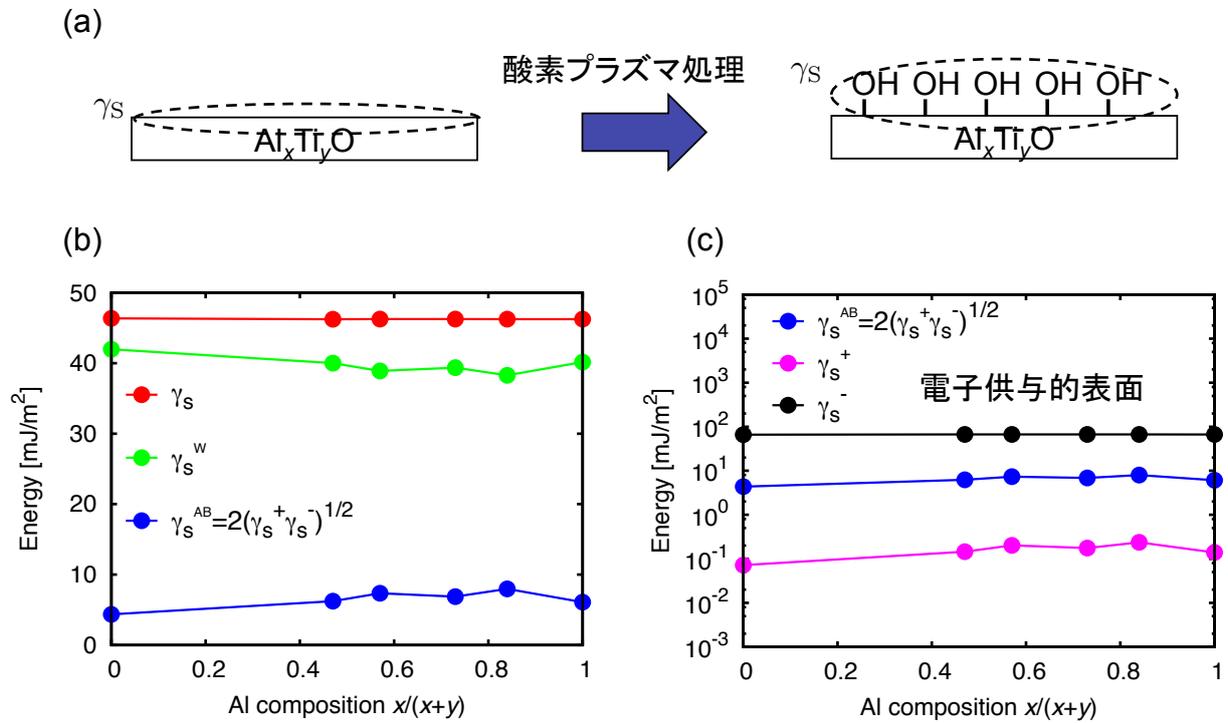


図 2.20 (a) O₂ プラズマ処理による Al_xTi_yO を OH 基終端後の (b) 表面エネルギーの組成依存性と (c) 表面エネルギーの極性相互作用

2.6 n-GaAs(001) を用いた MIS 構造の電気伝導特性評価

$\text{Al}_x\text{Ti}_y\text{O}$ の電気伝導特性評価を行うため、III-V 族化合物半導体として一般的な GaAs を用いて、 $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造を作製した。図 2.21 に $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造の作製プロセス概略図を示し、その詳細をこれから述べる。

2.6.1 裏面オーミック電極形成

まず、裏面オーミック電極形成を行った。条件の詳細は表 3.8 に示す。n-GaAs(001) 基板 (キャリア濃度 $n \simeq 1.6 \times 10^{18} \text{ cm}^{-3}$) 裏面の自然酸化膜を除去するためにセミコクリーン (フルウチ化学) による洗浄を行った後、抵抗加熱蒸着器を用いて n-GaAs(001) 基板裏面に AuGe/Ni/Au 電極を形成し、Ge を熱拡散させオーミックコンタクトを形成した。

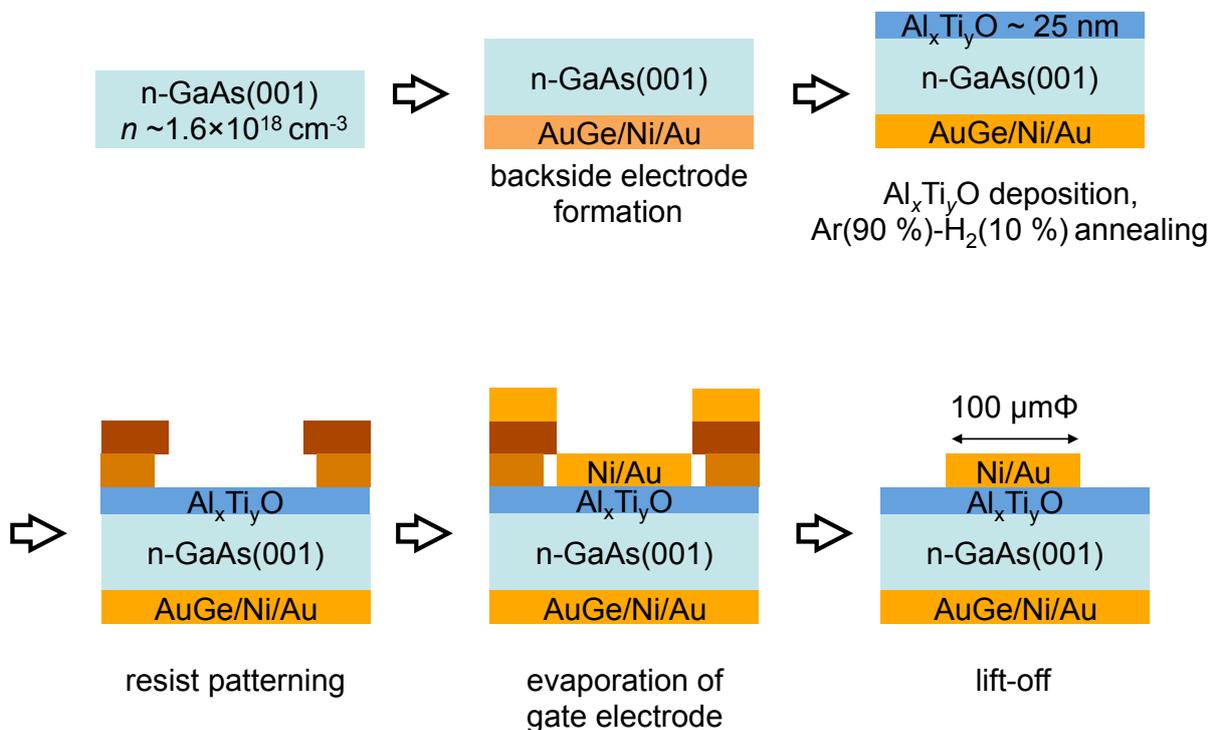


図 2.21 $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造の作製プロセスフロー

表 2.5 裏面オーミック電極作製条件

プロセス	内容詳細
表面処理	セミコクリーン 5 min, DIW 5 min, N_2 ブロー
電極形成	AuGe/Ni/Au=100/5/50 nm
熱処理	Ar (90 %)- H_2 (10 %) 雰囲気, 1 気圧, 450 °C, 1 min

2.6.2 Al_xTi_yO 成膜

次に、 Al_xTi_yO の成膜を行った。条件の詳細は表 2.6 に示す。n-GaAs(001) 表面として有機洗浄とセミコクリーン洗浄を行った。その後、n-GaAs(001) 表面の酸化抑制のため、硫黄処理を施し [66–68]、2.2 節と同条件で、 Al_xTi_yO を n-GaAs(001) 表面に 25 nm 程度成膜した後、熱処理を行った。

2.6.3 ゲート電極形成

最後に、ゲート電極形成を行った。プロセス条件を表 2.7 に示す。 Al_xTi_yO 表面にリフトオフレイヤーとして LOL2000 (Rohm and Haas 社) とポジ型フォトレジスト TSMR-8900 LB (東京応化工業) をスピコートによって塗布し、露光を行った後、NMD-W (東京応化工業) で現像を行うことでパターンを形成した。現像後、Ni/Au=5/200/ nm を蒸着し、レジスト剥離液 1165 (Rohm and Haas 社) によってリフトオフし、100 μm 径の Ni/Au 電極を形成することで MIS 構造を作製した。

Al_xTi_yO 成膜後の熱処理の効果について、半導体パラメータアナライザを用い、 Al_xTi_yO /GaAs(001) MIS 構造の室温における電流密度 (J)-電圧 (V) 特性を比較した。図 2.22(a) は熱処理をした Al_xTi_yO /GaAs(001) MIS 構造、図 2.22(b) は熱処理をしていない Al_xTi_yO /GaAs(001) MIS 構造の J - V 特性である。両方とも電流は Al 組成比 $x/(x+y)$ の減少関数となっているが、中間組成 Al_xTi_yO MIS 構造について熱処理を行った MIS 構造の方が電流密度が 1-2 桁程小さくなっており、絶縁性が高くなっていることが分かる。これを踏まえ、熱処理を MIS 構造作製プロセスにおける標準条件とした。

2.6.4 絶縁破壊電界の組成依存性

次に、図 2.23 に絶縁破壊挙動を含む電流密度 (J)-電界 (E) 特性を示す。電流密度が Al 組成とともに減少していることが分かる。図 2.23 挿入図の点は、各組成の絶縁破壊電界 E_b の Al 組成

表 2.6 $AlTiO$ 成膜条件

プロセス	内容詳細
表面処理	有機物洗浄: アセトン 5 min, メタノール 5 min, DIW 5 min, N_2 ブロー 酸化膜除去: セミコクリーン 5 min, DIW 5 min, N_2 ブロー 酸化抑制処理: 硫化アンモニウム水溶液 (7 wt% $(NH_4)_2S_x$, 15 min), N_2 ブロー
Al_xTi_yO 成膜	2.2 節と同条件
熱処理	Ar(90 %)- H_2 (10 %) 雰囲気, 1 気圧, 350 °C, 30 min

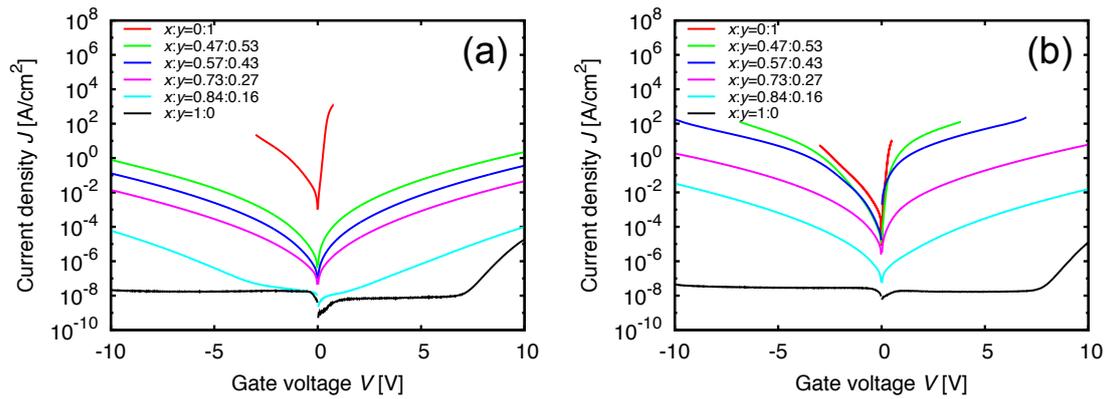


図 2.22 室温における (a) 熱処理を行った $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造の電流 (J)-電圧 (V) 特性 (b) 熱処理をしていない MIS 構造の J - V 特性

依存性である。5-7 MV/cm の範囲で絶縁破壊電界は Al 組成の単調増加関数となることが分かる。 $\text{TiO}_2(x:y=0:1)$ MIS 構造については、図 2.22 に示すように電流密度が大きく絶縁破壊電界を見積もることができなかった。

2.6.5 電気伝導機構の組成依存性

さらに、 $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造の電気伝導機構の組成依存性を調べた。まず、電気伝導機構の種類について述べた後、解析結果を述べる。

表 2.7 ゲート電極形成条件

プロセス	内容詳細
レジスト塗布	乾燥: 110 °C, 5 min LOL2000 3000 rpm, 60 s 乾燥: 180 °C, 3 min TSMR8900 4000 rpm, 60 s 乾燥: 110 °C, 1.5 min
パターン形成	露光: $\sim 12 \text{ mW/cm}^2$ (405 nm), 8s 現像: NMD-W 30 s, DIW 3 min
デスカム処理	O_2 プラズマアッシング 50 Pa, 10 W, 10 s
蒸着	Ni/Au=5/200 nm
リフトオフ	1165 @ 60 °C, 30 min 有機物洗浄: アセトン 3 min, メタノール 3 min, DIW 3 min, N_2 ブロー

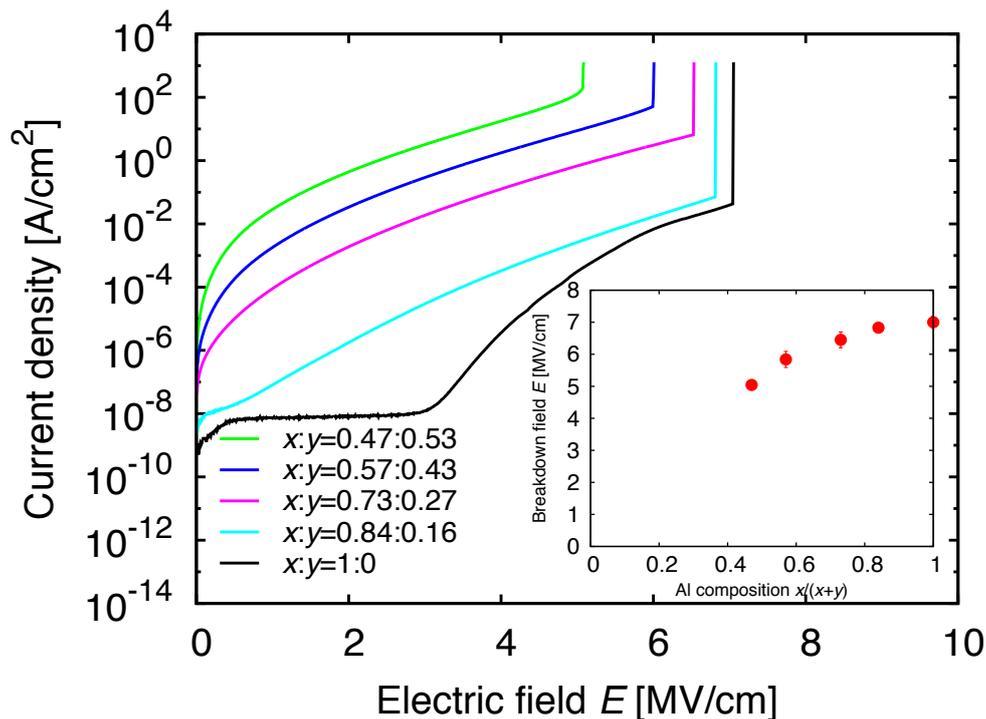


図 2.23 $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造の絶縁破壊挙動を含む電流 (J)-電界 (E) 特性。挿入図は絶縁破壊電界の Al 組成比 $x/(x+y)$ 依存性

電気伝導機構の種類

図 2.24 は、MIS 構造における熱電子放出伝導 [69] の概略図である。金属-半導体に電圧 V が印加されると半導体側から見た絶縁体バリアが小さくなり、金属側から絶縁体バリアを熱的に乗り越えていく電子数と半導体側から絶縁体バリアを熱的に乗り越えていく電子数の均衡が破れ、半導体から金属側へ電流が流れるというものである。この電流密度 J は

$$J \simeq A^* T^2 \exp \left[-\frac{q(\phi_B - V)}{nk_B T} \right] = J_0 \exp \left[\frac{qV}{nk_B T} \right] \quad (2.29)$$

として表される。ここで J は電流密度、 m^* は絶縁体中の電子有効質量、 T は温度、 ϕ_B は金属-絶縁体バリアオフセット、 V は電圧、 n は理想因子、 q は電子電荷、 k_B はボルツマン定数、 A^* はリチャードソン定数である。このモデルから、温度依存 J - V 特性より理想因子 n とバリア高さ ϕ_B を評価できる。また、この伝導機構は整流性があるのが特徴である。式 (2.29) の詳細については付録 A に載せておく。

図 2.25 は、MIS 構造における Fowler-Nordheim (FN) トンネル伝導 [70] の概略図である。トンネル伝導が支配的な絶縁体において、絶縁体への電界を強めていくとあるところで三角ポテンシャルのトンネル伝導となる。このとき、ポテンシャル幅が電界に依存して狭まり、トンネル距離が短くなる。これにより、トンネル確率が急激に増加するので、電流が急激に増える。この電流の特徴は温度

依存性がなく、電流密度 J は

$$J \propto E^2 \exp \left[-\frac{4\sqrt{2m^*}(q\phi_B)^{3/2}}{3q\hbar E} \right] \quad (2.30)$$

として表される。ここで \hbar はプランク定数、 m^* は Al_2O_3 の電子有効質量である。このモデルから、温度依存 J - E 特性と有効質量よりバリア高さ ϕ_B を評価できる。この伝導機構は温度依存性が極めて小さいのが特徴である。式 (2.30) の詳細については、付録 B に載せておく。

図 2.26 は Poole-Frenkel (PF) 伝導機構 [71] の概略図である。絶縁体中にクーロンポテンシャル型のトラップポテンシャルが存在する場合、絶縁体に電界がかかるとトラップ電子から見たバリア高さが不均一になる。これによって、バリアの低い方に電子が熱的に乗り越えていきやすくなるので電流が生じる。このときの J は

$$J = CE \exp \left[-\frac{q}{k_B T} \left(\phi_B - \sqrt{\frac{qE}{\pi k \epsilon_0}} \right) \right] \quad (2.31)$$

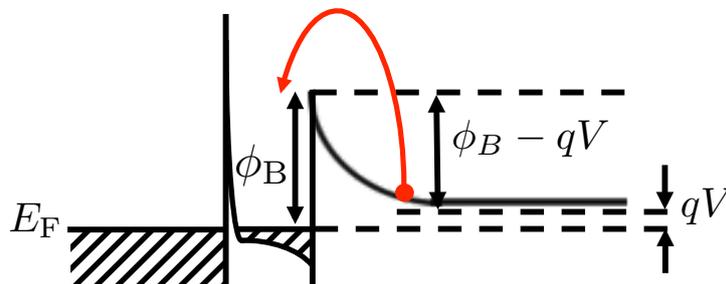
$$\Rightarrow J = E \exp \left[A(T)\sqrt{E} + B(T) \right], \quad (2.32)$$

$$A(T) = \frac{1}{k_B} \sqrt{\frac{q^3}{\pi k \epsilon_0} \frac{1}{T}},$$

$$B(T) = -\frac{q\phi_B}{k_B} \frac{1}{T} + \ln C$$

として表される。ここで、 ϵ_0 は真空の誘電率、 k は絶縁体の比誘電率、 ϕ_B はトラップポテンシャル深さ、 C は任意定数である。このモデルから、温度依存 J - E 特性よりバリア高さ ϕ_B を評価できる。式 (2.31) の詳細については付録 C に載せておく。

図 2.27 は、室温における MIS 構造の J - V プロット、FN プロット、および PF プロットである。 TiO_2 ($x : y = 0 : 1$) では熱電子放出 (TE) 伝導機構が支配的であった。 Al_2O_3 ($x : y = 1 : 0$) では



metal/insulator/n-GaAs

図 2.24 MIS 構造における熱電子放出伝導機構 [69] の概略図。ここで q は電子電荷、 ϕ_B はバリア高さ、 E_F はフェルミ準位、 V は電圧である。

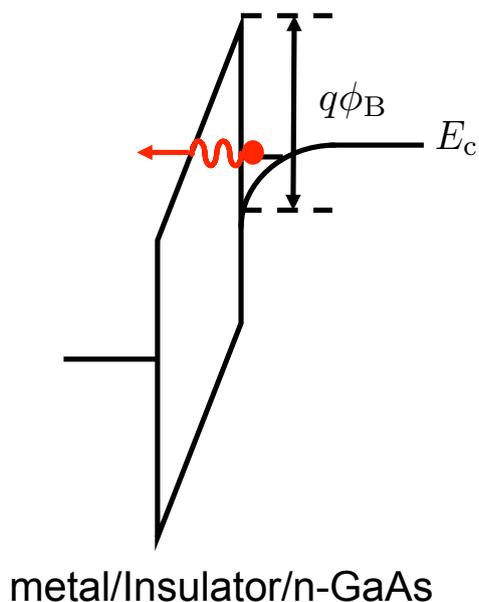


図 2.25 MIS 構造における Fowler-Nordheim トンネル伝導機構 [70] の概略図。ここで h はプランク定数、 m^* は Al_2O_3 の電子有効質量

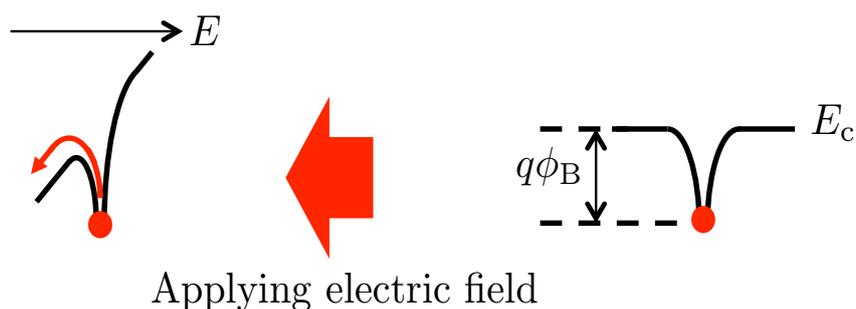


図 2.26 MIS 構造における Poole-Frenkel 伝導機構 [71] の概略図

Fowler-Nordheim (FN) トンネル伝導機構が支配的、他の中間組成では Poole-Frenkel (PF) 伝導機構が支配的であった。より詳しく調べるために 150-400 K に渡って伝導機構の温度依存性を調べた。

図 2.28 は $\text{Al}_2\text{O}_3(x = 1)$ MIS 構造と中間組成 ($x/(x + y) = 0.47-0.84$) $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造の温度依存 J - V 特性である。 Al_2O_3 MIS 構造については温度依存性が極めて弱く、中間組成 $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造については整流性がないため熱電子放出伝導機構には合わないことが分かった。一方、 $\text{TiO}_2(x : y = 0 : 1)$ MIS 構造については、強い整流性を示しており (図 2.29)、200-400 K の範囲で $\sim 50-200$ mV に渡って熱電子放出伝導が支配的であることが分かった。また、 J - V 特性の傾きから理想因子 $n(V, T)$ が求め、 n の V 依存性を評価したところ熱電子放出伝導が支配的な領域では、 n の V 依存性が極めて弱いことが分かり (図 2.30 挿入図)、その値は 1.2-1.7 であることが分かった。この $n(T)$ を元に、式 (2.29) より $J_0/T^2 - 1/nk_B T$ プロット (図 2.30) を行うことで、Ni/ TiO_2 のバリアオフセット $q\phi_B \sim 0.3$ eV を得た。

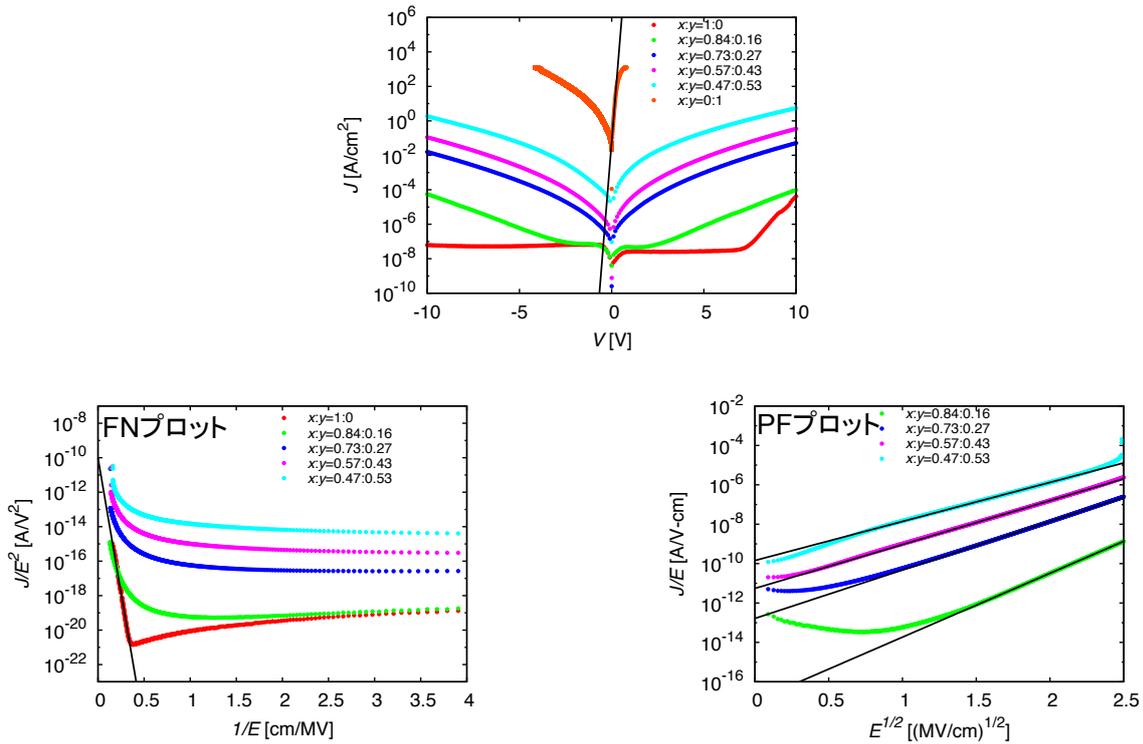


図 2.27 室温における MIS 構造の J - V プロット、FN プロット、および PF プロット

図 2.31 は中間組成 $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造について、式 (2.30) より各温度について FN ($J/E^2-1/E$) プロットを行った結果であり、強い温度依存性が見られるため FN プロットに乗っていないことが分かった。一方、 Al_2O_3 ($x:y=1:0$) MIS 構造について、図 2.22 と図 2.23 の $V \gtrsim 7$ V ($E \gtrsim 3$ MV/cm) の範囲で、Fowler-Nordheim (FN) トンネル伝導が支配的であることが分かった。ここで、 Al_2O_3 の有効質量 $m^* = 0.28m_0$ (m_0 は真空中の自由電子質量) [72] を用いることで、FN プロットの傾きから $\text{Al}_2\text{O}_3/\text{GaAs}$ の伝導帯バンドオフセット $q\phi_B \sim 1.7$ eV であることが分かった。また、これは過去に報告されている値と一致する [73, 74]。

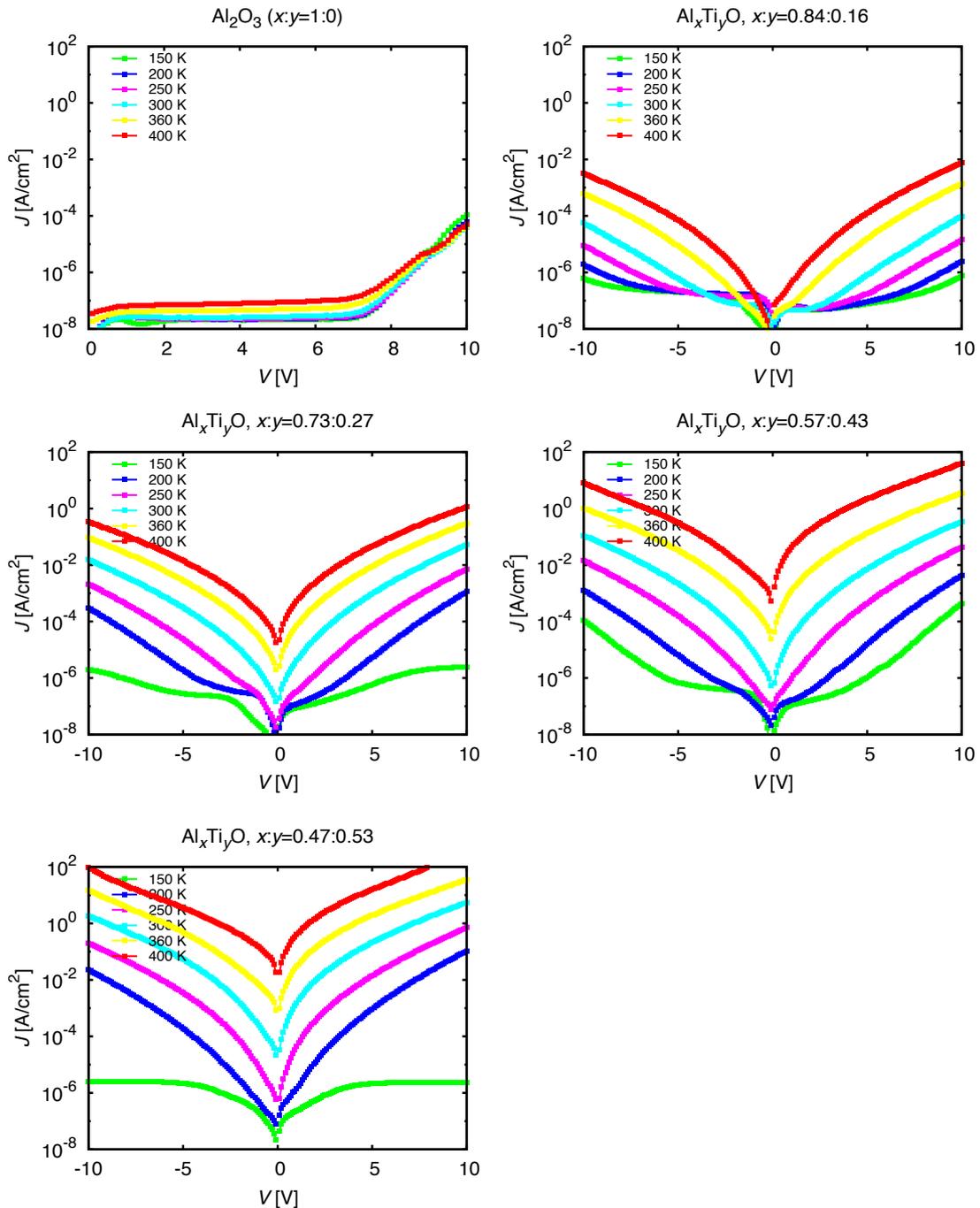
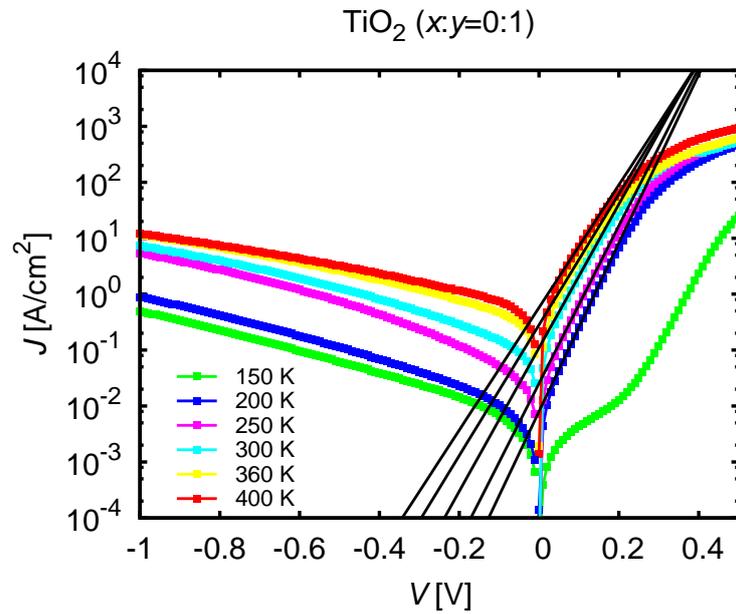
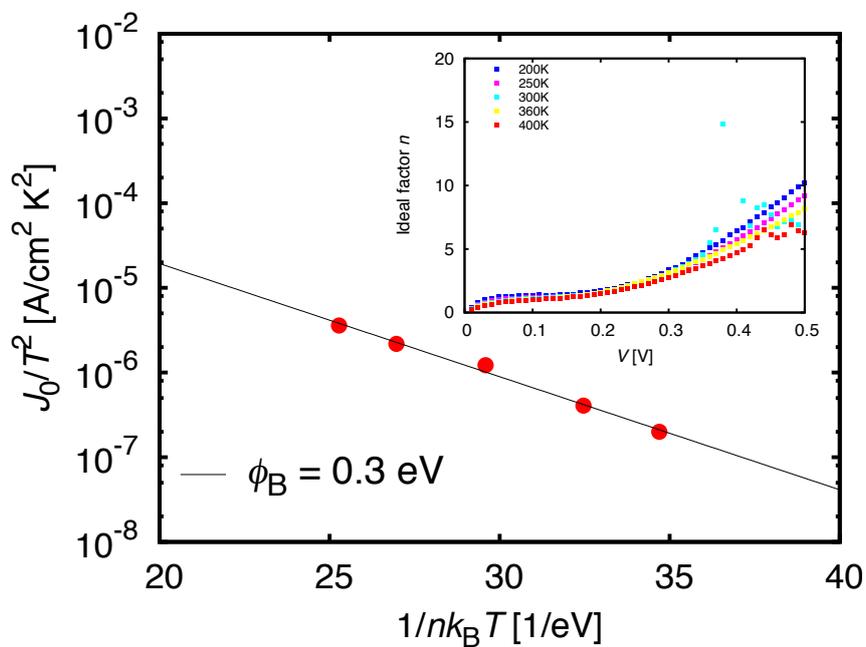


図 2.28 Al_2O_3 と中間組成 ($x/(x+y) = 0.47-0.84$) $\text{Al}_x\text{Ti}_y\text{O}$ の実験より得られた温度依存 J - V 特性

さらに、残りの中間組成 $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造については、Poole-Frenkel (PF) 伝導機構が支配的であることが分かった。図 2.33 は各温度ごとの PF ($J/E\sqrt{E}$) プロットであり、直線に乗っていることが分かる。電流密度の式 (2.32) の $B(T)$ は PF プロットの切片から得られ、 $B(T)-1/T$ プロット (図 2.34(a)) の傾きより各組成におけるトラップポテンシャル深さ $q\phi_B$ が得られる (図 2.34(b))。これより、トラップ深さは Al 組成の増加関数であることが分かった。さらに、 $\text{Al}_x\text{Ti}_y\text{O}$ ($x:y = 0.73:0.27$) のトラップ深さは ~ 0.5 eV であるが、これは低周波ノイズ解析の報

図 2.29 各温度の J - V 特性図 2.30 TiO_2 MIS 構造の熱電子放出伝導のふるまいの評価。挿入図は各温度における理想因子 n の V 依存性

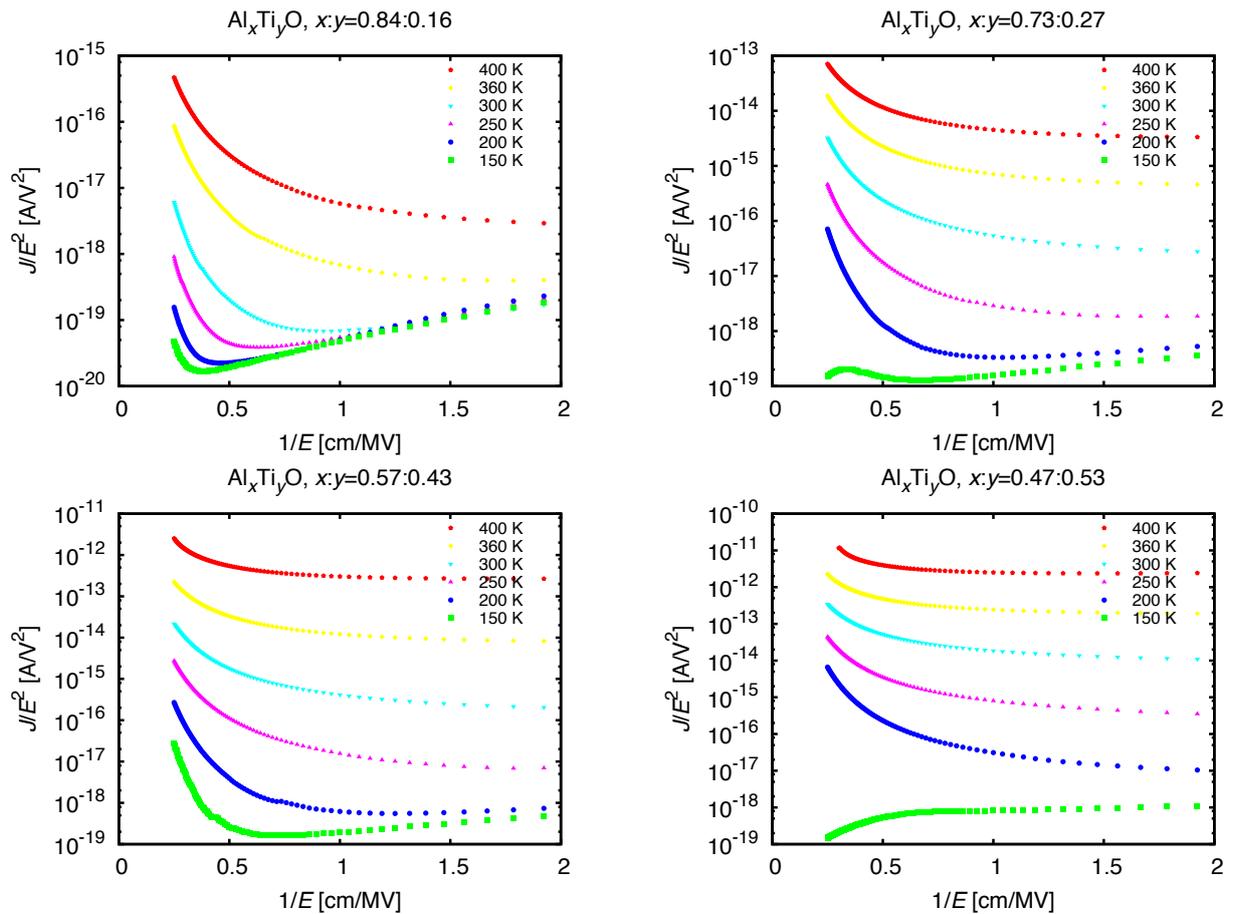
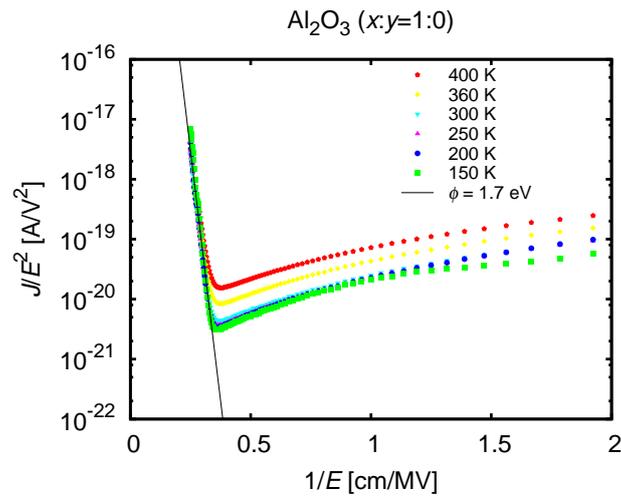
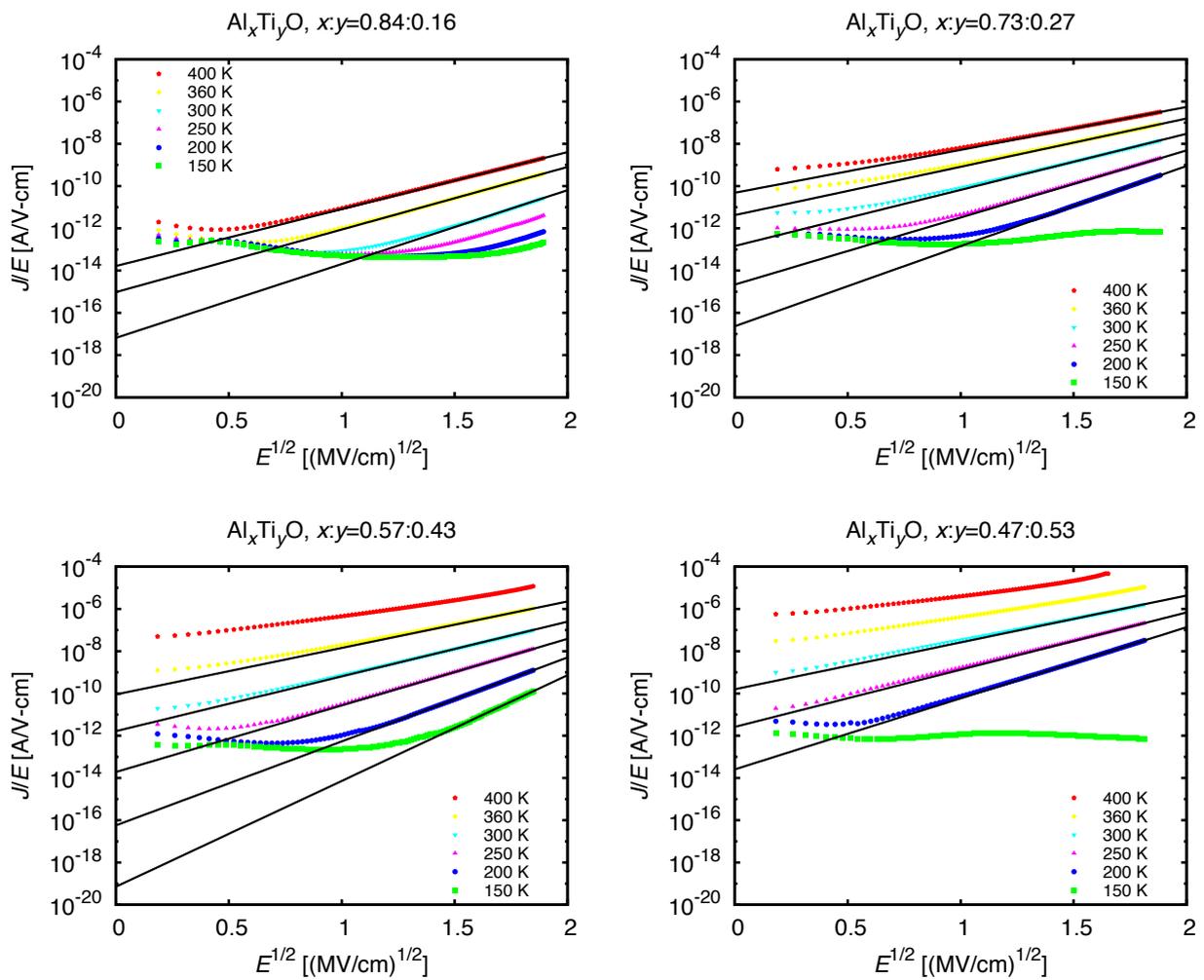


図 2.31 中間組成 $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造の熱電子放出伝導のふるまいの評価。挿入図は各温度における理想因子 n の V 依存性

告 [75] と整合していることが分かった。一方、PF プロットの傾き $A(T)$ から各組成における誘電率を評価できる。 $A(T)-1/T$ プロット (図 2.35(a) より各組成の誘電率 k を評価し、 k が Al 組成の減少関数であることが分かった (図 2.35(b))。また、図 2.13 に示した MIM 構造の $C-V$ 特性より見積もられた値と異なることが分かった。PF 解析により得られた誘電率 k の意味は必ずしも明確ではない。PF 伝導に現れる k は、静的誘電率 [76] という説と、動的 (光学的) 誘電率 [77] あるいはその 4 倍である [78] 可能性があり、この実験結果の意味は明らかではない。

図 2.36 にここまで得られた解析結果を考慮に入れたバンドラインアップを示す。

図 2.32 Al_2O_3 MIS 構造の各温度における FN プロット図 2.33 中間組成 $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造における各温度ごとの PF ($J/E-\sqrt{E}$) プロット

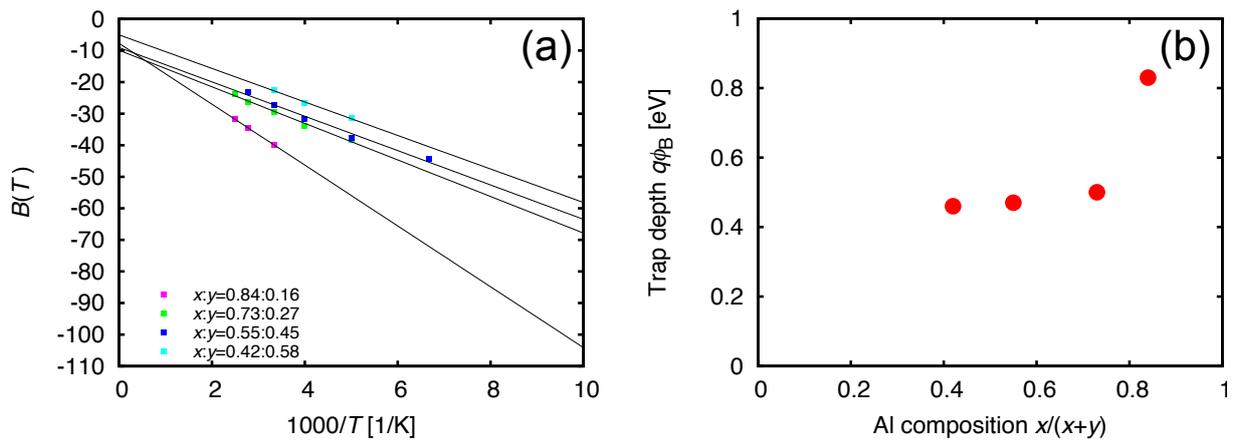


図 2.34 (a) Al_xTi_yO の各組成におけるトラップポテンシャル深さ $q\phi_B$ の解析 (b) $q\phi_B$ の Al 組成依存性

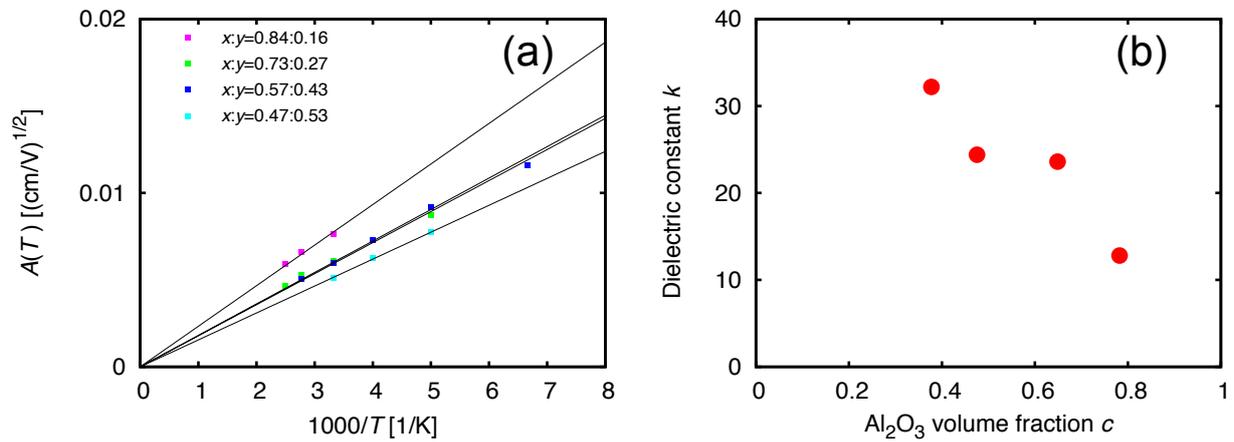


図 2.35 (a) 各組成における k の解析 (b) 中間組成 Al_xTi_yO の比誘電率 k の Al 組成依存性

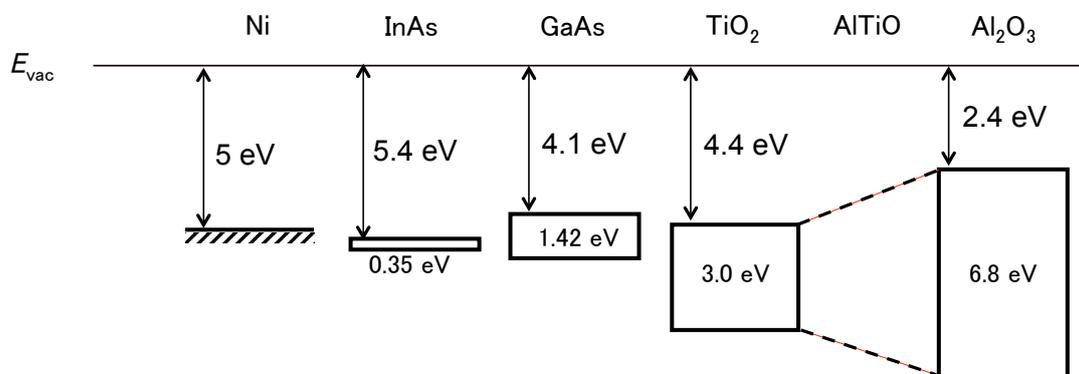


図 2.36 解析結果を考慮に入れた Ni, InAs, GaAs, TiO_2 , $AlTiO$, Al_2O_3 のバンドラインアップ。 E_{vac} は真空準位である。

2.7 まとめ

原子層堆積法と X 線光電子分光法 (XPS) により、 $\text{Al}_x\text{Ti}_y\text{O}$ の組成制御ができることを示した。さらに XPS 電子エネルギー損失分光により $\text{Al}_x\text{Ti}_y\text{O}$ のバンドギャップは Al 組成の単調増加関数であることを明らかにした。また、 C - V 特性から誘電率を見積もるために $\text{Al}_x\text{Ti}_y\text{O}$ MIM 構造を作製し、誘電率は Al 組成の単調減少関数であることを明らかにした。これにより、誘電率とバンドギャップのトレードオフを確認し、組成による応用に適した E_g と k の設計可能性を示した。

接触角測定法により、表面エネルギーは Al 組成の単調減少関数であることが分かったが、 O_2 プラズマ処理による表面改質検討をしたところ、表面が OH 基により終端されることで、表面エネルギーの組成依存性がなくなることが分かった。さらに、 $\text{Al}_x\text{Ti}_y\text{O}$ は電子供与性的表面であることが分かった。

$\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造を作製し、 J - V 特性より絶縁破壊電界が Al 組成の単調増加関数であることを明らかにした。また、温度依存 J - V 特性より電子伝導機構の組成依存性を解析した。その結果、 $\text{TiO}_2(x : y = 0 : 1)$ MIS 構造については熱電子放出伝導機構が支配的であり、理想因子を 1.2-1.7、 Ni/TiO_2 バリア高さを ~ 0.3 eV と見積った。 $\text{Al}_2\text{O}_3(x : y = 1 : 0)$ MIS 構造については Fowler-Nordheim 伝導機構が支配的であり、 $\text{Al}_2\text{O}_3/\text{GaAs}$ のバンドオフセットを 1.7 eV と見積もった。中間組成 $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造については Poole-Frenkel 伝導機構が支配的であり、トラップポテンシャル深さが Al 組成の増加関数であることが分かった。また、PF 解析より見積もられる実効誘電率は MIM の C - V 特性から得られる誘電率と異なることが分かった。

第3章

Al₂O₃ あるいは AlTiO を用いた InAs/high-*k*/low-*k* 構造

3.1 目的

InAs/low-*k* 構造における問題を解決するため、Al_{*x*}Ti_{*y*}O を用いた InAs/high-*k*/low-*k* 構造の作製を検討した。low-*k* FS 貼付において重要である Al₂O₃ の小さい表面エネルギーの問題は 2.5.3 節において示したように、O₂ プラズマ処理により解決したため、まずは Al_{*x*}Ti_{*y*}O を用いた InAs/high-*k*/low-*k* 構造の作製を行い、InAs/low-*k* 構造とともに Hall-bar を作製し、両者の電子輸送特性を比較する。さらに、走査透過型電子顕微鏡 (STEM) を用い、X 線光電子分光法 (EDX) および電子エネルギー損失分光法 (EELS) による InAs/high-*k* 界面の評価により、InAs/low-*k* 構造との電子輸送特性の違いの起源も評価する。

3.2 InAs/high-*k*/low-*k* 構造作製

Al_{*x*}Ti_{*y*}O を用いた InAs/high-*k*/low-*k* 構造を得るため、あらかじめ InAs 上に Al_{*x*}Ti_{*y*}O を成膜した後、InAs/Al_{*x*}Ti_{*y*}O を low-*k* FS に貼付けるプロセス検討を行った。図 3.1 にプロセスを示す。InAs を中間支持体に転写するところまでが従来プロセスである。ここから、high-*k* 絶縁体として AlTiO を堆積し、InAs/high-*k*/low-*k* 構造作製を検討した。しかし、AlTiO を内側に反ってしまうため貼付けることができなかった。この問題に対して、図 3.2 に示すように、InAs/AlN が InAs/Al_{*x*}Ti_{*y*}O と逆向きの反りを有することを利用し、Al_{*x*}Ti_{*y*}O/AlN 積層構造による変形の抑制が可能であることを見出した。このため、Al_{*x*}Ti_{*y*}O/AlN を high-*k* 絶縁体として用いて、InAs/high-*k*/low-*k* 構造作製を行った。なお、2 章の図 2.22 で AlTiO の熱処理がリーク電流低減において有効である事を示したが、low-*k* FS (PET) が熱に対して弱いことから、Al_{*x*}Ti_{*y*}O 成膜後に熱処理を行わず、このプロセスでは全体を通して、150 °C 以下の低温プロセスを行った。図 3.3 に InAs/high-*k*/low-*k* 構造の作製プロセス概略図を示し、その詳細を以下に述べる。

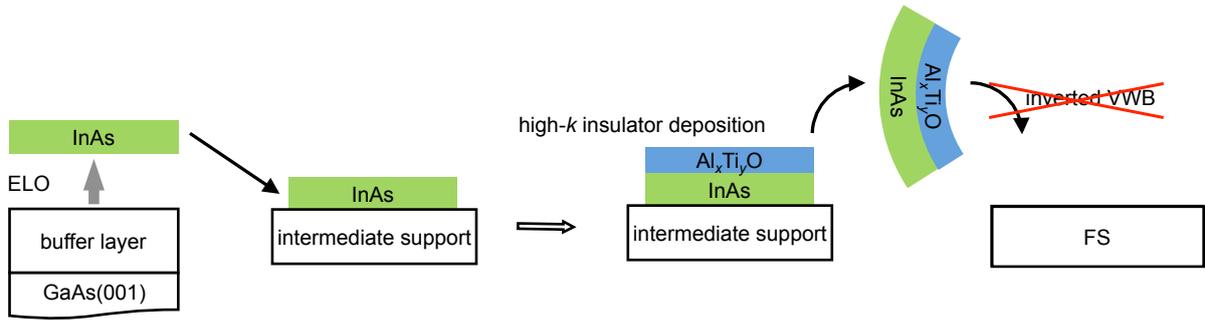


図 3.1 $\text{InAs}/\text{Al}_x\text{Ti}_y\text{O}$ を $\text{low-}k$ FS に貼付けるプロセス検討

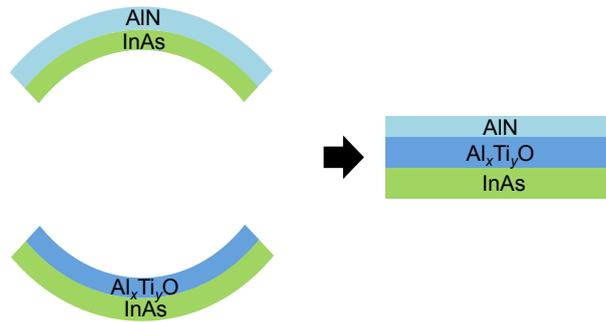


図 3.2 $\text{InAs}/\text{Al}_x\text{Ti}_y\text{O}$ と InAs/AlN の反りの向きと $\text{Al}_x\text{Ti}_y\text{O}/\text{AlN}$ 積層構造による変形の抑制

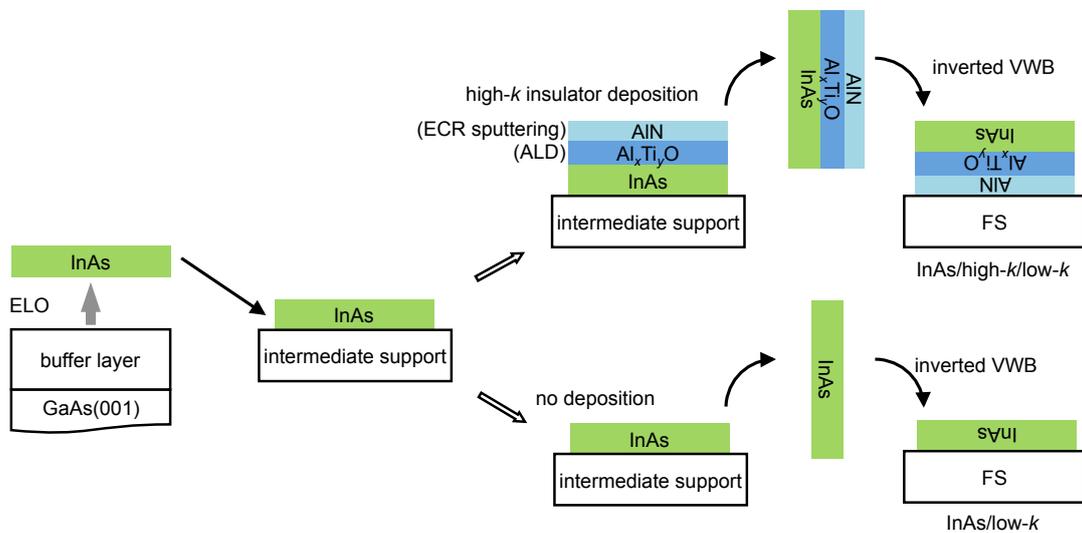


図 3.3 $\text{InAs}/\text{high-}k/\text{low-}k$ および $\text{InAs}/\text{low-}k$ 構造作製プロセスフロー

3.2.1 ELO

分子線エピタキシー成長法により作製した InAs デバイス層 (500 nm)/ AlAs 犠牲層 (4 nm)/ InAs バッファ層 (2.5 μm)/ $\text{GaAs}(001)$ ヘテロ構造を $\sim 1 \times 1 \text{ mm}^2$ サイズにカットする。その後、アセトン、メタノール、純水で有機洗浄し、リン酸水溶液 ($\text{H}_3\text{PO}_4:\text{H}_2\text{O} = 3:50$) により酸化膜除去を行っ

た後、粘着シートの中央に試料表面を貼り付ける。貼付後、粘着力を低下させるために紫外線照射を行う。フッ化水素酸 (HF) 水溶液 (~ 6 %) に試料を浸漬させる。HF 水溶液は InAs に対してエッチレートをほとんど持たないため、犠牲層のみ選択的にエッチングされる。犠牲層が全てエッチングされると、デバイス層がバッファ層から切り離される。プロセスの条件については表 3.1 に示す。

3.2.2 中間支持体への貼付

InAs/high-*k*/low-*k* 構造作製において、high-*k* 絶縁膜をいつ成膜するかが重要であるが、Al₂O₃ および AlN は HF (~ 6 %) に対して、非常に大きなエッチングレート (> 100 nm/s) を有するため、ELO の後に high-*k* 絶縁膜を成膜する必要がある。このため、InAs を表 3.2 の条件で作製した中間支持体 (サファイア基板上にレジストを塗布したもの) に転写し、high-*k* 絶縁体成膜を行う。このとき、中間支持体上に InAs をどのように貼付けるかが重要であるが、ケミカルな処理を施して貼付けると InAs の品質への影響が懸念されるため、ファンデアワールス力による貼付 (Van der Waals bonding, VWB) を行う。しかしながら、中間支持体表面は電気的に中性であるため、ファンデアワールス相互作用が非常に弱い。このため、O₂ プラズマアッシングにより表面を OH 基終端することにより、表面に双極子を形成して貼付を行う。一方、切り離された InAs デバイス層についてはリン酸水溶液による酸化膜除去を行い、両貼付面を純水で濡らし貼り付ける。表 3.2 に条件を示す。

3.2.3 粘着シート切離し

ホットプレートを用いて 80-110 °C で加熱し、加熱した状態のまま粘着シートを剥離し除去する。表 3.3 に条件を示す。

3.2.4 high-*k* 絶縁体 (Al_{*x*}Ti_{*y*}O/AlN) 成膜

リン酸水溶液により表面酸化膜除去を行った後、熱による基板変形や As 抜けを防ぎつつ低温成長可能な原子層堆積 (Atomic layer deposition: ALD) により InAs 表面に Al_{*x*}Ti_{*y*}O 成膜を行った。

表 3.1 ELO プロセス

プロセス	内容詳細
基板カット	ヘテロ構造に対して、GaAs 面をけがき、~ 1 × 1 mm ² にカット
表面処理	有機洗浄: アセトン 2 min, メタノール 2 min, DIW 2 min, N ₂ ブロー 酸化膜除去: リン酸水溶液 (H ₃ PO ₄ :H ₂ O=3:50) 3 min, DIW 3 min, N ₂ ブロー
粘着シート貼付	粘着面と InAs デバイス層表面を接着後、粘着部分 UV 照射 20 min
ELO	HF 水溶液 (~ 6 %) ~ 12 hours, DIW 5 min

膜厚 50 nm となるように成膜した。AlN については、放熱特性向上の観点から、できるだけ大きい膜厚を得ることを目指しところ、RF マグネトロンスパッタリングでは、～ 30 nm が限界であったが、図 3.4 に示す電子サイクロトロン共鳴 (electron cyclotron resonance, ECR) スパッタリングでは AlN 膜厚 > 100 nm が可能なため、この方法で成膜した。具体的には、サンプル表面に N₂ プラズマビームを当てることにより AlN の窒素欠損を防ぎつつ、AlN ターゲットに Ar-N₂ プラズマビームを当て、スパッタリングすることにより、膜厚 30 nm となるように成膜した。表 3.4 に条件を示す。なお、high-*k* 絶縁体の成膜について、InAs/Al_xTi_yO/AlN と InAs/AlN/Al_xTi_yO の可能性があるが、界面制御の問題から InAs/Al₂O₃/AlN を採用している。AlN/Al₂O₃ の評価については、付録 D で述べる。

表 3.2 中間支持体作製プロセス

プロセス	内容詳細
サファイア基板 有機洗浄	アセトン 2 min, メタノール 2 min, DIW 2 min, N ₂ ブロー 乾燥 110 °C 5 min
レジスト塗布	LOL-2000 3000 rpm, 30 s 乾燥 110 °C 3 min S1830 4000 rpm, 60 s 乾燥 110 °C 3 min LOL-2000 3000 rpm, 30 s 乾燥 110 °C 3 min OMR-85 4000 rpm, 60 s 乾燥 110 °C 3 min 露光: ~ 12 mW/cm ² (405 nm), 60 sec ~ 3 × 3 mm ² にカット
OH 基終端	中間支持体表面 O ₂ プラズマアッシング 30 W, 50 Pa, 2 min

表 3.3 粘着シート切離し

プロセス	内容詳細
InAs 表面処理	酸化膜除去: リン酸水溶液 (H ₃ PO ₄ :H ₂ O=3:50) 3 min, DIW 3 min, N ₂ ブロー
中間支持体貼付け	80 °C 15 min, 110 °C 10 min
粘着シート切離し	シートの糊を 110 °C に保ちつつ、切離す

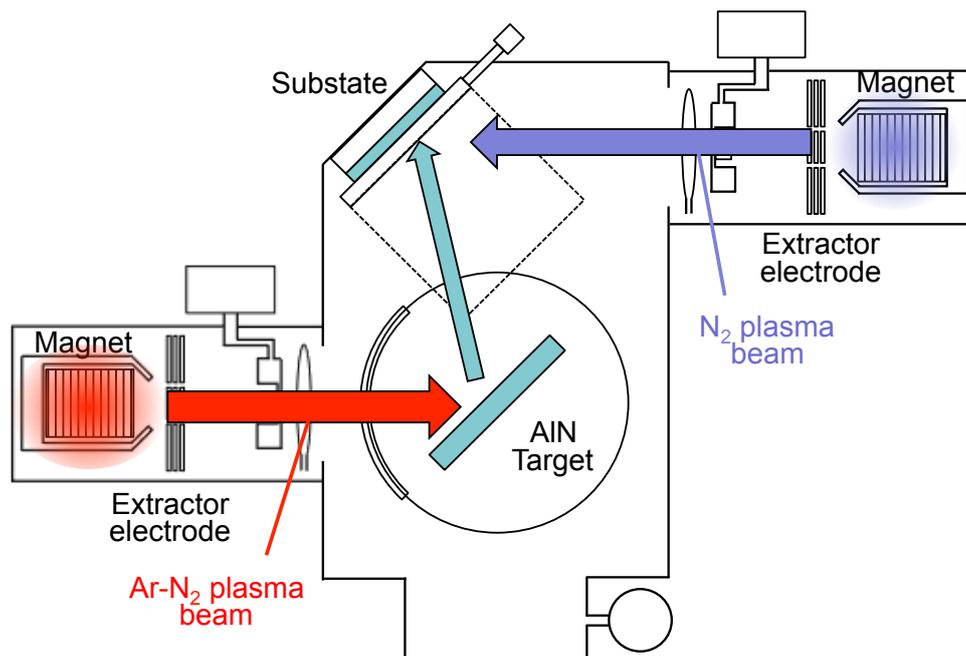


図 3.4 ECR による AlN 成膜プロセス概略

3.2.5 中間支持体切離し

HP で 60 °C に熱したレジスト剥離液 1165 (Rohm and Haas 社) 中で、中間支持体から InAs/Al_xTi_yO/AlN を切離した後、1165 を 60 °C の純水で置換し、表面を O₂ プラズマ処理した low-*k* FS (東京応化工業株式会社製ネガ型フォトリソレジスト OMR-85 をコートした PET 基板 ~ 340 μm) 上に InAs/Al₂O₃/AlN を (3) と同じで 80-110 °C で加熱し、VWB を行う。プロセスの詳細は表 3.5 に示す。また、low-*k* FS の作製手順については表 3.6 に示す。裏返して転写するのは、InAs 結晶成長方向の転位分布 [44] の観点から、InAs 薄層化後に転位密度の少ない逆貼付けが電子輸送特性に影響を与えるからである。

以上より InAs/high-*k*/low-*k* 構造が得られる。

表 3.4 Al_xTi_yO/AlN の成膜条件

プロセス	内容詳細
表面処理	リン酸水溶液 (H ₃ PO ₄ :H ₂ O=3:50) 3 min, DIW 3 min, N ₂ ブロー
Al _x Ti _y O/AlN 成膜	ALD Al _x Ti _y O 50 nm depo. @ 130 °C ECR sputtering AlN 30 nm depo. @ < 50 °C

3.2.6 $\text{InAs}/\text{low-}k$ 作製

$\text{InAs}/\text{low-}k$ については $\text{high-}k$ 絶縁体成膜を除いたプロセスを行うことにより作製できる [50, 51, 79]。ただし、PET への貼付ける前に、リン酸水溶液により InAs 表面の酸化膜除去を行う。

3.3 Al_2O_3 を用いた $\text{InAs}/\text{high-}k/\text{low-}k$ 構造の電子輸送特性評価

$\text{InAs}/\text{high-}k/\text{low-}k$ および $\text{InAs}/\text{low-}k$ の電子輸送特性評価の為に、Hall-bar を作製した。しかし、 $\text{low-}k$ FS (PET) の低い耐熱性 ($< 150^\circ\text{C}$) により、低温プロセスが不可避なためゲート絶縁膜の品質に懸念がある。そこで、 $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造の電気伝導特性から低温プロセスについての手がかりを得た。図 2.22 から低温プロセスによる AlTiO もある程度の絶縁性を確保できる。特に Al_2O_3 では、絶縁性は低温プロセスと高温プロセスで変わらない。そこで、絶縁膜として Al_2O_3 を採用し、 $\text{InAs}/\text{high-}k/\text{low-}k$ および $\text{InAs}/\text{low-}k$ を用いて、Hall-bar デバイスを作製した [80]。以下に作製プロセスを示す。

3.3.1 素子分離

有機洗浄およびリン酸水溶液を用いた酸化膜除去を行った後、素子分離のためのレジストパターンを形成し、リン酸系ウェットエッチングを行い、素子分離した。レジストはエッチャントのしみこみを防ぐため、 InAs との密着性が良く、粘性の高い S1830 を採用した。さらに、トリメチルアンモニウムヒドロキシド (TMAH) を含むアルカリ性レジスト現像液 NMD-W (東京応化) は Al_2O_3 をエッチング (レート $\sim 20 \text{ nm}/\text{min}$) してしまうため、S1830 を溶かしきってしまうと段差測定による正確な InAs 膜厚が得られなくなる。このため、現像時間を短くしてレジストを $\sim 1 \mu\text{m}$ 残すことで、NMD-W が Al_2O_3 に触れないようにした。残ったレジストを O_2 プラズマアッシングにより徐々に薄くすることで、Hall-bar のパターンを形成した。その後、リン酸系エッチャント

表 3.5 中間支持体切離し

プロセス	内容詳細
high- k 絶縁体部分除去	Wax 塗布 50°C HF 水溶液 ($\sim 6\%$) 20 sec, DIW 3 min
Wax 除去	メタノール, DIW 3 min
$\text{InAs}/\text{high-}k$ 切り離し	1165 $60^\circ\text{C} \sim 15 \text{ min}$ DIW 60°C 置換
low- k FS 貼付け	60°C , $\sim 5 \text{ min}$, 80°C 15 min, 110°C 10 min
レジスト除去	O_2 プラズマアッシング 50 Pa, 30 W, 20 min

表 3.6 low-*k* FS 作製条件

プロセス	内容詳細
PET 基板切出し	PET (Polyethylene terephthalate) board (膜厚 ~ 340 μm) ~ 1 × 1 cm ² カット
有機洗浄	アセトン 5 min, メタノール 3 min, DIW 3 min, N ₂ ブロー
レジスト塗布	乾燥 110 °C 5 min OMR-85 (4000 rpm, 60 s) 乾燥: 110 °C 3 min
レジスト硬化	露光: ~ 12 mW/cm ² (405 nm), 30 sec
ポストバーク	ホットプレート 110 °C ~ 20 min
OH 基終端	O ₂ プラズマアッシング 50 Pa, 30 W, 2 min.

(H₃PO₄:H₂O₂:H₂O:CH₄OH =3:1:50:24) を用いて素子分離を行った。なお、チャンネル長は 200 μm、チャンネル幅は 50 μm である。表 3.7 に条件を示す。

表 3.7 素子分離条件

プロセス	内容詳細
レジスト塗布	乾燥: 110 °C, 5 min S1830 (4000 rpm, 60 s) 乾燥: 110 °C, 3 min
パターン形成	露光: ~12 mW/cm ² (405 nm), 32 s 現像: NMD-W 15 s, DIW min
レジスト部分除去	O ₂ プラズマアッシング (20 Pa, 10 W, 35 min)
素子分離	リン酸系エッチャント (H ₃ PO ₄ :H ₂ O ₂ :H ₂ O:CH ₄ OH =3:1:50:24) (エッチングレート ~ 100 nm/min), ~5 min 有機洗浄: アセトン (3 min), メタノール (3 min), DIW (3 min), N ₂ ブロー

3.3.2 オーミック電極形成・チャンネルオープンパターン作製

抵抗加熱蒸着機を用いてノンアロイオーミック電極 (Ni/Au=15/400 nm) を形成した。フォトリソグラフィーによって電極パターンを形成した。このとき、良好なリフトオフ性確保のためレジスト LOL2000 を用いてアンダーカットを形成する。さらに、NMD-W による Al₂O₃ のエッチングを防ぐため、電子線描画用レジスト gL2000(グルーオンラボ) をスペーサとして用いて現像を行った後、O₂ プラズマアッシングによりレジストを除去した。その後、InAs チャンネルの薄層化を行うとき、Au による InAs の異常エッチング防止のため、チャンネルオープンパターンを作製した。プロセ

スの詳細は表 3.8 に示す。以上のプロセスを用いて作製した Hall-bar の微分干渉顕光学顕微鏡像を

表 3.8 オーミック電極・チャンネルオープンパターン形成

プロセス	内容詳細
レジスト塗布	乾燥: 110 °C, 5 min gL2000-M (4000 rpm, 60 s) 乾燥: 110 °C, 3 min LOL2000 (3000 rpm, 30 s) 乾燥: 110 °C, 3 min S1830 (4000 rpm, 60 s) 乾燥: 110 °C, 3 min
パターン形成	露光: ~14 mW/cm ² (405 nm), 27 s 現像: NMD-W 33 s, DIW 1 min
レジスト部分除去	O ₂ プラズマアッシング (20 Pa, 10 W, 5 min)
酸化膜除去	リン酸水溶液 (H ₃ PO ₄ :H ₂ O = 3:50) 3 min, DIW 3min
金属蒸着	Ni/Au=15/400 nm
リフトオフ	1165 60 °C, アセトン (5 min), メタノール (5 min), DIW (5 min), N ₂ ブロー
チャンネルオープン	酸化膜除去: リン酸水溶液 (H ₃ PO ₄ :H ₂ O = 3:50) 3 min, DIW 3min レジスト塗布, 乾燥: 110 °C, 5 min S1830 (4000 rpm, 60 s) 乾燥: 110 °C, 3 min 露光: ~14 mW/cm ² (405 nm), 27 s 現像: NMD-W 15 s, DIW 1 min レジスト部分除去 O ₂ プラズマアッシング (20 Pa, 10 W, 35 min)

図 3.5 に示す。

3.3.3 InAs チャンネル層薄層化

リン酸系エッチャントを用いて、InAs の薄層化を行った。オープンパターンレジスト/InAs 界面へのエッチャントしみ込み抑制のため、5 °C でプロセスを行う。また、薄層化中の InAs 直上とレジスト上でのエッチャント濃度不均一化により、InAs チャンネルの膜厚に不均一が生じることがある。これを抑制するため、攪拌を行いつつ薄層化する。膜厚に応じて適切な濃度のエッチャントを用いて行うことにより、膜厚 $\text{sub } 10 \lesssim d \lesssim 150 \text{ nm}$ の Hall-bar デバイスを得た。プロセス条件およびエッチングレートを表 3.9 に示す。

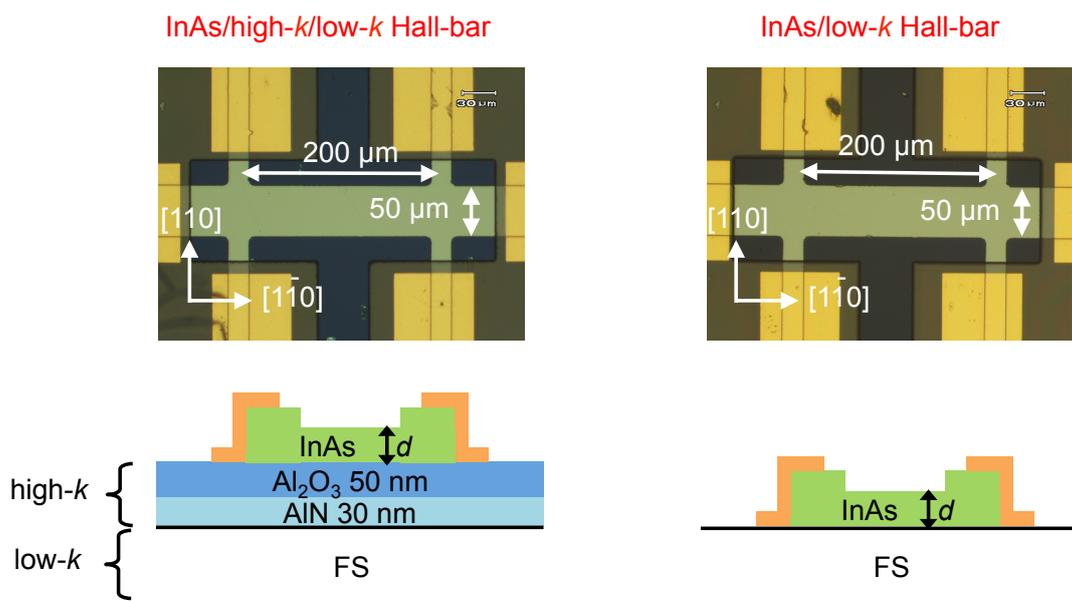
室温での Hall 効果測定により、InAs の電子輸送特性を評価した。図 3.6 に InAs/high-*k*/low-*k*

表 3.9 InAs チャンネル薄層化

プロセス	内容詳細
ポストバーク	ホットプレート 110 °C 5 min
酸化膜除去	リン酸水溶液 (H ₃ PO ₄ :H ₂ O = 3:200) 1 min, DIW 1min
薄層化	H ₃ PO ₄ :H ₂ O ₂ :H ₂ O:CH ₄ OH=3:1:50:24 @ 5 °C (rate: ~60 nm/min) H ₃ PO ₄ :H ₂ O ₂ :H ₂ O:CH ₄ OH=3:1:200:24 @ 5 °C (rate: ~20 nm/min) H ₃ PO ₄ :H ₂ O ₂ :H ₂ O:CH ₄ OH=3:1:600:24 @ 5 °C (rate: ~7 nm/min)
エッチャント除去	DIW 1 min, N ₂ ブロー

および InAs/low-*k* から得られた電子移動度 μ 、電子密度 n_s およびシート抵抗 R_s の InAs 膜厚 d 依存性を示す。ここで、 d は共焦点顕微鏡により得られた膜厚から来ている [50]。

InAs/low-*k* と比較して InAs/high-*k*/low-*k* は、 μ は若干小さいことが分かったが、この原因については後ほど議論する。さらに、 $d \lesssim 15$ nm において InAs/low-*k* 界面では $\mu \propto d^\gamma$ ($\gamma \approx 5-6$) の急激な μ の低下が見られた。これは InAs/FS 界面ラフネス散乱、あるいは膜厚ゆらぎ散乱によるものである [50, 81-86]。一方、InAs/high-*k*/low-*k* では、 $\mu \propto d^\gamma$ の振る舞いは見られなかった。これは ALD により界面の平坦性向上により InAs/low-*k* における界面ラフネス抑制が得られたためと考えられる。一方、InAs/high-*k*/low-*k* は高い n_s が得られていることが分かった。さらに、データのばらつきが小さいことも分かった。これは InAs/FS 界面が VWB により形成されているのに対して、InAs/high-*k* 界面は ALD により形成されているため、再現性の高い均質な貼付界面が得られているためだと考えられる。また、InAs/high-*k*/low-*k* は μ は若干低いものの、高い n_s を有するため、結

図 3.5 InAs/high-*k*/low-*k* Hall-bar (左), InAs/low-*k* Hall-bar (右)。

果として低い R_s が得られ、デバイス応用上有用であることが分かった。よって、誘電率エンジニアリングの効果よりも $\text{InAs}/\text{high-}k$ 界面における電子蓄積の効果が大きいことが示唆された。図 3.7 に示すように、観測された高い n_s は Al_2O_3 から InAs へのドーピングを示唆している可能性が考えられる。

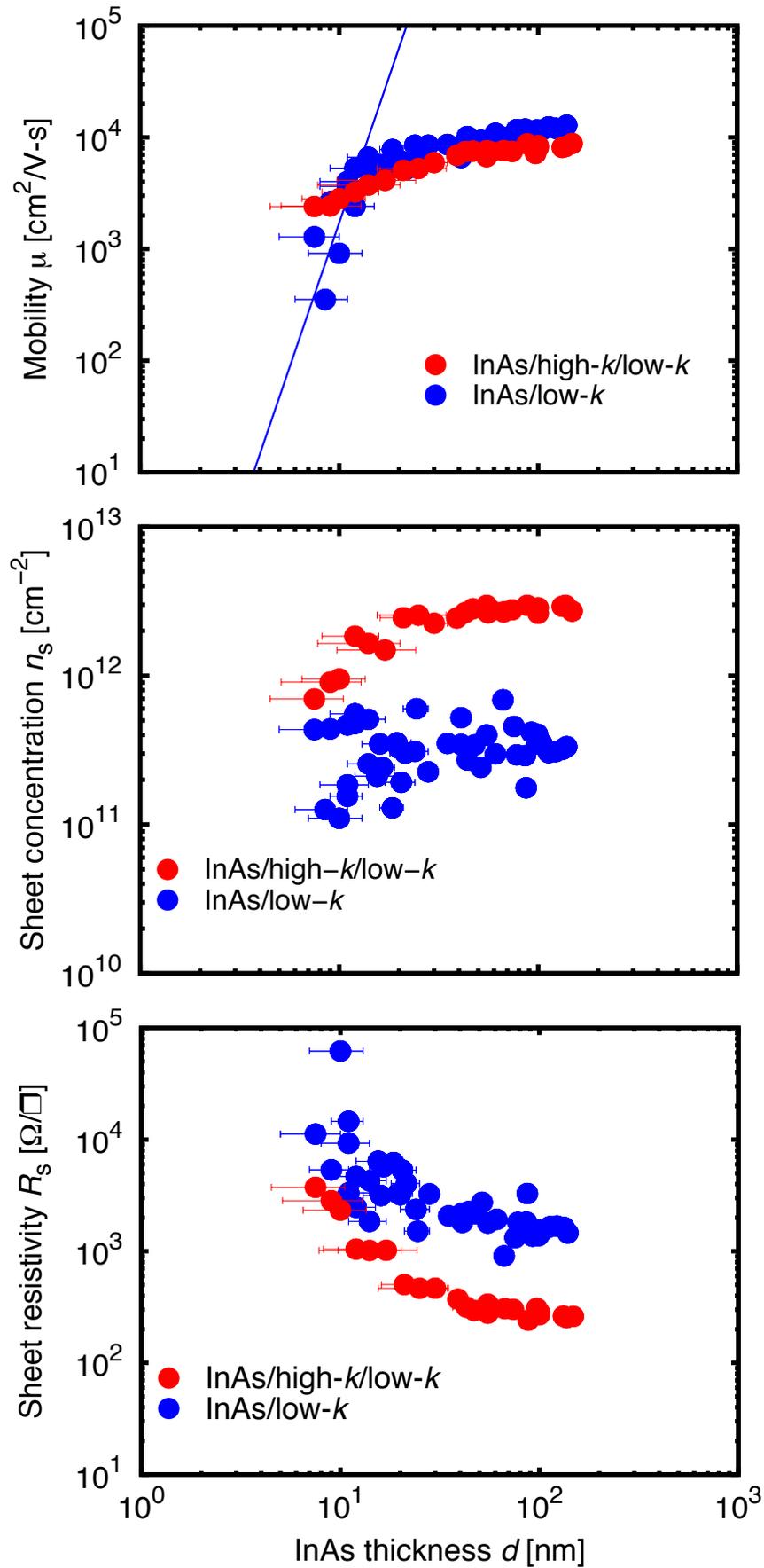
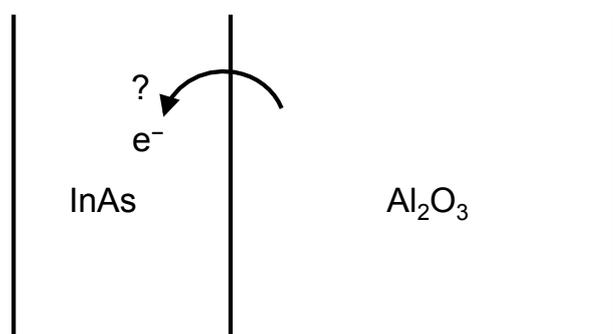


図 3.6 InAs/high- k /low- k および InAs/low- k の室温における電子移動度 μ 、電子密度 n_s およびシート抵抗 R_s の InAs 膜厚 d 依存性。 μ について、青線は $\mu \propto d^\gamma$ ($\gamma \approx 5.2$) である。

図 3.7 Al_2O_3 から InAs へのドーピング。

3.4 InAs/high- k 界面の走査型透過電子顕微鏡 (STEM) による評価

InAs/high- k 界面においてドーピングが起っているかを調べるため、InAs/ Al_2O_3 界面を走査型透過電子顕微鏡 (scanning transmission electron microscopes, STEM) を用いて解析を行った。STEM は細く絞った電子ビームを薄片化した試料に照射しつつ走査することで、試料内部の原子像分布・形態・組成像・結晶構造などを環状暗視野 (high-angle annular dark-field, HAADF) 像などを見ることができる。図 3.8 に装置の概略を示す。さらに、エネルギー分散型 X 線分光 (energy dispersive X-ray spectrometry, EDX)、電子エネルギー損失分光 (electron energy loss spectroscopy) などを併用して、構成元素の電子状態・化学結合状態分析などを調べることができる。以上の特徴を持つことから、STEM は化合物半導体/high- k 絶縁体界面に関する知見を得るには有用であり、これを採用した。

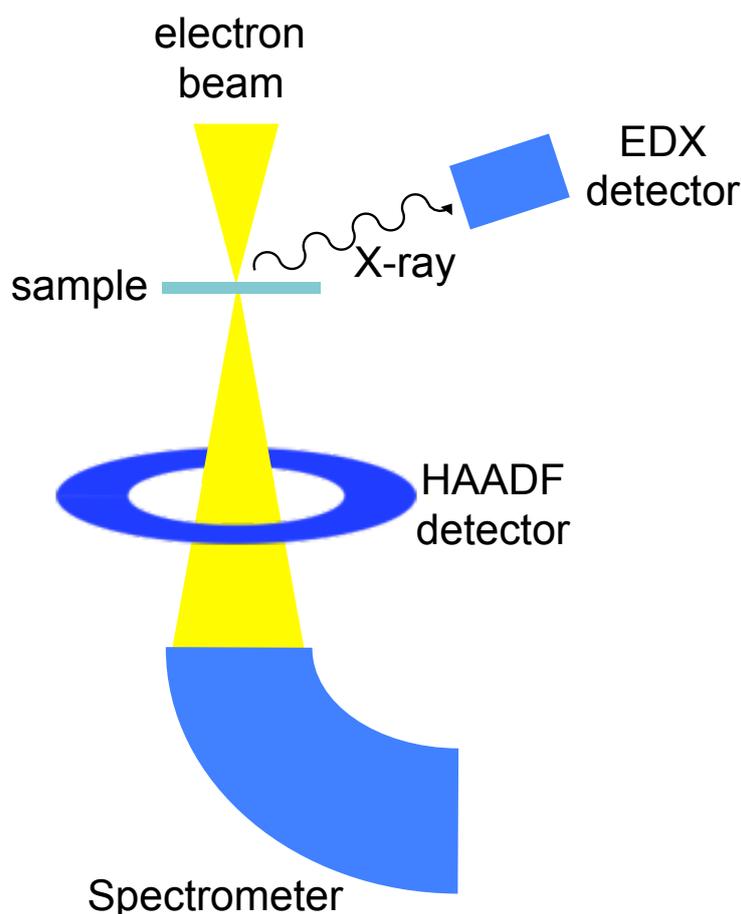


図 3.8 走査型透過電子顕微鏡 (scanning transmission electron microscopes, STEM) の概略図。

STEM を用いた解析を行うには電子線が試料を透過する必要があるため、InAs/high- k 構造薄片の作製を行った。InAs/ Al_2O_3 上に保護用カーボン (C) とタングステン (W) を蒸着し、Ga イオン

ビームを用いてミリング加工し、薄片化 (厚さ 20 - 50 nm) した。以上より、STEM で評価する為の試料が作製できた。

得られた $\text{InAs}/\text{Al}_2\text{O}_3$ の HAADF-STEM 像を示す。このとき、電子線の加速電圧は 120 kV, 電子線プローブスポット径は $\sim 1 \text{ \AA}$ である。InAs 上に膜厚 $\sim 50 \text{ nm}$ の Al_2O_3 が得られていることが確認できた。

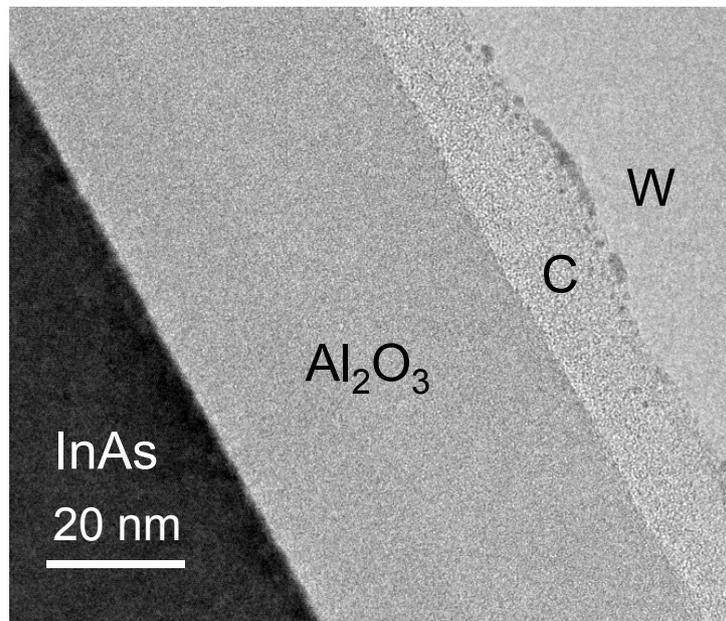


図 3.9 $\text{InAs}/\text{Al}_2\text{O}_3$ 界面の HAADF STEM 像。InAs 上に 50-nm- Al_2O_3 を成膜後、カーボン (C) とタングステン (W) を蒸着したものの。

3.4.1 $\text{InAs}/\text{high-}k$ 界面のエネルギー分散型 X 線分析

図 3.10 に得られた $\text{InAs}/\text{Al}_2\text{O}_3$ の HAADF-STEM 像を示す。InAs は結晶であるため周期構造が確認できるので、InAs の結晶方位については HAADF 像より確認できた。一方、ALD により成膜した Al_2O_3 はアモルファスであるため周期構造は見られないことが分かる。また、 $\text{InAs}/\text{Al}_2\text{O}_3$ 界面付近が少しぼやけていることについて、InAs より Al_2O_3 の方が Ga ビームにより削れやすく、 Al_2O_3 内部よりも界面付近の Al_2O_3 の方が厚いため電子線の散乱確率が上がり明るく見えていると考えられる。さらに、図に示す x 座標の原点については後述する EDX により決めた。なぜなら、HAADF 像は大きな角度 (電子ビームの軸に対して 90-370 mrad) に散乱された透過電子を検出しているので、元素の質量や透過膜厚によって明るさが変わってしまい、アモルファスを含む界面を決めるのは難しいからである。そこで、EDX により元素マッピングを取る事で界面を決め、 x 座標の原点 ($x = 0$) とした。EDX の測定条件は電子線の加速電圧 120 kV、プローブ電流 2 pA、プローブスポット径 1 \AA 、測定時間 0.05 sec、空間分解能 $\sim 1 \text{ nm}$ 、エネルギー分解能は 100 eV である。図 3.11 に $\text{InAs}/\text{Al}_2\text{O}_3$ 界面における In $L\alpha$ (3d \rightarrow 2p の遷移), As L(3d \rightarrow 2p, 3p \rightarrow 2s, 3s \rightarrow 2p) の遷

移), Al $K\alpha$ (2p \rightarrow 1s の遷移), O $K\alpha$ の EDX マップ、および各元素の EDX の y 方向積分の位置 x 依存性を示す。EDX マップの x 軸の原点は InAs/ Al_2O_3 界面に対応している。また、各元素の EDX 強度の y 方向積分の位置 x 依存性について、In-L α と As-L は

$$\propto \frac{1}{2} \left[1 - \operatorname{erf} \left(\frac{x - x_0}{\sqrt{2}\sigma} \right) \right], \quad (3.1)$$

Al- $K\alpha$ と O- $K\alpha$ は

$$\propto \frac{1}{2} \left[1 + \operatorname{erf} \left(\frac{x - x_0}{\sqrt{2}\sigma} \right) \right] \quad (3.2)$$

を用いてフィッティングを行った。その結果、全ての元素の変曲点 x_0 がほぼ同じ位置にあり、In と As の分布と Al と O の分布はそれぞれほぼ同じであるため、In 酸化物や As 酸化物の領域は無視できると考えられる。また、O- $K\alpha$ についてのフィッティングを用いて $x_0=0$ (原点) とした。

3.4.2 InAs/high- k 界面の電子エネルギー損失分光

界面の位置が分かったので、EELS により O-K edge ピークの位置 x 依存性を調べた。O-K edge ピークについて以下に簡単に述べる。図 3.12 に示すように、運動エネルギー E の電子が試料を通過するとき、試料中の O1s 軌道の電子がコンダクションバンド E_c に遷移し、エネルギー E_{loss} を得

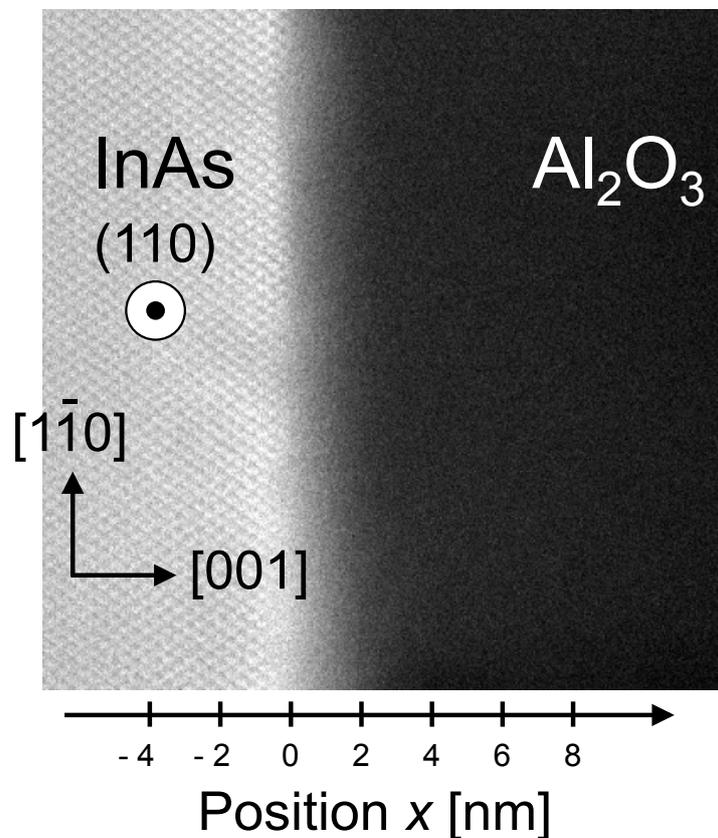


図 3.10 InAs/ Al_2O_3 界面の HAADF STEM 像。 x 座標の原点については EDX により決めた。

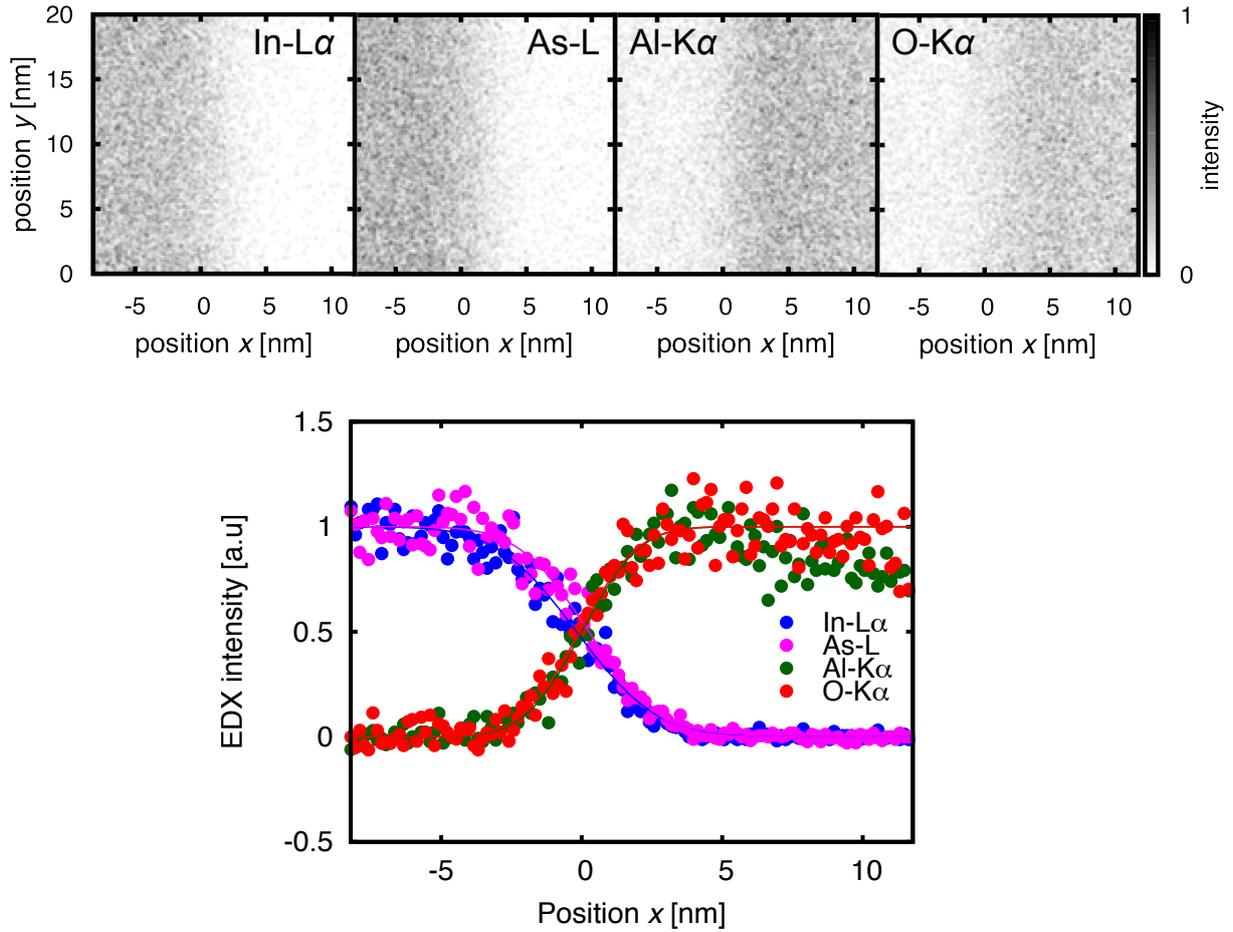


図 3.11 $\text{InAs}/\text{Al}_2\text{O}_3$ 界面における $\text{In-L}\alpha$ ($3d \rightarrow 2p$ の遷移), As-L ($3d \rightarrow 2p$, $3p \rightarrow 2s$, $3s \rightarrow 2p$ の遷移), $\text{Al-K}\alpha$ ($2p \rightarrow 1s$ の遷移), $\text{O-K}\alpha$ の EDX マップおよび各元素の EDX の y 方向積分の位置 x 依存性。

ると、通過した電子のエネルギーは $E - E_{\text{loss}}$ となり、これをディテクターで検出することで検出した電子数と E_{loss} の関係を得る。その関係をプロットすると $\text{O}1s$ 軌道と E_c 下端の差分 E_{loss} に O-K edge ピークが立つ。また、場合によってはサテライトピークも観測される。 $\text{O}1s$ 軌道は O 原子周囲との結合状態などにより深さが変わるので、特性評価を行う上で有用である。

EELS の測定条件は、EDX と同じ、加速電圧 120 kV ($E = 120 \text{ eV}$)、プローブ電流 2 pA 、プローブスポット径 1 \AA 、測定時間 0.05 sec である。ただし、空間分解能は $\sim 1 \text{ nm}$ である。図 3.13 に $x = -1.5 \text{--} +3.5 \text{ nm}$ における EELS を示す。 $\text{InAs}/\text{Al}_2\text{O}_3$ 界面から内部の $x \gtrsim 0 \text{ nm}$ において、 O-K edge ピーク (541 eV) が観測された。一方、 Al_2O_3 内部の $x \gtrsim 1.5 \text{ nm}$ において、サテライトピーク (532 eV) が観測された。

得られた $\text{O}1s$ edge およびサテライトピーク強度の位置 x 依存性を図 3.14 に示す。位置 x 依存性はそれぞれ

$$\propto \frac{1}{2} \left[1 + \operatorname{erf} \left(\frac{x - x_0}{\sqrt{2}\sigma} \right) \right] \quad (3.3)$$

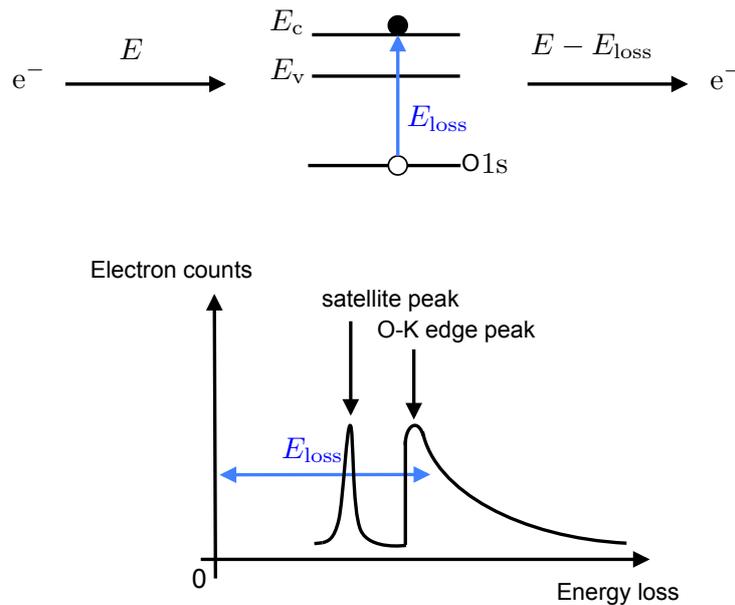


図 3.12 電子エネルギー損失分光の概要。運動エネルギー E の電子が試料を通過するとき、試料中の O1s 軌道の電子がコンダクションバンド E_c に遷移し、エネルギー E_{loss} を得ると、通過した電子のエネルギーは $E - E_{\text{loss}}$ となり、これをディテクターで検出することで検出した電子数と E_{loss} の関係を得る。その関係をプロットすると O1s 軌道と E_c 下端の差分 E_{loss} に O-K edge ピークが観測される。また、場合によってはサテライトピークも観測される。

の誤差関数を用いてフィッティングを行った。これにより、O-K edge ピークの立ち上がり位置 x_0 は EDX で得られた x_0 とほぼ同じであった。また $\sigma \simeq 1.6$ nm を得た。一方、サテライトピークについては $x_0 \simeq 1.3$ nm および $\sigma \simeq 0.35$ nm であった。

サテライトピークの起源についてはいくつか可能性がある。1つは、物理吸着した O_2 分子がサテライトピークを生み出すというものである [87]。図 3.15 に示すように、 O_2 が存在すると準位 $1\sigma-1\pi^*$ 間の遷移による 530-535 eV におけるピークが生じ、交換相互作用による $1\sigma-3\sigma^*$ 間の2つの遷移により 540 eV 付近に2つのピークが生じる。しかし、観測された 540 eV 付近のピークは1つなので、 O_2 由来である可能性は除去できる。

別の可能性は、イオン化していない酸素欠損由来ドナーがサテライトピークの起源となるというものである [88]。この場合、イオン化したドナーはサテライトピークを生成しない。このモデルでは、InAs/ Al_2O_3 界面近傍 ($0 \text{ nm} \lesssim x \lesssim 1.5 \text{ nm}$) において、イオン化ドナーが存在し、 Al_2O_3 内部 ($x \gtrsim 1.3 \text{ nm}$) においてはイオン化していないドナーが存在する。以上の実験結果と報告より Al_2O_3 のドナー準位から電子が InAs 側へ供給されることにより、InAs/ Al_2O_3 界面近傍ではイオン化ドナーとなっていること示唆されることが分かった。InAs/ Al_2O_3 界面の変調ドーピングモデルを図 3.16 に示す。このモデルでは、酸素欠損によるドナーは界面付近 ($x \lesssim 1.3 \text{ nm}$) でイオン化し Al_2O_3 内部 ($x \gtrsim 1.3 \text{ nm}$) ではイオン化しない。また、界面における変調ドーピングにより、InAs の n_s が増加する。また、イオン化したドナーは正のキャリアのため、InAs の電子の散乱体として働

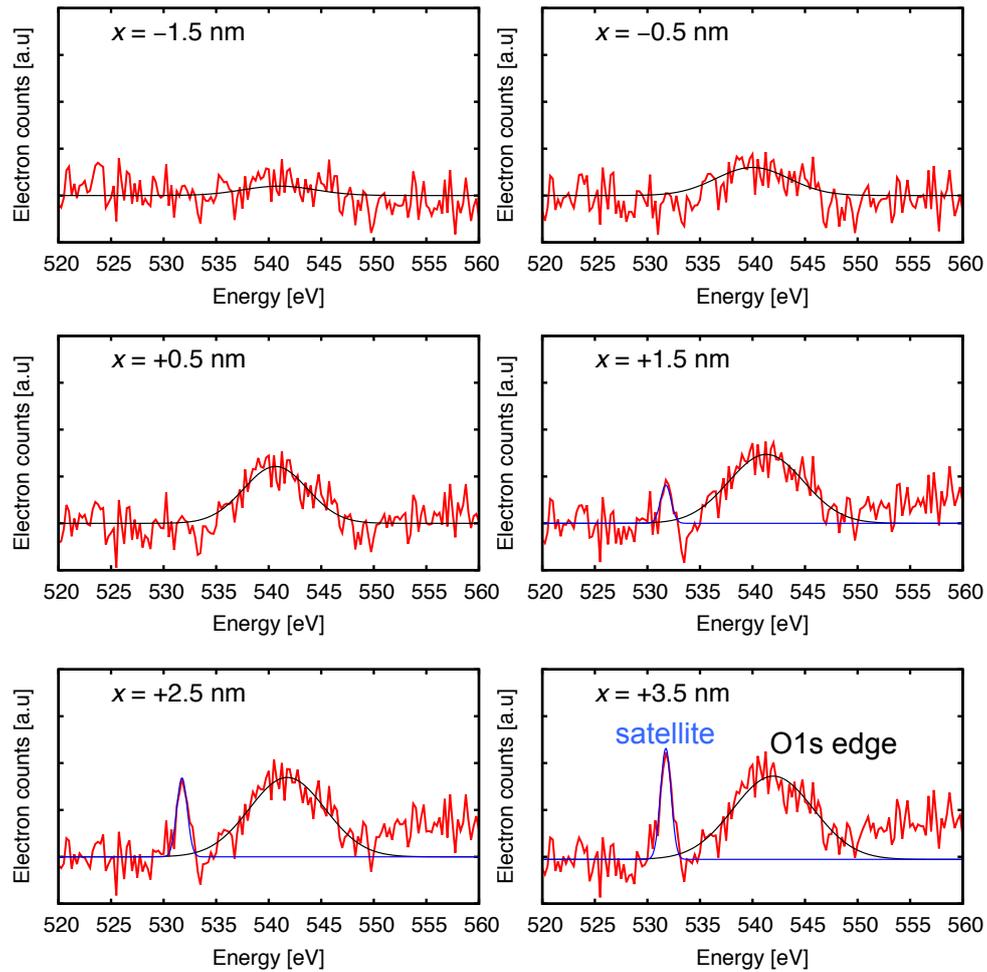


図 3.13 $x = -1.5$ - $+3.5$ nm における $\text{InAs}/\text{Al}_2\text{O}_3$ 界面における O-K edge ピーク (541 eV) およびサテライトピーク (532 eV) 強度

き、 InAs の電子移動度を下げる。この状況は InAs/AlSb 界面において、 AlSb のアンチサイト欠陥がディープドナーとなり InAs の電子密度を上げるという報告と同様である [89,90]。

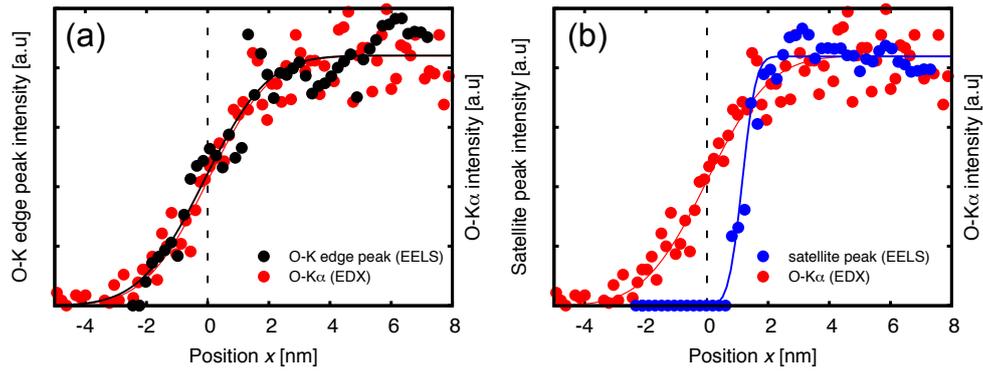


図 3.14 InAs/Al₂O₃ 界面における (a) O-K edge ピーク (541 eV) および (b) サテライトピーク (532 eV) 強度との位置 x 依存性。

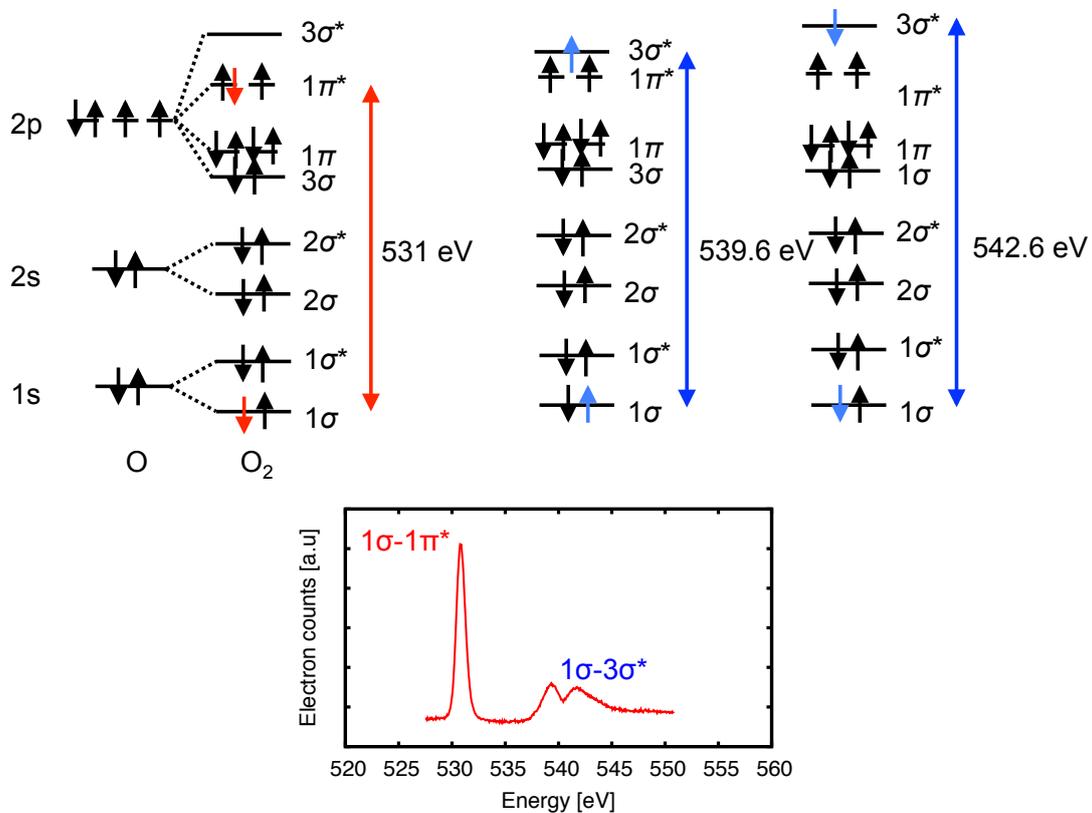


図 3.15 物理吸着した O₂ 分子により発生するピーク [87]

3.5 InAs/high- k の Poisson/Schrödinger 方程式を用いたバンド計算

変調ドーピングモデルを定量的に確かめるために、1次元の Poisson/Schrödinger 方程式を用いたバンド計算を行った [91]。この計算では、1次元の Schrödinger 方程式を解き、固有エネルギー E お

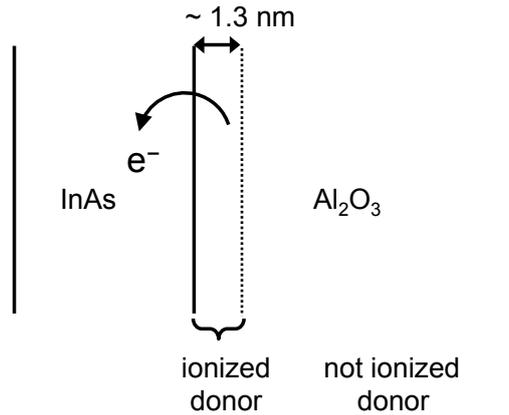


図 3.16 InAs/Al₂O₃ 界面の変調ドーピングモデル。酸素欠損によるドナーが InAs/Al₂O₃ 界面付近 ($x \lesssim 1.3$ nm) でイオン化し、界面におけるドーピングにより、InAs の n_s が増加する。また、イオン化したドナーは正のキャリアのため、InAs の電子の散乱体として働き、InAs の電子移動度を下げる。

よび波動関数 ψ を求める。得られた E および ψ は、量子化された電子密度 ρ を求める際に使用される。さらに、 ρ は 2 次元 Poisson 方程式に引き継がれてポテンシャル V が求まる。得られた V を再び Schrödinger 方程式に入れて新たな E' , ψ' が得られる。これを E が収束するまで繰り返すことにより、バンドが得られる。図 3.17 に InAs/Al₂O₃ および InAs/FS (InAs 自立基板としてモデル化) のバンド図の一例を示す。ここで、 E_c は伝導帯下端、 E_v は価電子帯上端、 E_D はドナー準位、 E_F はフェルミ準位、 ρ は電子密度である。また、計算を行う上で、以下の条件を用いた。温度 300 K、InAs 表面において InAs/low-*k* の n_s (10^{11} cm⁻² オーダー) を再現する $E_F - E_c \simeq 56$ meV、InAs のバンドギャップ 0.37 eV、Al₂O₃ のバンドギャップ 6.8 eV、InAs/Al₂O₃ 伝導帯オフセット 3.0 eV [92,93]、 $E_c - E_D \simeq 2.6$ eV (Al₂O₃ 価電子帯より ~ 4 eV 上) [94]、ドナー密度 1.6×10^{19} cm⁻³ である。この計算から、InAs/Al₂O₃ 界面において $E_F - E_c \sim 380$ meV が得られ、InAs 中の電子のほとんどが界面付近に存在していることが分かった。さらに、EELS の結果と同じ空乏層長 $x_{\text{dep}} \simeq 1.3$ nm が得られた。さらに、InAs 膜厚 d : 10-180 nm の範囲で計算を行った。図 3.18 に実験で得られた n_s の d 依存性と条件を固定し d を変えた計算結果 (黒の実線) を示す。両者は良く一致していることが分かる。

以上より、InAs/high-*k* 界面における変調ドーピングが明らかになった。

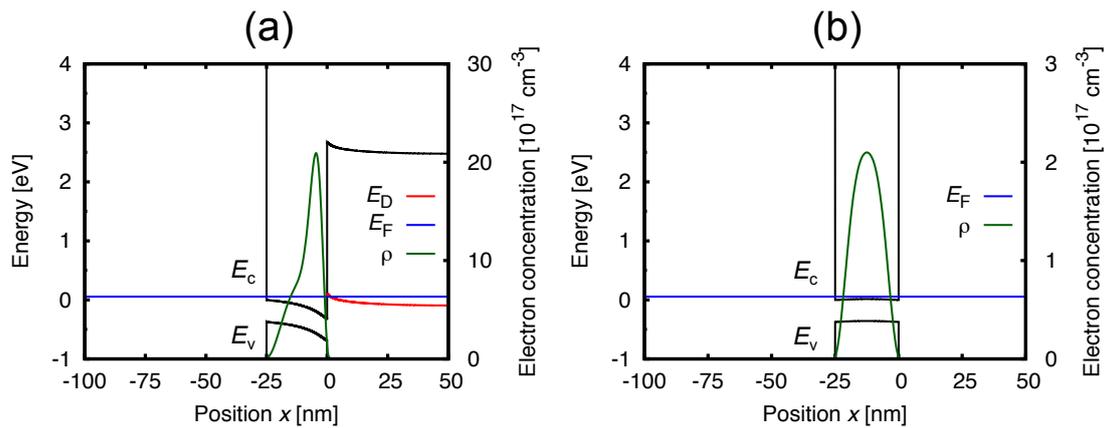


図 3.17 (a) InAs/high- k および (b) InAs/low- k (InAs 自立基板としてモデル化) のバンド図の一例。ここで、 E_c は伝導帯下端、 E_v は価電子帯上端、 E_D はドナー準位、 E_F はフェルミ準位、 ρ は電子密度である。

3.6 AlTiO を用いた InAs/high- k /low- k 構造の電子輸送特性評価

InAs/Al₂O₃ 界面における変調ドーピングが明らかになったが、Al_xTi_yO ($x : y = 0.73 : 0.27$) を用いた場合、ドナーの密度や深さが変わり、電子輸送特性を改善できる可能性がある。このため、バンドギャップと誘電率のトレードオフを考慮し、AlTiO を用いた InAs/high- k /low- k 構造の電子輸送特性を評価した。試料作製方法は 3.2 節に示したプロセスの Al₂O₃ を AlTiO に変更する以外は同じである。ただし、Al₂O₃ の場合と比べて AlTiO による反りの向きは同じであったが、反る力が強い事が分かった。high- k 絶縁体 (AlTiO/AlN) の成膜条件は表 3.10 に示す。作製した Hall-bar 構造とその寸法を図 3.19 に示す。

表 3.10 Al_xTi_yO/AlN の成膜条件

プロセス	内容詳細
表面処理	リン酸水溶液 (H ₃ PO ₄ :H ₂ O=3:50) 3 min, DIW 3 min, N ₂ ブロー
AlTiO/AlN 成膜	ALD Al _x Ti _y O ($x : y = 0.73 : 0.27$) 50 nm depo. @ 130 °C ECR sputtering AlN 30 nm depo. @ < 50 °C

室温での Hall 効果測定により、InAs の電子輸送特性を評価した。図 3.6 に InAs/high- k /low- k および InAs/low- k から得られた電子移動度 μ 、電子密度 n_s およびシート抵抗 R_s の InAs 膜厚 d 依存性を示す。Al_xTi_yO を用いた場合も InAs への変調ドーピングが起っていることが分かった。さらに、2 つの InAs/high- k /low- k の比較を行うと、InAs/Al₂O₃/AlN/FS と比較して、InAs/AlTiO/AlN/FS では、低い μ が得られたのに対して、高い n_s が得られた。さらに、 $d \lesssim 15$ nm において、膜厚ゆら

ぎ散乱のようなふるまいが示された。これは、 AlTiO 中の組成ゆらぎによるポテンシャルゆらぎが起因している可能性が考えられる。

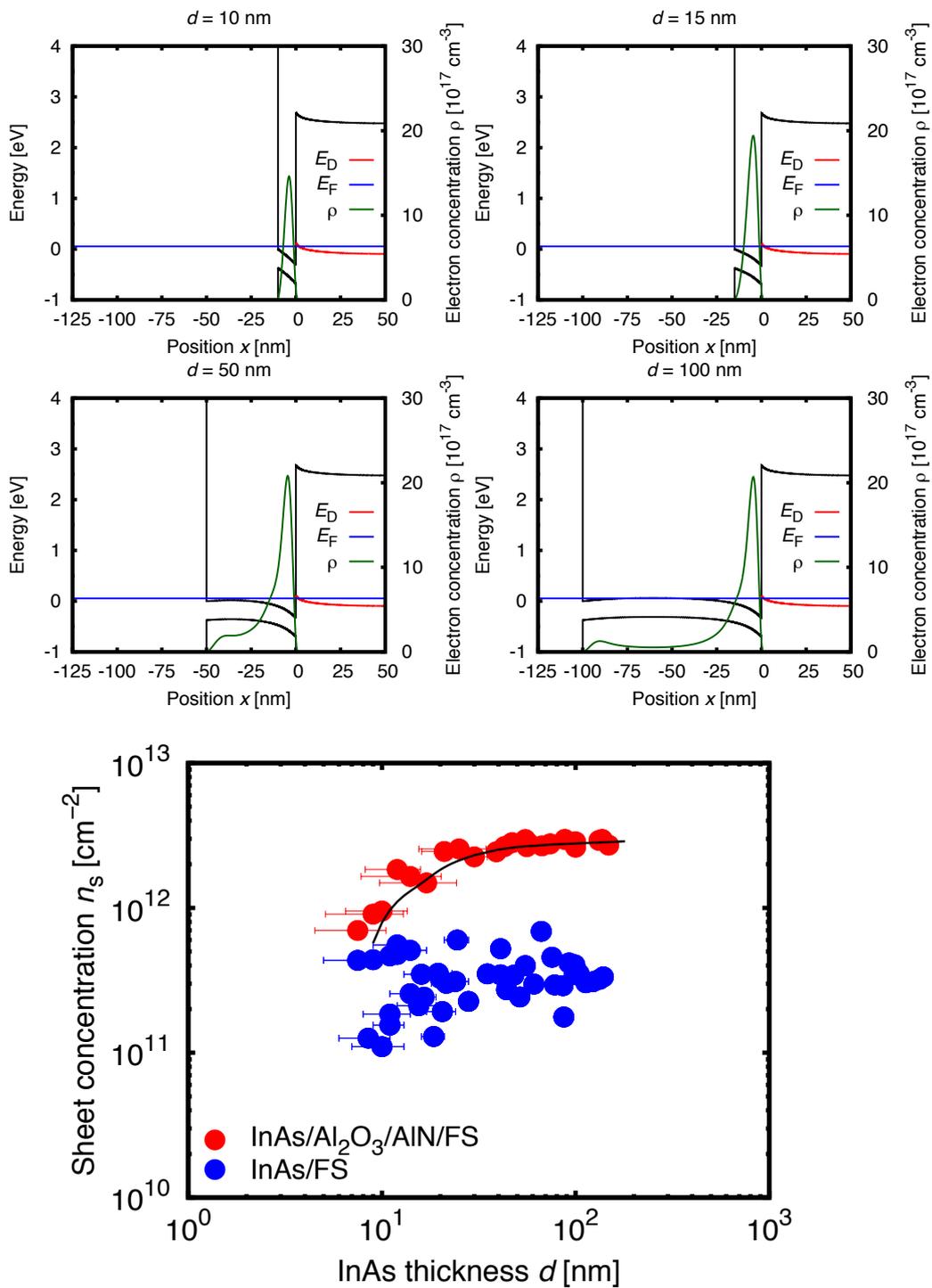


図 3.18 実験で得られた n_s の d 依存性と条件を固定し d を変えた計算結果 (黒の実線)。

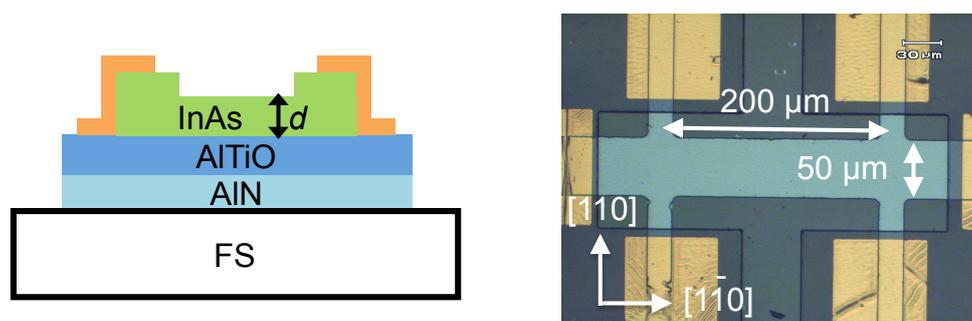


図 3.19 $\text{Al}_x\text{Ti}_y\text{O}$ ($x : y = 0.73 : 0.27$) を用いた $\text{InAs}/\text{high-}k/\text{low-}k$ Hall-bar 構造とその寸法

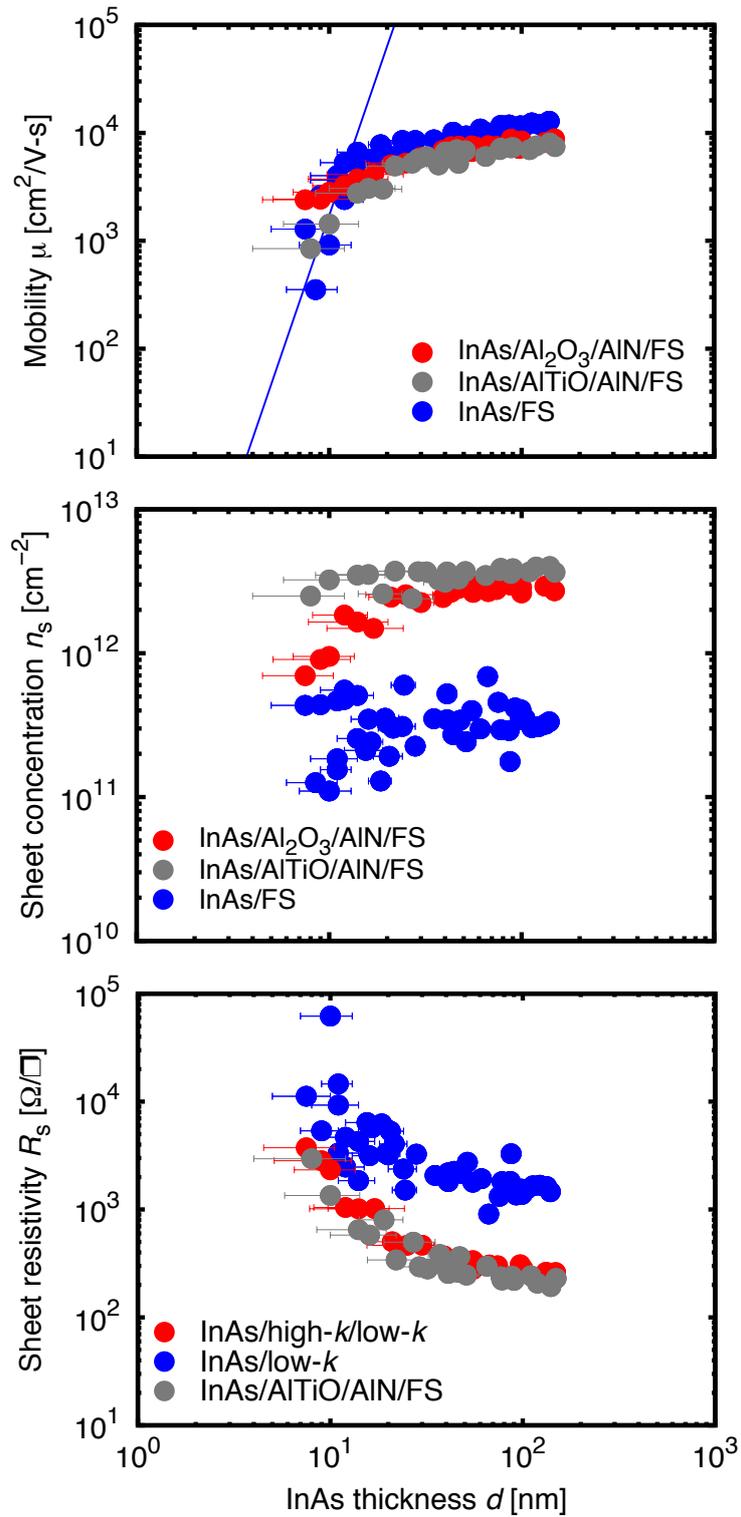


図 3.20 InAs/high- k /low- k および InAs/low- k の室温における電子移動度 μ 、電子密度 n_s およびシート抵抗 R_s の InAs 膜厚 d 依存性。 μ について、青線は $\mu \propto d^\gamma$ ($\gamma \approx 5.2$) である。

3.7 まとめ

InAs の異種材料融合集積技術への AlTiO 応用を目指し、まず、熱処理によるリーク電流の変化がなく、リーク電流の温度依存性のない FN 伝導が支配的な Al_2O_3 ($x : y = 1 : 0$) を用いた $\text{InAs}/\text{high-}k/\text{low-}k$ ($\text{InAs}/\text{Al}_2\text{O}_3/\text{AlN}/\text{FS}$) 構造および III-V 族化合物半導体 $\text{InAs}/\text{low-}k$ (InAs/FS) の Hall-bar を作製し、両者の電子輸送特性を比較したところ $\text{InAs}/\text{high-}k/\text{low-}k$ 構造では、比較用の $\text{InAs}/\text{low-}k$ 構造に比べ、電子密度がかなり高い一方で、電子移動度はやや低く、低いシート抵抗を示すことがわかった。さらに、 InAs 膜厚 $\lesssim 15$ nm において、 $\text{InAs}/\text{low-}k$ で見られる界面ラフネス散乱あるいは界面ゆらぎ散乱に起因する電子移動度の急激な低下が抑制できることが分かった。電子密度の原因を知るため STEM を用いて、 $\text{InAs}/\text{high-}k$ 面内の EDX および EELS により解析を行った。その結果、 $\text{InAs}/\text{high-}k$ 界面における酸素欠損ドナーによる変調ドーピングにより、高い電子密度が生じ、イオン化ドナーによる InAs チャンネルの電子移動度の低下を招いていることが示唆された。さらに、ドナーを仮定し、Poisson/Schrödinger 方程式を用いた解析で得られた電子密度の InAs 膜厚依存性は実験で得られた結果とよく一致していることが分かり、 $\text{InAs}/\text{high-}k$ 界面における変調ドーピングが明らかになった。さらに、 $\text{Al}_x\text{Ti}_y\text{O}$ ($x : y = 0.73 : 0.27$) を用いた $\text{InAs}/\text{high-}k/\text{low-}k$ ($\text{InAs}/\text{AlTiO}/\text{AlN}/\text{FS}$) 構造を作製したところ、 Al_2O_3 を用いた場合より電子密度が高い一方で、電子移動度はやや低くなり、 InAs/AlTiO 界面においてもさらに変調ドーピングされることが分かった。

第4章

Al₂O₃ あるいは AlTiO を用いた InAs チャンネル電界効果トランジスタ

4.1 目的

異種材料融合集積に向けて、Al_xTi_yO を用いた InAs/high-*k*/low-*k* 構造作製技術が確立した。この技術を用い、InAs チャンネル電界効果トランジスタ (Field effect transistor, FET) 作製と電子輸送特性の評価を行う。

4.2 InAs/high-*k*/low-*k* 構造に基づく InAs チャンネル FET の作製

図 4.1 に FET 作製プロセス概略図を示し、その詳細を以下に述べる。

4.2.1 InAs/high-*k*/low-*k* 作製

InAs/high-*k*/low-*k* 構造の作製については 3.2 節に示した。ただし、高電界での電子輸送特性の評価時における InAs の自己発熱による輸送特性劣化を考慮し、放熱特性向上のための high-*k* 絶縁膜厚を増加した。具体的には、Al_xTi_yO ($\kappa \sim 10\text{-}30 \text{ W/m-K}$ [95, 96]) を $\sim 100 \text{ nm}$ 、AlN ($\kappa \sim 300 \text{ W/m-K}$ [95]) は $\sim 70 \text{ nm}$ とした。

4.2.2 オーミック電極形成

オーミック電極については Hall-bar 作製の条件の内 Ni 膜厚のみを変更し、Ni/Au=15/200 nm とした。条件は表 4.1 に示す。

図 4.2 にオーミック電極間の *I-V* 特性を示す。得られた抵抗値は 1.1-1.2 Ωmm であった。ここで、図 3.20 に示したように InAs ($\sim 500 \text{ nm}$)/high-*k*/low-*k* ではシート抵抗は $\sim 100 \Omega/\square$ であっ

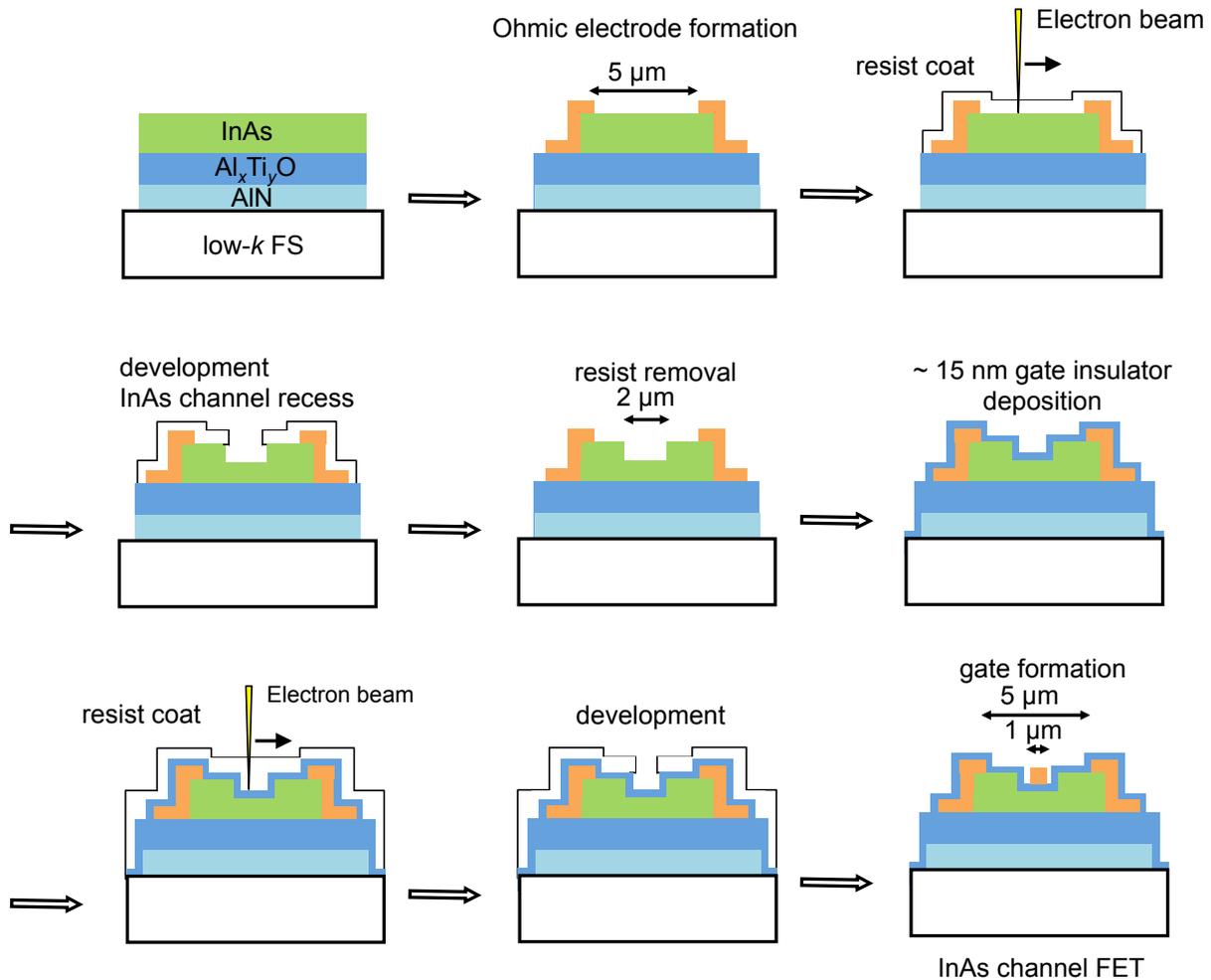


図 4.1 InAs チャンネル電界効果トランジスタ (FET) 作製プロセスフロー

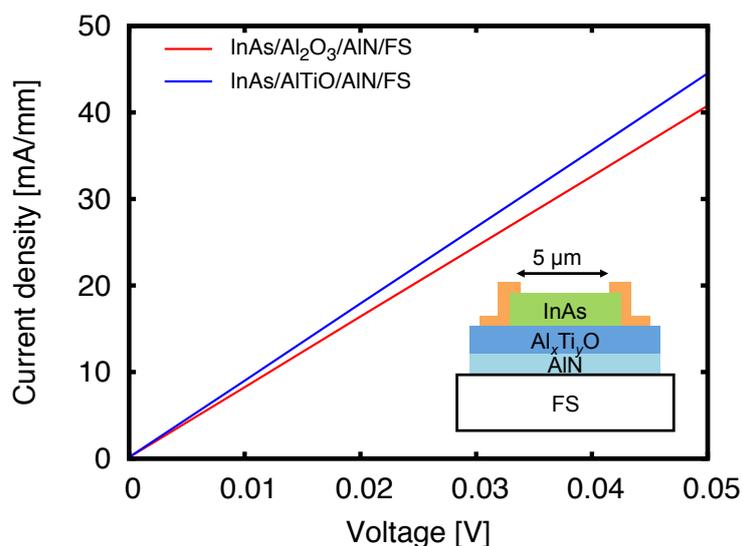
たので、チャンネル部は $\sim 0.5 \Omega\text{mm}$ である。よって、コンタクト抵抗 $2R_c \sim 0.6 \Omega\text{mm}$ と見積もられた。

4.2.3 InAs 薄層化

ゲートの効きをよくするために、InAs の薄層化を行った。薄層化パターン作製には電子線リソグラフィ (EBL) を使い、1 μm 程度のオープンパターンを形成した。このとき、FS (PET) の高い絶縁性 ($> 10^{11} \Omega\text{cm}$) によるチャージアップにより、正確なリソグラフィができないため、図 4.3 に示すように電子線レジスト表面に導電性高分子の溶液エスパーサー 300Z (ポリイソチアナフテンジイルスルホネート) によるチャージアップを回避した。また、電子線レジストでは InAs との良好な密着性が得られないことから、InAs チャンネル薄層化プロセスにおけるエッチング溶液のしみ込みを抑えるため、フォトレジスト TSMR8900 を InAs 表面に塗布した。オープンパターン作製後、リン酸系エッチャントを用いて、InAs の薄層化を行い膜厚 $d \sim 10, 25 \text{ nm}$ を得た。リセスにより、サイ

表 4.1 オーミック電極

プロセス	内容詳細
レジスト塗布	乾燥: 110 °C, 5 min gL2000-M (4000 rpm, 60 s), 乾燥: 110 °C, 3 min LOL2000 (3000 rpm, 30 s), 乾燥: 110 °C, 3 min TSMR8900 (4000 rpm, 60 s), 乾燥: 110 °C, 3 min
パターン形成	露光: $\sim 14 \text{ mW/cm}^2$ (405 nm), 6.9 s 現像: NMD-W 35 s, DIW 1 min
レジスト部分除去	O ₂ プラズマアッシング (20 Pa, 10 W, 5 min)
酸化膜除去	リン酸水溶液 (H ₃ PO ₄ :H ₂ O = 3:50) 3 min, DIW 3min
金属蒸着	Ni/Au=15/200 nm
リフトオフ	1165 60 °C, アセトン (5 min), メタノール (5 min), DIW (5 min), N ₂ ブロー

図 4.2 InAs/high-*k*/low-*k* 構造におけるオーミック電極間の *I-V* 特性

ドエッチングが入るため、 $\sim 2 \mu\text{m}$ のリセスパターンが得られる。

表 4.2 にプロセスの詳細を示す。

4.2.4 ゲート絶縁膜形成

ALD を用いて 130 °C で Al_xTi_yO ゲート絶縁膜 (15 nm) を成膜した。なお、Al_xTi_yO 成膜直前にリン酸水溶液を用いて、自然酸化膜除去を行っている。このため、InAs チャンネル膜厚はゲート絶縁体成膜前の値を記述していることに注意されたい。



図 4.3 導電性高分子の溶液エスパーサー 300Z(ポリイソチアナフテンジイルスルホネート) を塗布することによるチャージアップの回避

4.2.5 ゲート電極作製

電子線リソグラフィを行った後、Ni/Au (15/100 nm) を蒸着し、ゲート長 1 μm のゲートを得た。条件は表 4.3

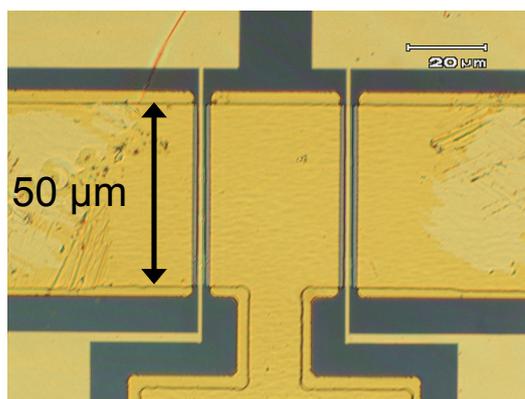
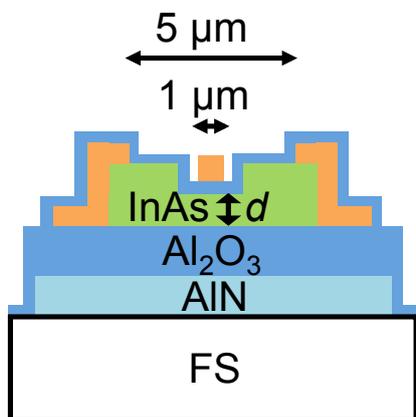
以上より、InAs チャンネル FET 作製技術が確立した。なお、低温プロセスにより、ゲート絶縁膜 Al_xTi_yO も熱処理を行うことができないため、high-*k* ゲート絶縁膜として図 2.22 より熱処理を行わなくても高い絶縁性が得られる Al₂O₃ を用いた。図 4.4 に FET の光学顕微鏡像とその寸法を載せる。

表 4.2 InAs チャンネル薄層化

プロセス	内容詳細
レジスト塗布	乾燥: 110 °C, 5 min TSMR8900 (4000 rpm, 60 s)、乾燥: 110 °C, 3 min LOL2000 (4000 rpm, 60 s)、乾燥: 110 °C, 3 min gL2000-M (2500 rpm, 60 s)、乾燥: 110 °C, 3 min (Espacer-300Z (4000 rpm, 60 s)、乾燥: 100 °C, 3 min)×2
パターン形成	露光: 1 μm 幅で細線描画 現像: DIW 2 min, ZED-N50 60 s, ZMD-B 30 s
レジスト部分除去	O ₂ プラズマアッシング (20 Pa, 10 W, 5 min)
薄層化	リン酸系エッチャント (H ₃ PO ₄ :H ₂ O ₂ :H ₂ O:CH ₄ OH =3:1:600:24) @ 5 °C レジスト剥離: 1165、アセトン、メタノール each 2 min

表 4.3 ゲート電極作製

プロセス	内容詳細
有機洗浄	アセトン, メタノール, DIW each 2 min
レジスト塗布	乾燥: 110 °C, 5 min gL2000-M (2500 rpm, 60 s)、乾燥: 110 °C, 3 min (Espacer-300Z (4000 rpm, 60 s)、乾燥: 100 °C, 3 min)×2
パターン形成	露光: 1 μm 幅で細線描画 現像: DIW 2 min, ZED-N50 60 s, ZMD-B 30 s
金属蒸着	Ni/Au=15/100 nm
リフトオフ	1165 12 hours, アセトン 2 min, メタノール 2 min, DIW 2 min



$d \sim 10 \text{ nm}, 25 \text{ nm}$

図 4.4 InAs チャンネル FET とその寸法。

4.3 InAs/low- k および InAs/high- k /low- k 構造における熱抵抗見積もり

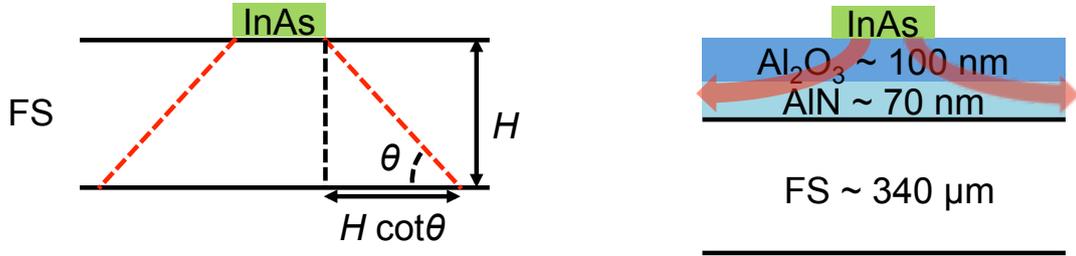


図 4.5 InAs/low- k および InAs/high- k /low- k 構造における熱抵抗見積もり

FET 動作に影響の大きい熱抵抗値について、InAs/low- k および InAs/high- k /low- k 構造における熱抵抗見積もりも行った。図 4.5 に各構造の熱の広がり方を示す。InAs/low- k 構造デバイスにおける発熱部の面積を $250 \mu\text{m}^2$ 、熱の通過面積を $A(h)$ とすると熱抵抗 R_{th} は

$$R_{\text{th}} = \int_0^H \frac{dh}{\kappa A(h)} \quad (4.1)$$

$$= \int_0^H \frac{dh}{\kappa(x_0 + 2h \cot \theta)(y_0 + 2h \cot \theta)} \quad (4.2)$$

$$= \frac{1}{2\kappa(y_0 - x_0) \cot \theta} \int_0^H \left(\frac{1}{x_0 + 2h \cot \theta} - \frac{1}{y_0 + 2h \cot \theta} \right) dh \quad (4.3)$$

$$= \frac{1}{2\kappa(y_0 - x_0) \cot \theta} \ln \frac{y_0(x_0 + 2H \cot \theta)}{x_0(y_0 + 2H \cot \theta)} \quad (4.4)$$

である。ここで、 $\theta = 45^\circ$ (台形 45° 近似) [97-99] を用いると

$$= \frac{1}{2\kappa(y_0 - x_0)} \ln \frac{y_0(x_0 + 2H)}{x_0(y_0 + 2H)} \quad (4.5)$$

である。よって、FS 厚 $H = 340 \mu\text{m}$ 、InAs チャンネル面積 $5 \times 50 \mu\text{m}^2$ より、 $x_0 = 5 \mu\text{m}$ 、 $y_0 = 50 \mu\text{m}$ とすると、

$$R_{\text{th}} = \frac{1}{2 \times 0.3 \text{ W/Km} \times (50 \mu\text{m} - 5 \mu\text{m})} \ln \left[\frac{50 \mu\text{m} \times (5 \mu\text{m} + 2 \times 340 \mu\text{m})}{5 \mu\text{m} \times (50 \mu\text{m} + 2 \times 340 \mu\text{m})} \right] \quad (4.6)$$

$$\simeq 8.3 \times 10^5 \text{ K/W} \quad (4.7)$$

となる。

一方、InAs/high- k /low- k 構造デバイスにおける発熱部の面積を $250 \mu\text{m}^2$ とし、high- k 絶縁体中の熱伝導が支配的であるとすると、熱は円管状に広がっていくと考えられる。このとき、絶縁膜厚 d

と半径 r を用いると熱の通過面積は $2\pi r d$ より、 Al_2O_3 の熱抵抗 R_{th1} は

$$R_{\text{th1}} = \int_{r_1}^{r_2} \frac{dh}{\kappa 2\pi h d} \quad (4.8)$$

$$= \frac{\ln \frac{r_2}{r_1}}{2\pi \kappa d} \quad (4.9)$$

である。InAs 発熱部 $5 \times 50 \mu\text{m}^2$ を半径 $r_1 \sim 9 \mu\text{m}$ の円と近似、 $r_2 \sim 5 \text{mm}$ において室温と考えると、 $\kappa \sim 30 \text{ W/Km}$ より

$$R_{\text{th1}} = \frac{\ln \frac{5 \times 10^3 \mu\text{m}}{9 \mu\text{m}}}{2\pi \times 30 \text{ W/Km} \times 100 \text{ nm}} \quad (4.10)$$

$$\simeq 34 \times 10^4 \text{ K/W} \quad (4.11)$$

である。

AIN の熱抵抗も同様に、

$$R_{\text{th2}} = \frac{\ln \frac{5 \times 10^3 \mu\text{m}}{9 \mu\text{m}}}{2\pi \times 300 \text{ W/Km} \times 70 \text{ nm}} \quad (4.12)$$

$$\simeq 4.8 \times 10^4 \text{ K/W} \quad (4.13)$$

であるから、high- k 絶縁体の熱抵抗 R_{th} は

$$R_{\text{th}} = \frac{R_{\text{th1}} R_{\text{th2}}}{R_{\text{th1}} + R_{\text{th2}}} \simeq 4.2 \times 10^4 \text{ K/W} \quad (4.14)$$

となる。よって high- k 絶縁体による放熱特性向上が期待できる。

4.4 Al_2O_3 を用いた InAs チャネル FET の特性評価

4.4.1 ソース-ドレイン 2 端子測定

まず、ソース-ドレイン間における I - V 測定結果を述べる。図 4.6 に $\text{InAs}/\text{high-}k/\text{low-}k$ 構造の $\text{high-}k$ ゲート絶縁膜 Al_2O_3 成膜前後における I - V 特性を示す。 Al_2O_3 成膜前に得られた抵抗値について、 $d \sim 25 \text{ nm}$ では全体の抵抗 $R_{\text{tot}} \sim 1.9 \Omega\text{mm}$ 、 $d \sim 10 \text{ nm}$ では全体の抵抗 $R_{\text{tot}} \sim 13.7 \Omega\text{mm}$ であった。 R_{tot} はコンタクト抵抗 $2R_c \sim 0.6 \Omega\text{mm}$ とアクセス部 (InAs チャネルのリセスされていない部分 ($\sim 3 \mu\text{m}$)) 抵抗 $R_{\text{ac}} \sim 0.3 \Omega\text{mm}$ とリセス部 ($\sim 2 \mu\text{m}$) の抵抗 R_{rec} を用いると、

$$R_{\text{tot}} = 2R_c + R_{\text{ac}} + R_{\text{rec}} \quad (4.15)$$

となるので、 $d \sim 25 \text{ nm}$ では $R_{\text{rec}} \sim 1 \Omega\text{mm} = 500 \Omega/\square$ 、 $d \sim 10 \text{ nm}$ では $R_{\text{rec}} \sim 12.8 \Omega\text{mm} \sim 6.4 \text{ k}\Omega/\square$ と見積もられた。これは図 3.20 に示した膜厚の抵抗値と概ね一致する。

一方、 Al_2O_3 成膜後に得られた抵抗値については、 $d \sim 25 \text{ nm}$ は全体の抵抗 $R_{\text{tot}} \sim 1.8 \Omega\text{mm}$ 、 $d \sim 10 \text{ nm}$ は全体の抵抗 $R_{\text{tot}} \sim 10.5 \Omega\text{mm}$ であった。これより $d \sim 25 \text{ nm}$ では $R_{\text{rec}} \sim 0.9 \Omega\text{mm} = 450 \Omega/\square$ 、 $d \sim 10 \text{ nm}$ では $R_{\text{rec}} \sim 9.9 \Omega\text{mm} \sim 5 \text{ k}\Omega/\square$ と見積もられた。

$d \sim 10 \text{ nm}$ において、ゲート絶縁体成膜前では $\lesssim 1 \text{ V}$ で電流密度が徐々に飽和する傾向が見られる。これは自己発熱によりデバイス温度が上昇し、フォノン散乱が増加することに起因している。一方、 $\gtrsim 1 \text{ V}$ では、飽和しつつあった電流が非線形に増大することが分かった。これは自己発熱によるキャリア密度増大が原因と考えられる。また、ゲート絶縁膜を成膜後では、ゲート絶縁膜 Al_2O_3 から InAs への変調ドーピングにより、 InAs チャネルの抵抗が下がることが分かった。さらに、 $d \sim 10 \text{ nm}$ において非線形の電流密度増大が抑えられることが分かった。これはゲート絶縁体 Al_2O_3 による放熱特性向上による InAs の自己発熱抑制が抑えられている可能性を示唆している。

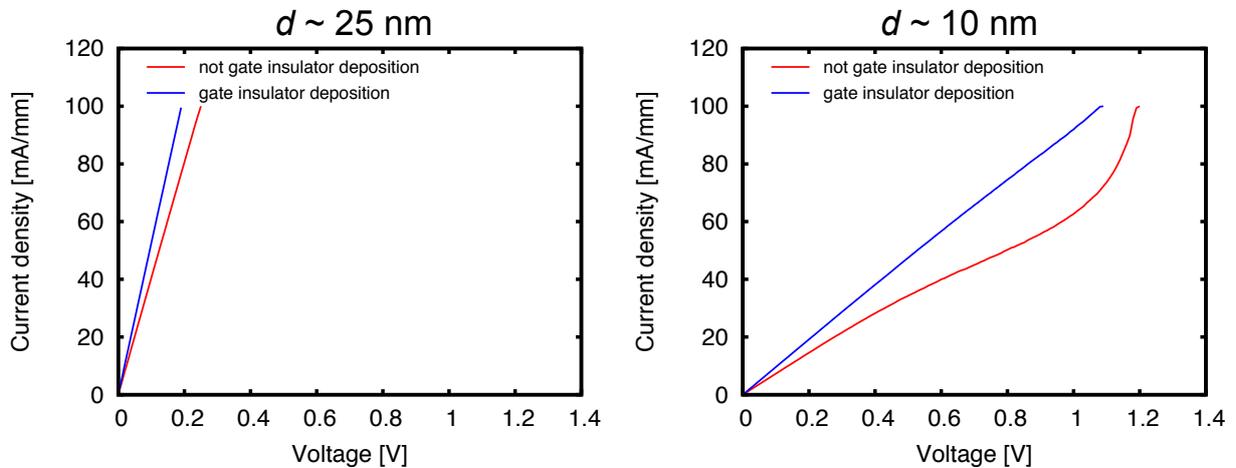


図 4.6 $\text{InAs}/\text{high-}k/\text{low-}k$ 構造の $\text{high-}k$ ゲート絶縁膜 Al_2O_3 成膜前後における I - V 特性

4.4.2 出力特性

得られた FET の出力特性を図 4.7 に示す。Al₂O₃ ゲート絶縁膜について、 $d \sim 25$ nm では、ドレイン-ソース間の抵抗は低いものの、ゲート-ソース電圧 V_G の変化に対してドレイン電流 I_D の変化が小さい。一方、 $d \sim 10$ nm では、 V_G に対して、 I_D が変調できていることが分かる。しかしながら、 $V_G \gtrsim -5$ V からゲートが効かなくなっている。

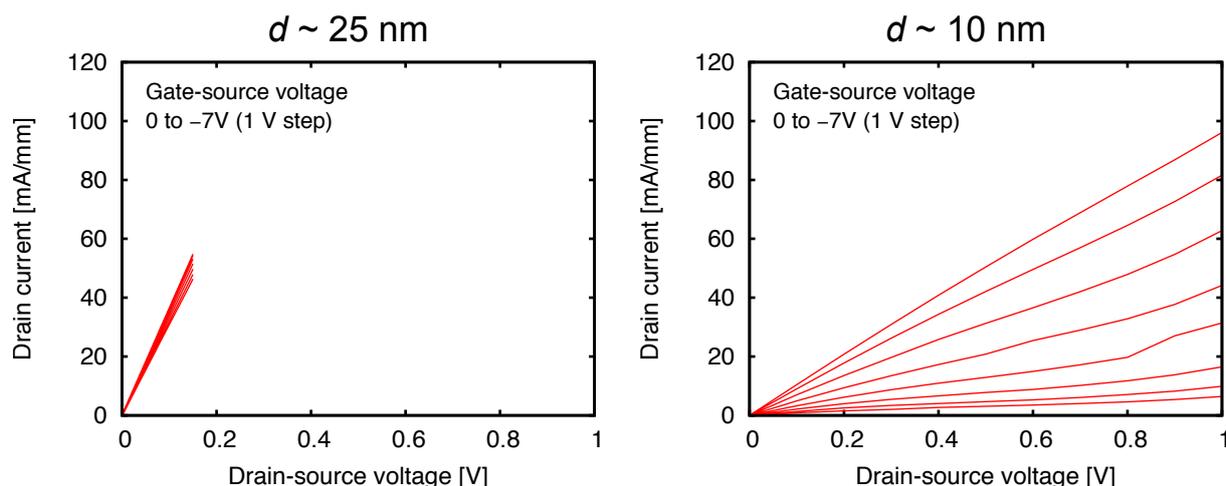


図 4.7 InAs チャンネル FET の出力特性。

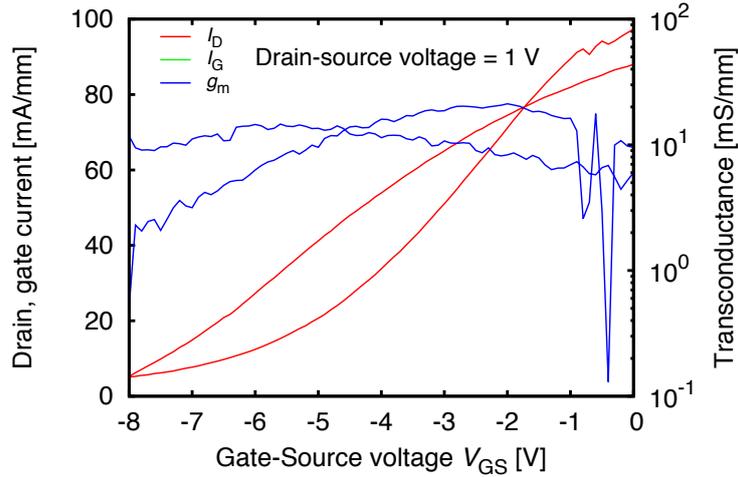
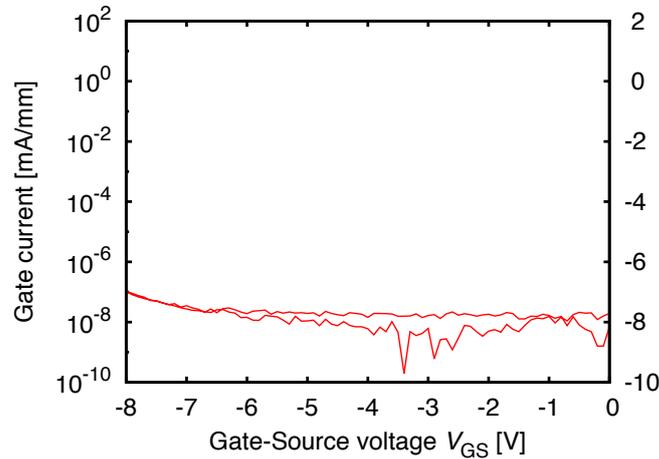
4.4.3 伝達特性

InAs チャンネル FET の伝達特性を図 4.8 に示す。伝達特性と同様に $V_G \gtrsim -5$ V からゲートが効かなくなっている様子が見られる。ゲートが効かない原因としてソース-ドレイン間にリークパスがある可能性がある。別の可能性として、Al₂O₃ 中の高密度のドナーがフェルミ準位と近い位置に存在していることにより、InAs チャンネルを空乏化するためにフェルミ準位を下げようとしても、ドナーがイオン化してしまうため、ほとんど動けない可能性がある。

図 4.9 に、Al₂O₃ を用いた InAs チャンネル FET のゲートリーク電流を示す。低温プロセスによるゲートスタックであってもゲートリーク電流は充分抑制されることが分かった。

FET の十分なオフ特性が得られない理由を定量的に調べるために、1次元の Poisson/Schrödinger 方程式を用いたバンド計算を行った。図 4.10 にいくつかのゲート電圧 V_G における Al₂O₃ (~ 15 nm)/InAs (~ 10 nm)/Al₂O₃ (~ 100 nm) の計算結果を示す。ここで、Al₂O₃ のドナー密度 $N_d = 1.6 \times 10^{19}$ cm⁻³ である。 $V_G = 0$ – -7 V において、InAs の下地に対応する 100 nm Al₂O₃ (下地 Al₂O₃) のバンドがほとんど変化しないことが分かった。

さらに、 $V_G \sim -6$ V で電子密度 ρ_e が抑えられるが、反転層が生じてホール密度 ρ_h が増大し、InAs チャンネル中のキャリア密度が抑えられないことも分かった。これは、図 4.7 に示した出力特性

図 4.8 InAs チャネル FET の伝達特性。図 4.9 Al_2O_3 を用いた InAs チャネル FET のゲートリーク電流

のふるまいと一致する。

一方、図 4.11 に下地 Al_2O_3 を $N_d = 1.6 \times 10^{18} \text{ cm}^{-3}$ の場合、図 4.12 に下地 Al_2O_3 を $N_d = 1.6 \times 10^{15} \text{ cm}^{-3}$ の場合を示す。 $N_d < 1.6 \times 10^{18} \text{ cm}^{-3}$ では、 N_d が小さくなるほど、 $\text{InAs}/\text{Al}_2\text{O}_3$ 界面におけるバンドの傾きが小さくなるため、 $N_d = 1.6 \times 10^{18} \text{ cm}^{-3}$ の場合は $V_G = -5 \text{ V}$ において、 $N_d = 1.6 \times 10^{15} \text{ cm}^{-3}$ の場合は $V_G = -4 \text{ V}$ において、 InAs チャネルの ρ_e と ρ_h の生成が抑制され、ドレイン電流を抑えられる可能性があることが分かった。

図 4.13 に下地 Al_2O_3 の $N_d = 1.6 \times 10^{15} - 1.6 \times 10^{19} \text{ cm}^{-3}$ における、 InAs チャネル中のシート電子密度 n_s とシートホール密度 p_s の V_G 依存性を示す。下地 Al_2O_3 の N_d を下げるほど、 V_G に対して n_s が急峻に変化する。これにより、 n_s と p_s が同時に抑制される V_G の領域が広がることが示された。

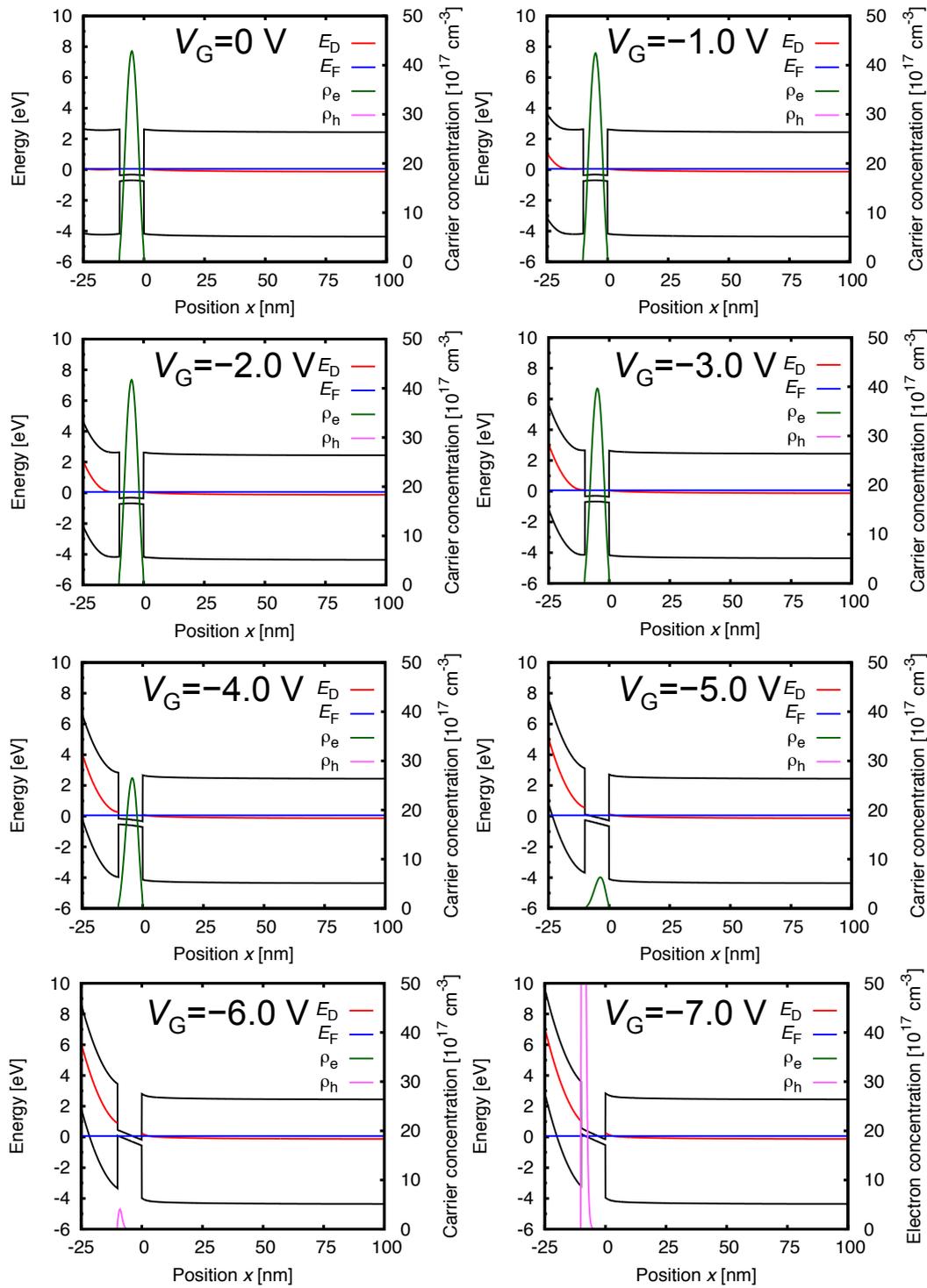


図 4.10 $V_G = 0$ – 7 V における Al₂O₃ ($\sim 15\text{ nm}$)/InAs ($\sim 10\text{ nm}$)/Al₂O₃ ($\sim 100\text{ nm}$) のバンド計算結果。ここで、Al₂O₃ のドナー密度 $N_d = 1.6 \times 10^{19}\text{ cm}^{-3}$ 、 V_G はゲート電圧、 ρ_e は電子密度、 ρ_h はホール密度である。

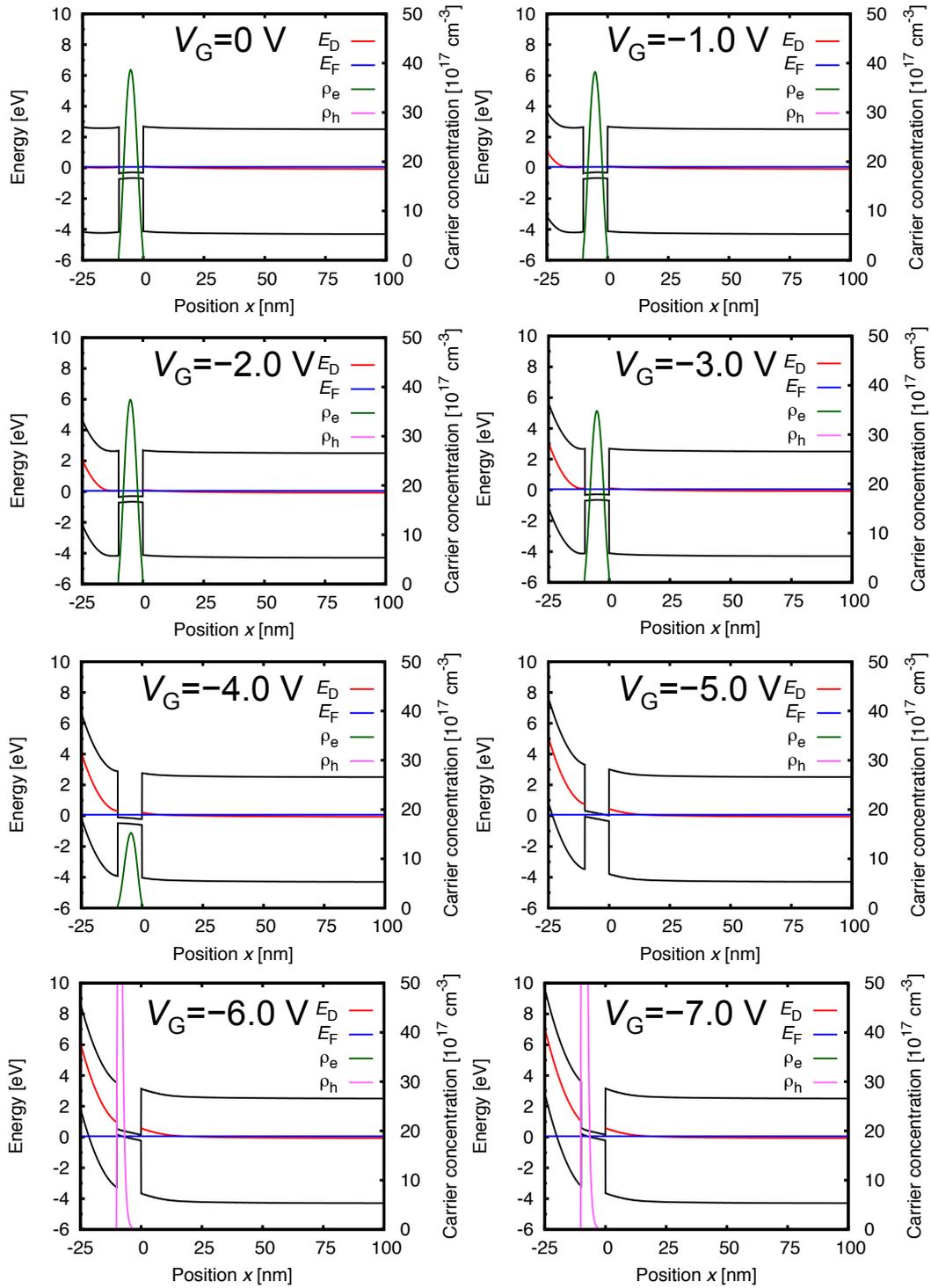


図 4.11 下地に対応する 100 nm Al_2O_3 を $N_d = 1.6 \times 10^{18} \text{ cm}^{-3}$ とした時のバンドの計算結果。

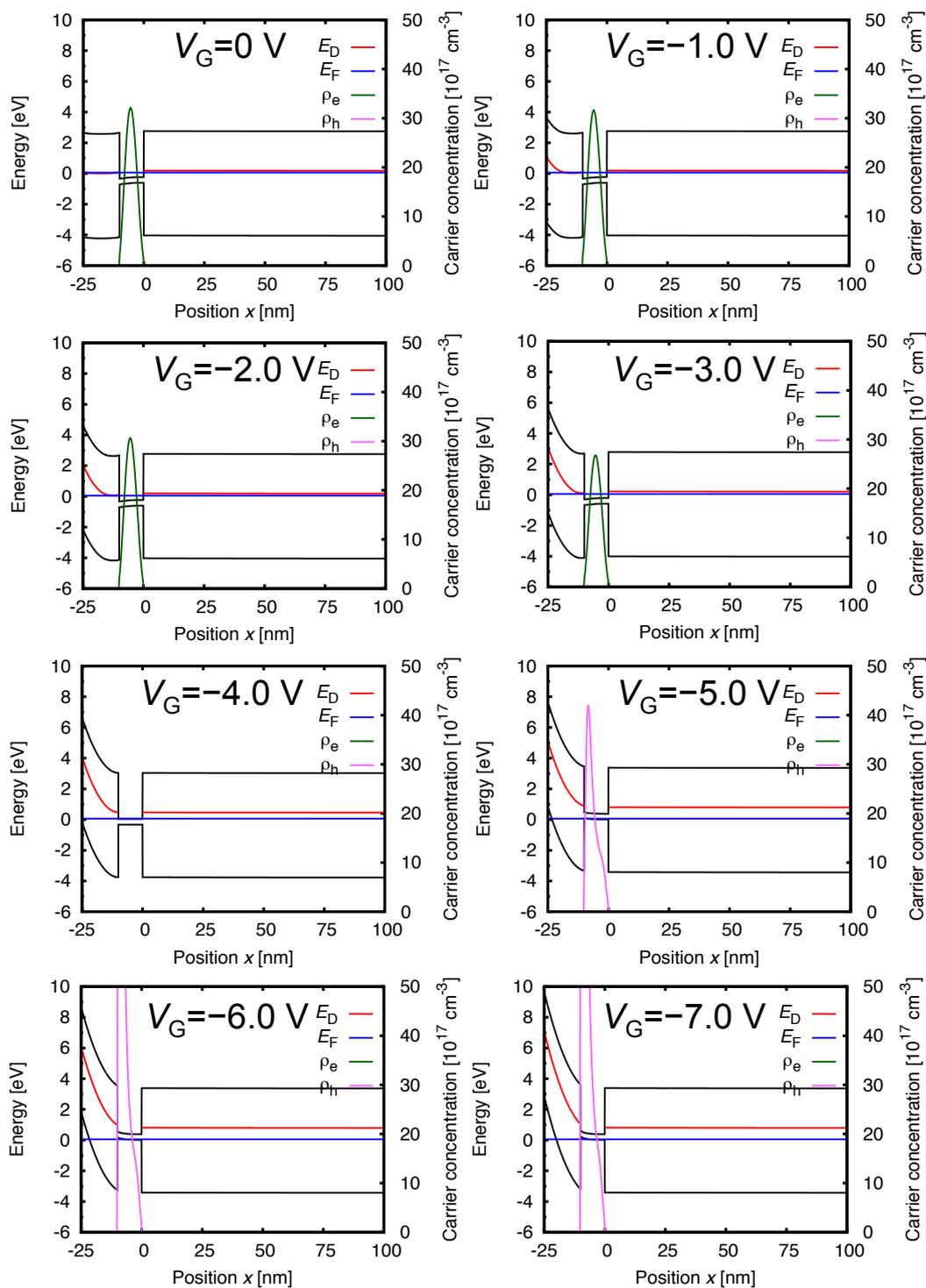


図 4.12 下地に対応する 100 nm Al₂O₃ を $N_d = 1.6 \times 10^{15} \text{ cm}^{-3}$ とした時のバンドの計算結果。

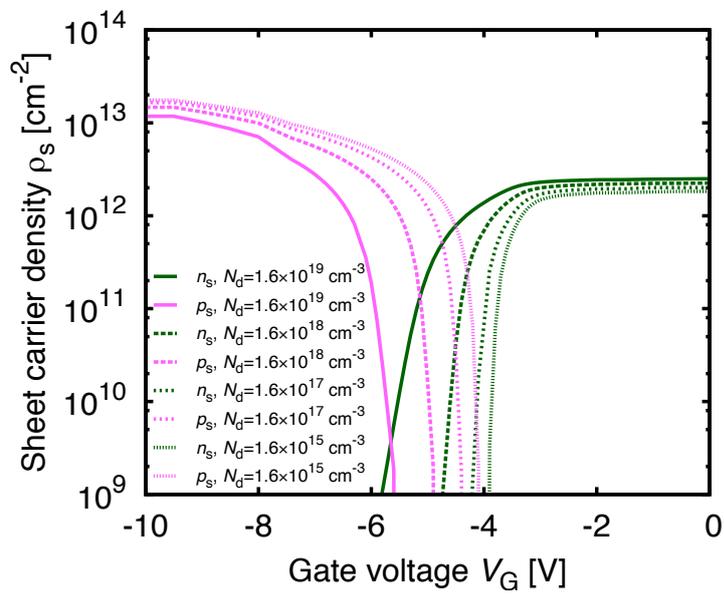


図 4.13 Al_2O_3 の $N_d = 1.6 \times 10^{15} - 1.6 \times 10^{19} \text{ cm}^{-3}$ における、 InAs チャンネル中のシート電子密度 n_s とシートホール密度 p_s の V_G 依存性の計算結果。

4.4.4 大気中アニール効果

以上より、Al₂O₃ 中の高密度のドナーが出力特性を劣化させていることが示されたが、InAs チャンネル上下の Al₂O₃ に対して大気中アニールを行うことによる酸素欠損ドナー低減および特性改善を検討した。具体的には、下地 Al₂O₃ 成膜後に 180 °C 大気中アニールを行い、チャンネル膜厚を ~6-20 nm に薄層化し、ゲート電極形成前に 150 °C 大気中アニールを行った。図 4.14 に作製した FET の出力特性および伝達特性を示す。

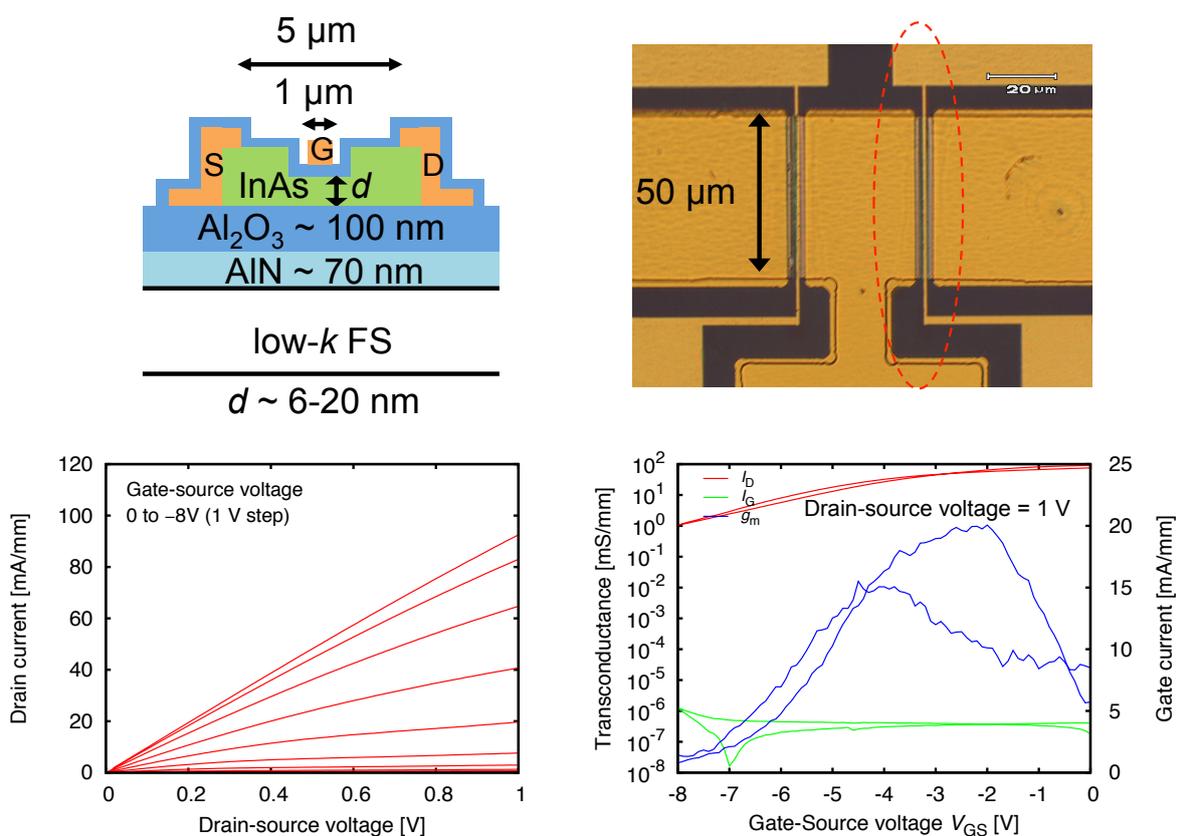


図 4.14 下地 Al₂O₃ 成膜後に 180 °C およびゲート電極形成前に 150 °C 大気中アニールを行った FET の出力特性および伝達特性

膜厚に大きなゆらぎが生じてしまったもののゲート変調が観測され、最大ドレイン電流 ~ 90 mA/mm が得られた。また、低温プロセスによるゲートスタックであってもゲートリーク電流は十分に抑制された。

4.5 AlTiO を用いた InAs チャネル FET の特性評価

$\text{Al}_x\text{Ti}_y\text{O}$ ($x : y = 0.73 : 0.27$) をゲート絶縁膜として用いた場合の InAs チャネル FET の検討を行った。 AlTiO は Poole-Frenkel 伝導が支配的であり、 Al_2O_3 と比較してリーク電流は大きくなると予想されるものの、ドナーの深さが浅くなっている可能性がある。このため、フェルミ準位のピンニングが弱まりより大きなゲート変調ができる可能性があるため、これを検討した。

4.5.1 InAs チャネル FET 作製

4.2 節において、 InAs の上下面の Al_2O_3 を AlTiO に変更する以外は同じである。さらに、図 4.7 に示したように InAs の膜厚を十分に薄くしなければゲートが効かないことは明白なので、 InAs 膜厚は $\sim 10 \text{ nm}$ のみ作製した。図 4.15 に FET の光学顕微鏡像とその寸法を載せる。

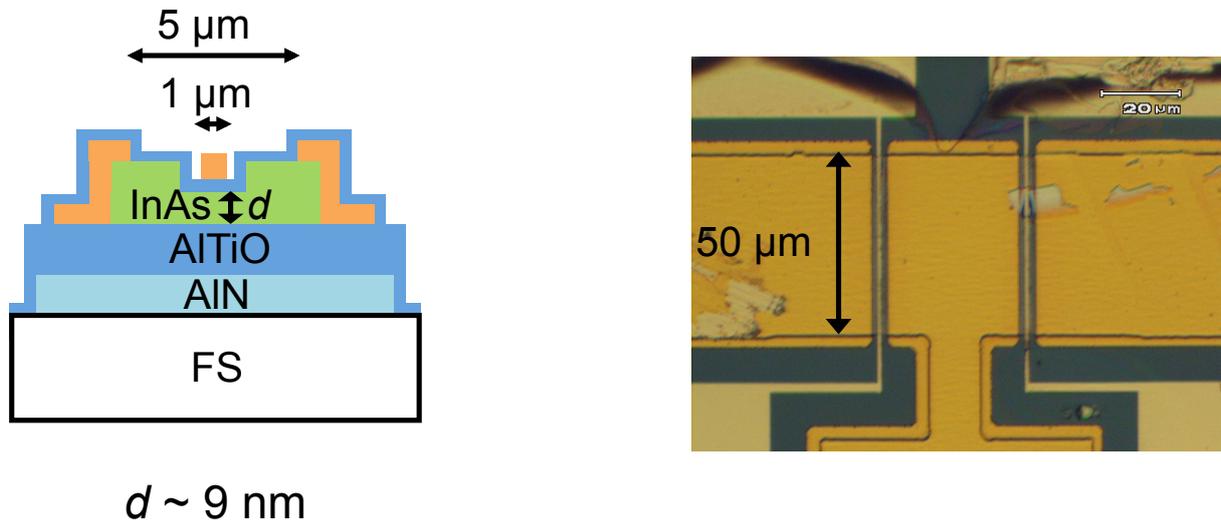


図 4.15 $\text{Al}_x\text{Ti}_y\text{O}$ ($x : y = 0.73 : 0.27$) を用いた InAs チャネル FET とその寸法。

4.5.2 ソース-ドレイン 2 端子測定

まず、ソース-ドレイン間における I - V 測定結果を述べる。図 4.16 に $\text{InAs}/\text{high-}k/\text{low-}k$ 構造の $\text{high-}k$ ゲート絶縁膜 AlTiO 成膜前後における I - V 特性を示す。 AlTiO 成膜前に得られた抵抗値は $R_{\text{tot}} \sim 16.3 \Omega\text{mm}$ であり、リセス部の抵抗値 $R_{\text{rec}} \sim 15.4 \Omega\text{mm} = 7.7 \text{ k}\Omega/\square$ と見積もられ、図 3.20 に示した抵抗値と概ね一致することが分かった。一方、 AlTiO 成膜後に得られた抵抗値は $R_{\text{tot}} \sim 11.7 \Omega\text{mm}$ であった。リセス部の抵抗値 $R_{\text{rec}} \sim 10.8 \Omega\text{mm} = 5.4 \text{ k}\Omega/\square$ と見積もられた。変調ドーピングによる効果は見られるものの、放熱特性向上は見られなかった。 Al_2O_3 あるいは TiO_2 の熱伝導率 κ についてはそれぞれ $\kappa \sim 30 \text{ W/m}\cdot\text{K}$ [95, 96] と $\sim 10 \text{ W/m}\cdot\text{K}$ [96] と近い性質を持つ

ている。しかしながら、一般に混合物では、秩序性の乱れがより大きくなる中間組成の方がフォノンの平均自由行程が短くなるため Al_2O_3 あるいは TiO_2 単体よりも AlTiO の方が低い熱伝導率であると考えられる。

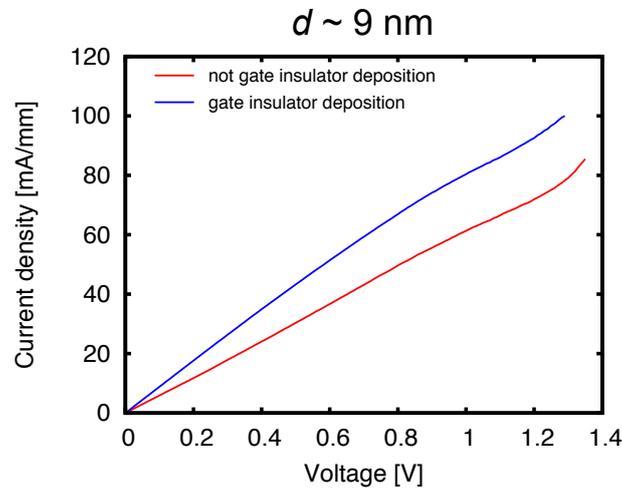


図 4.16 InAs/high- k /low- k 構造の high- k ゲート絶縁膜 AlTiO 成膜前後における I - V 特性

4.5.3 伝達特性

得られた FET の伝達特性を図 4.17 に示す。 V_G に対して、 I_D が変調できていることが分かる。しかしながら、 Al_2O_3 と同様に $V_G \gtrsim -5$ V からゲートが効かなくなっている。

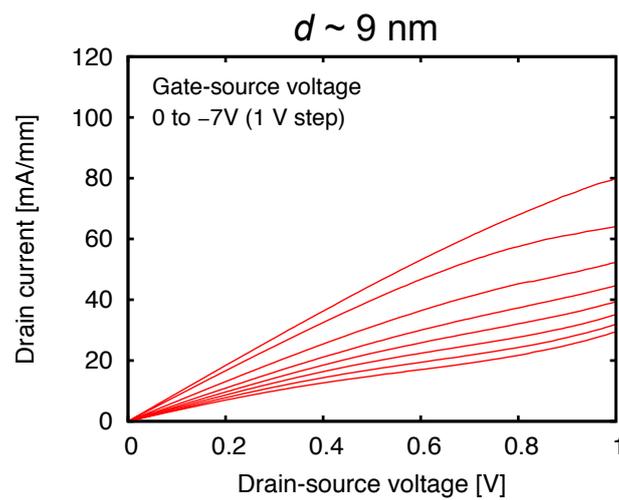


図 4.17 InAs チャンネル FET の伝達特性。

4.6 まとめ

130 °C 以下の低温プロセスで、 AlTiO を用いた InAs チャネル電界効果トランジスタの作製を行った。その後、電子輸送特性を調べた。ソース-ドレイン 2 端子測定より飽和しつつあった電流が非線形に増大することが分かった。これは自己発熱によるキャリア密度増大が原因と考えられる。また、ゲート絶縁膜を成膜後では、ゲート絶縁膜 $\text{Al}_x\text{Ti}_y\text{O}$ から InAs への変調ドーピングにより、 InAs チャネルの抵抗が下がることが分かった。さらに、 Al_2O_3 ゲート絶縁膜による放熱特性向上の可能性が示唆された。FET の電子輸送特性については、 InAs チャネルを充分薄層化すると動作するものの、ドレイン電流がオフしないという問題も明らかになったが、 InAs チャネルに接合する Al_2O_3 を大気中アニールすることで、ゲートリーク電流を充分抑制できた。

第 5 章

総括

5.1 本研究で得られた知見

high- k 絶縁体として AlTiO に着目し、物性値の組成依存性がどのような法則に従っているのか明らかにし、これを III-V 族化合物半導体デバイス技術に応用するための基礎検討を行った。以下に得られた知見を示す。

2 章:

原子層堆積法と X 線光電子分光法により、 $\text{Al}_x\text{Ti}_y\text{O}$ の組成制御ができることを示した。さらに XPS 電子エネルギー損失分光により $\text{Al}_x\text{Ti}_y\text{O}$ のバンドギャップは Al 組成の単調増加関数であることを明らかにした。また、接触角測定法により、表面エネルギーは Al 組成の単調減少関数であることが明らかになったが、 O_2 プラズマ処理により、表面エネルギーの組成依存性がなくなることが分かった。 $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ MIS 構造を作製し、 J - V 特性より絶縁破壊電界が Al 組成の単調増加関数であることを明らかにした。また、温度依存 J - V 特性より電子伝導機構の組成依存性を解析した。その結果、 $\text{TiO}_2(x : y = 0 : 1)$ MIS 構造については熱電子放出伝導機構が支配的、 $\text{Al}_2\text{O}_3(x : y = 1 : 0)$ MIS 構造については Fowler-Nordheim 伝導機構が支配的、中間組成 $\text{Al}_x\text{Ti}_y\text{O}$ MIS 構造については Poole-Frenkel 伝導機構が支配的であった。トラップポテンシャル深さが Al 組成の増加関数であることが分かり、誘電率は Al 組成の単調減少関数であることを明らかにした。

3 章:

InAs の異種材料融合集積技術への AlTiO 応用を目指し、 $\text{Al}_x\text{Ti}_y\text{O}(x : y = 1 : 0, 0.73 : 0.27)$ を用いた InAs/high- k /low- k (InAs/ $\text{Al}_x\text{Ti}_y\text{O}/\text{AlN}/\text{FS}$) 構造および III-V 族化合物半導体 InAs/low- k (InAs/FS) の Hall-bar を作製し、両者の電子輸送特性を比較したところ InAs/high- k /low- k 構造では、比較用の InAs/low- k 構造に比べ、電子密度がかなり高い一方で、電子移動度はやや低く、低いシート抵抗を示すことがわかった。さらに、InAs/low- k において見られる界面ラフネス散乱あるいは界面ゆらぎ散乱に起因する電子移動度の急激な低下が抑制できることが分かった。電子密度の原因

を知るため STEM を用いて、InAs/high- k 面内の EDX および EELS により解析を行った。その結果、InAs/high- k 界面における、 $\text{Al}_x\text{Ti}_y\text{O}$ の酸素欠損に起因する変調ドーピングにより、高い電子密度が生じていることが示唆された。さらに、ドナーを仮定し、Poisson/Schrödinger 方程式を用いた解析で得られた電子密度の InAs 膜厚依存性は実験で得られた結果とよく一致していることが分かった。

4 章:

AlTiO を用いた InAs チャンネル薄膜トランジスタの低温プロセスによる作製技術が確立した。電子輸送特性を評価したところ、ソース-ドレイン 2 端子測定より飽和しつつあった電流が非線形に増大することが分かった。これは自己発熱によるキャリア密度増大が原因と考えられる。また、ゲート絶縁膜を成膜後では、ゲート絶縁膜 $\text{Al}_x\text{Ti}_y\text{O}$ から InAs への変調ドーピングにより、InAs チャンネルの抵抗が下がることが分かった。さらに、 Al_2O_3 ゲート絶縁膜による放熱特性向上の可能性が示唆された。FET の電子輸送特性については、InAs チャンネル膜厚ゆらぎは大きいものの、絶縁膜アニールを行うとゲートリーク電流が十分に抑制できることが明らかとなった。しかしながら、チャンネル膜厚ゆらぎをより抑えることでどこまでの特性が得られるのかが未検証である。

5.2 課題と今後の展望

本研究で明らかになった、あるいは今後なると予想される課題と今後の展望について述べ、本論文を締めくくる。InAs/high- k /low- k 構造において、 $\text{Al}_x\text{Ti}_y\text{O}$ の酸素欠損によるドナーにより、InAs チャンネルの電子を散乱することにより移動度が下がるだけでなく、 $\text{Al}_x\text{Ti}_y\text{O}$ の高密度ドナーによりゲートの効が悪くなる問題があった。大気アニールはゲートリーク電流抑制効果を示したが、PET による温度上限が厳しく決められているため、サンプル間の特性ばらつきが課題になると予想され、別の方法と合わせての酸素欠損低減も必要であると考えられる。これについて、ALD による成膜中の酸化剤を増やす方法が考えられる。この場合、反応が自己停止した後に残る H_2O (前駆体) を排気によって全て除去するのは難しくなるため、成膜が ALD モードから CVD モードになる可能性がある。別の方法として大気中の熱処理により AlTiO の酸素欠損を減らす方法、あるいは $\text{Ar}+\text{H}_2$ 雰囲気中の熱処理によりダングリングボンドを終端する方法が考えられるが、low- k FS (PET) により温度の上限が厳しく制限されていることが課題となる。このような温度に律速されたデバイスプロセスのために、課題が残ったものの、本研究で得た知見や確立した技術は、InAs 以外の狭ギャップ化合物半導体にも展開可能なものであり、その意義は大きい。

付録 A

熱電子放出伝導機構

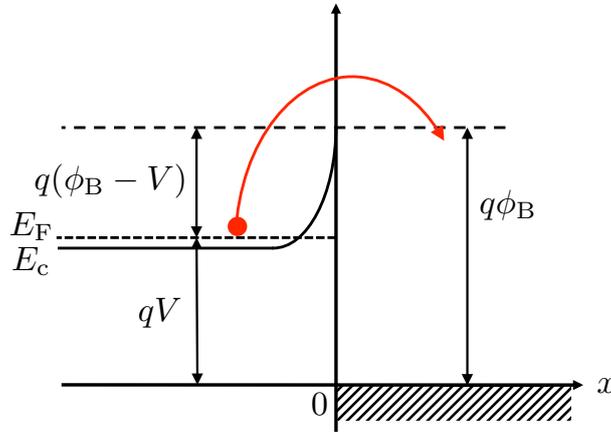


図 A.1 n 型半導体の MIS 構造における熱電子放出伝導機構。 q は電子電荷、 V は金属-半導体にかかる電圧、 ϕ_B は金属-絶縁体の電位差、 E_F は半導体のフェルミ準位、 E_c は半導体の伝導帯

MIS 構造に対して、図 A.1 に示すような電圧 V が印加されているとき、熱励起された電子が絶縁体ポテンシャル障壁を越えていく。この電流密度 J_{TE} (TE: Thermionic emission) は 3 次元速度空間において、

$$J_{TE} = q \int_{v_0}^{\infty} dv_x \int_{-\infty}^{\infty} dv_y \int_{-\infty}^{\infty} dv_z [v_x f(\mathbf{v})] \quad (\text{A.1})$$

と表せる。ここで、 q は電荷、 v_x, v_y, v_z はそれぞれ 3 次元空間の x, y, z 方向の速度成分、 v_0 は障壁を越える最小の速度、 $f(\mathbf{v})$ は電子密度の速度分布であり、Fermi 分布に従うとする。温度 T が高く、運動エネルギー ε も大きいとき、すなわち $T \gg 1, \varepsilon - E_F \gg k_B T$ のとき、

$$f(\mathbf{v}) = \frac{C}{\exp\left[\frac{\varepsilon - E_F}{k_B T}\right] + 1} \quad (\text{A.2})$$

$$\simeq C \exp\left[\frac{E_F - \varepsilon}{k_B T}\right] \quad (\text{A.3})$$

となり、Boltzmann 分布に近似できる。ここで、 C は規格化定数である。また、規格化条件より

$f(\mathbf{v})$ を全空間に渡って積分すると電子密度 n となるので

$$n = C \int_{-\infty}^{\infty} dv_x \int_{-\infty}^{\infty} dv_y \int_{-\infty}^{\infty} dv_z \left[\exp \left[\frac{E_F - \varepsilon}{k_B T} \right] \right] \quad (\text{A.4})$$

$$= \exp \left[\frac{E_F}{k_B T} \right] C \int_{-\infty}^{\infty} dv_x \int_{-\infty}^{\infty} dv_y \int_{-\infty}^{\infty} dv_z \left[\exp \left[-\frac{m(v_x^2 + v_y^2 + v_z^2)}{2k_B T} \right] \right] \quad (\text{A.5})$$

ここで、Gauss 積分

$$\int_{-\infty}^{\infty} dx \left[\exp \left[-ax^2 \right] \right] = \sqrt{\frac{\pi}{a}}, \quad (a > 0) \quad (\text{A.6})$$

を用いると式 (A.5) は、

$$n = C \exp \left[\frac{E_F}{k_B T} \right] \left(\frac{2\pi k_B T}{m^*} \right)^{3/2} \quad (\text{A.7})$$

$$\Rightarrow C = n \exp \left[-\frac{E_F}{k_B T} \right] \left(\frac{m^*}{2\pi k_B T} \right)^{3/2} \quad (\text{A.8})$$

となり、 $f(\mathbf{v})$ は

$$f(\mathbf{v}) = n \left(\frac{m^*}{2\pi k_B T} \right)^{3/2} \exp \left[-\frac{m(v_x^2 + v_y^2 + v_z^2)}{2k_B T} \right] \quad (\text{A.9})$$

となって Maxwell 分布に近似できる。よって、 J_{TE} は式 (A.9) を式 (A.1) に代入して計算すると

$$J_{\text{TE}} = nq \left(\frac{m^*}{2\pi k_B T} \right)^{3/2} \int_{v_{0x}}^{\infty} dv_x \int_{-\infty}^{\infty} dv_y \int_{-\infty}^{\infty} dv_z \left[v_x \exp \left[-\frac{m(v_x^2 + v_y^2 + v_z^2)}{2k_B T} \right] \right] \quad (\text{A.10})$$

$$= nq \left(\frac{m^*}{2\pi k_B T} \right)^{1/2} \int_{v_{0x}}^{\infty} dv_x \left[v_x \exp \left[-\frac{mv_x^2}{2k_B T} \right] \right] \quad (\text{A.11})$$

ここで、積分の下限 v_{0x} はバリアをのりこえる最小の速度で、

$$\frac{1}{2} m^* v_{0x}^2 = q(\phi_B - V) \quad (\text{A.12})$$

で決められるので、式 (A.11) は、

$$J_{\text{TE}} = nq \left(\frac{k_B T}{2\pi m^*} \right)^{1/2} \exp \left[-\frac{q(\phi_B - V)}{k_B T} \right] \quad (\text{A.13})$$

となる。ここで真性半導体の伝導電子密度

$$n = N_c \exp \left[-\frac{(E_c - E_F)}{k_B T} \right], \quad N_c = 2 \left(\frac{2\pi m^* k_B T}{h^2} \right)^{3/2} \quad (\text{A.14})$$

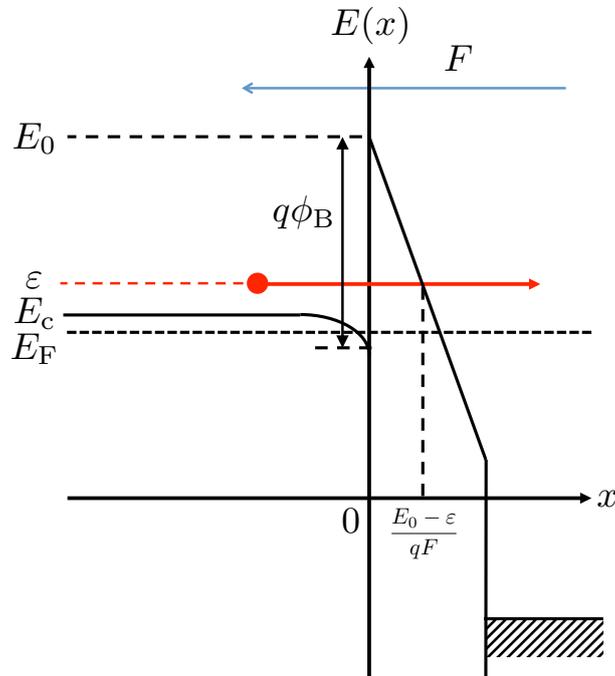
に対し、n 型半導体の状態 ($E_c - E_F \ll 1$) を使い、(A.13) を書き直すと

$$J_{\text{TE}} = A^* T^2 \exp\left[-\frac{q(\phi_B - V)}{k_B T}\right], \quad A^* = \frac{4\pi q m^* k_B^2}{h^3} \quad (\text{A.15})$$

となり、Thermionic emission の電流密度 J_{TE} が求まった。

付録 B

Fowler-Nordheim トンネル伝導機構



n-type Semiconductor/Insulator/Metal

図 B.1 n 型半導体の MIS 構造における Fowler-Nordheim 伝導機構。 q は電子電荷、 ϕ_B は半導体-絶縁体のバリア高さ、 F は絶縁膜にかかる電界、 ε は電子のエネルギー、 E_F は半導体のフェルミ準位、 E_c は半導体の伝導帯

MIS 構造に対して、図 B.1 に示すような強い電場 E が印加されているとき、三角ポテンシャルが生じる。このときのトンネル電流密度 J_{FN} (FN: Fowler-Nordheim) を考える。

エネルギー $E(x)$ は

$$E(x) = E_0 - qFx \quad (\text{B.1})$$

として表す事ができる。このときのポテンシャル障壁の透過率 T に対する WKB (Wentzel-

Kramers-Brillouin) 近似式は

$$T \sim \exp[-2\gamma], \quad \gamma = \frac{1}{\hbar} \int_{x_1=0}^{x_2=(E_0-\varepsilon)/qF} \sqrt{2m^*(E(x) - \varepsilon)} dx \quad (\text{B.2})$$

となる。ここで

$$\gamma = \frac{\sqrt{2m^*}}{\hbar} \int_0^{(E_0-\varepsilon)/qF} \sqrt{E_0 - \varepsilon - qFx} dx \quad (\text{B.3})$$

$$= \frac{2\sqrt{2m^*}}{3\hbar qF} (E_0 - \varepsilon)^{3/2} \quad (\text{B.4})$$

となるので、透過率 T は

$$T(\varepsilon) \sim \exp \left[-\frac{4\sqrt{2m^*}}{3\hbar qF} (E_0 - \varepsilon)^{3/2} \right] \quad (\text{B.5})$$

となる。このとき、高温の状況を除外できるのならば、高エネルギーの電子からの寄与は無視できて、トンネル電流密度 J_{FN} が $\varepsilon \sim E_{\text{F}}$ 、すなわち $V_0 - \varepsilon \simeq q\phi_{\text{B}}$ における電子によって発生する。

次に、このときの J_{FN} を求める。まず、3次元速度空間において、半導体から障壁へ入射する電子の電流密度

$$J_x = q \int_0^\infty dv_x \int_{-\infty}^\infty dv_y \int_{-\infty}^\infty dv_z [v_x f(\mathbf{v})] \quad (\text{B.6})$$

を考える。ここで、 q は電荷、 v_x, v_y, v_z はそれぞれ 3次元空間の x, y, z 方向の速度成分、 $f(v)$ は電子密度の速度分布であり、Fermi 分布に従うとする。Fermi 準位以下の状態だけが完全に電子に占領されている低温極限については、Fermi 球の内部のみが全電子によって満たされている状態を考えればよいので、

$$f(\mathbf{v}) = \frac{n}{\frac{4}{3}\pi v_{\text{F}}^3} \theta(v_{\text{F}} - |\mathbf{v}|) = \frac{3n}{4\pi v_{\text{F}}^3} \theta(v_{\text{F}} - |\mathbf{v}|) \quad (\text{B.7})$$

となる。ここで、 n は電子密度、 v_{F} は Fermi 速度、 θ は階段関数である。式 (B.7) より式 (B.6) は

$$J_x = q \int_0^\infty dv_x \int_{-\infty}^\infty dv_y \int_{-\infty}^\infty dv_z \left[v_x \frac{3n}{4\pi v_{\text{F}}^3} \theta(v_{\text{F}} - |\mathbf{v}|) \right] \quad (\text{B.8})$$

$$= q \int_0^\infty dv_x \int_{-\infty}^\infty dv_y \int_{-\infty}^\infty dv_z \left[v_x \frac{3n}{4\pi v_{\text{F}}^3} \theta(v_{\text{F}} - \sqrt{v_x^2 + v_y^2 + v_z^2}) \right] \quad (\text{B.9})$$

ここで、 v_x, v_y を極座標 r, φ に変換すると

$$J_x = q \int_0^\infty dv_x \int_0^{2\pi} d\varphi \int_0^\infty dr \left[rv_x \frac{3n}{4\pi v_F^3} \theta(v_F - \sqrt{v_x^2 + r^2}) \right] \quad (\text{B.10})$$

$$= q \int_0^\infty dv_x \int_0^\infty dr \left[2\pi r v_x \frac{3n}{4\pi v_F^3} \theta(v_F - \sqrt{v_x^2 + r^2}) \right] \quad (\text{B.11})$$

$$= q \int_0^{v_F} dv_x \int_0^{\sqrt{v_F^2 - v_x^2}} dr \left[2\pi r v_x \frac{3n}{4\pi v_F^3} \right] \quad (\text{B.12})$$

$$= q \int_0^{v_F} dv_x \left[\pi (v_F^2 - v_x^2) v_x \frac{3n}{4\pi v_F^3} \right] \quad (\text{B.13})$$

となる。

一方で、3次元波数空間におけるフェルミ球の体積を考える。n型半導体(金属的であるとする)のそれぞれの長さ(量子井戸の長さ)を L とし、それぞれの軸方向での格子点の間隔を $2\pi/L$ とすると、1つの格子点が占める体積は $(2\pi/L)^3$ となる。また、電子の総数を N とすると、1つ量子状態にスピンの上と下向きの2つの電子が入ることができるので、フェルミ球の格子点の総数は $N/2$ となる。よって、フェルミ球の体積は

$$\left(\frac{2\pi}{L} \right)^3 \frac{N}{2} \quad (\text{B.14})$$

となる。ここで、3次元波数空間におけるフェルミ球の半径を k_F とおくと、フェルミ球の体積は、ド・ブロイの関係より

$$\frac{4}{3}\pi k_F^3 = \frac{4}{3}\pi \left(\frac{2m^*}{\hbar^2} E_F \right)^3 \quad (\text{B.15})$$

となる。今、式 (B.14) と式 (B.15) は等しいので

$$\frac{4}{3}\pi \left(\frac{2m^*}{\hbar^2} E_F \right)^3 = \left(\frac{2\pi}{L} \right)^3 \frac{N}{2} \quad (\text{B.16})$$

$$\Rightarrow E_F = \frac{\hbar^2}{2m^*} \left(\frac{3\pi^2 N}{L^3} \right)^{2/3} \quad (\text{B.17})$$

$$\Rightarrow \frac{1}{2} m^* v_F^2 = \frac{\hbar^2}{2m^*} \left(\frac{3\pi^2 N}{L^3} \right)^{2/3} \quad (\text{B.18})$$

$$\Rightarrow v_F = \frac{\hbar}{m^*} (3\pi^2 n)^{1/3}, \quad \left(n = \frac{N}{L^3} \right). \quad (\text{B.19})$$

よって、式 (B.19) と $E_F = \frac{1}{2} m^* v_F^2$, $E_x = \frac{1}{2} m^* v_x^2$ の関係を用いると式 (B.13) は、

$$J_x = q \int_0^{E_F} dE_x \left[\frac{\pi}{m^*} \left(\frac{E_F - E_x}{m^*} \right) \frac{3n}{4\pi \left(\frac{\hbar^3}{m^{*3}} 3\pi^2 n \right)} \right] \quad (\text{B.20})$$

$$= \int_0^{E_F} dE_x [\alpha (E_F - E_x)], \quad \left(\alpha = \frac{qm^*}{2\pi^2 \hbar^3} \right). \quad (\text{B.21})$$

よって、障壁に入射する電流のエネルギー分布が求まった。したがってトンネル電流密度 J_{FN} は

式 (B.5) の透過率 T との積であるから

$$J_{\text{FN}} = \int_0^{E_{\text{F}}} dE_x [\alpha(E_{\text{F}} - E_x)T(E_x)] \quad (\text{B.22})$$

$$= \int_0^{E_{\text{F}}} dE_x \left[\alpha(E_{\text{F}} - E_x) \exp \left(-\frac{4\sqrt{2m^*}}{3\hbar qF} (E_0 - E_x)^{\frac{3}{2}} \right) \right] \quad (\text{B.23})$$

$$= \int_0^{E_{\text{F}}} dE_x \left[\alpha(E_{\text{F}} - E_x) \exp \left(-\beta(E_0 - E_x)^{\frac{3}{2}} \right) \right], \quad \left(\beta = \frac{4\sqrt{2m^*}}{3\hbar qF} \right) \quad (\text{B.24})$$

となる。今、 $T(E_x)$ は E_x が小さくなると急激に減少する関数なので、積分範囲の下限を $-\infty$ にすることが許される。また、低温極限を考えているので、図 B.1 における障壁については $q\phi_{\text{B}} \simeq V_0 - E_{\text{F}}$ とすることができ、 $T(E_x)$ の指数部分のエネルギー依存因子を E_{F} 近傍で Taylor 展開すると

$$(E_0 - E_x)^{\frac{3}{2}} \simeq (q\phi_{\text{B}} - (E_x - E_{\text{F}}))^{\frac{3}{2}} \quad (\text{B.25})$$

$$\sim q\phi_{\text{B}}^{\frac{3}{2}} - \frac{3}{2}(q\phi_{\text{B}})^{\frac{1}{2}}(E_x - E_{\text{F}}) \quad (\text{B.26})$$

となる。よって、 J_{FN} は

$$J_{\text{FN}} = \int_0^{E_{\text{F}}} dE_x \left[\alpha(-(E_x - E_{\text{F}})) \exp \left(-\beta(q\phi_{\text{B}})^{\frac{3}{2}} \right) \exp \left(\frac{3}{2}\beta(q\phi_{\text{B}})^{\frac{1}{2}}(E_x - E_{\text{F}}) \right) \right] \quad (\text{B.27})$$

となる。ここで、 $\xi = E_x - E_{\text{F}}$ とおいて、部分積分を行うと

$$J_{\text{FN}} = \int_{-E_{\text{F}}}^0 d\xi \left[-\alpha\xi \exp \left(-\beta(q\phi_{\text{B}})^{\frac{3}{2}} \right) \exp \left(\frac{3}{2}\beta(q\phi_{\text{B}})^{\frac{1}{2}}\xi \right) \right] \quad (\text{B.28})$$

$$= -\alpha \exp \left[-\beta(q\phi_{\text{B}})^{\frac{3}{2}} \right] \int_{-E_{\text{F}}}^0 d\xi [\xi \exp(S\xi)], \quad \left(S = \frac{3}{2}\beta(q\phi_{\text{B}})^{\frac{1}{2}} \right) \quad (\text{B.29})$$

$$= -\alpha \exp \left[-\beta(q\phi_{\text{B}})^{\frac{3}{2}} \right] \left(-\frac{1}{S^2} + \frac{E_{\text{F}} \exp[-SE_{\text{F}}]}{S} + \frac{\exp[-SE_{\text{F}}]}{S^2} \right) \quad (\text{B.30})$$

$$\simeq \frac{\alpha}{S^2} \exp \left[-\beta(q\phi_{\text{B}})^{\frac{3}{2}} \right] \quad \because \exp[-SE_{\text{F}}] \ll 1 \quad (\text{B.31})$$

$$= \frac{4\alpha}{9\beta^2 q\phi_{\text{B}}} \exp \left[-\beta(q\phi_{\text{B}})^{\frac{3}{2}} \right] \quad (\text{B.32})$$

$$= \frac{4q^3 E^2}{16\pi^2 \hbar q\phi_{\text{B}}} \exp \left[-\frac{4\sqrt{2m^*}(q\phi_{\text{B}})^{3/2}}{3q\hbar F} \right] \quad (\text{B.33})$$

$$\propto F^2 \exp \left[-\frac{4\sqrt{2m^*}(q\phi_{\text{B}})^{3/2}}{3q\hbar F} \right] \quad (\text{B.34})$$

となり、 J_{FN} が求まる。

付録 C

Poole-Frenkel 伝導機構

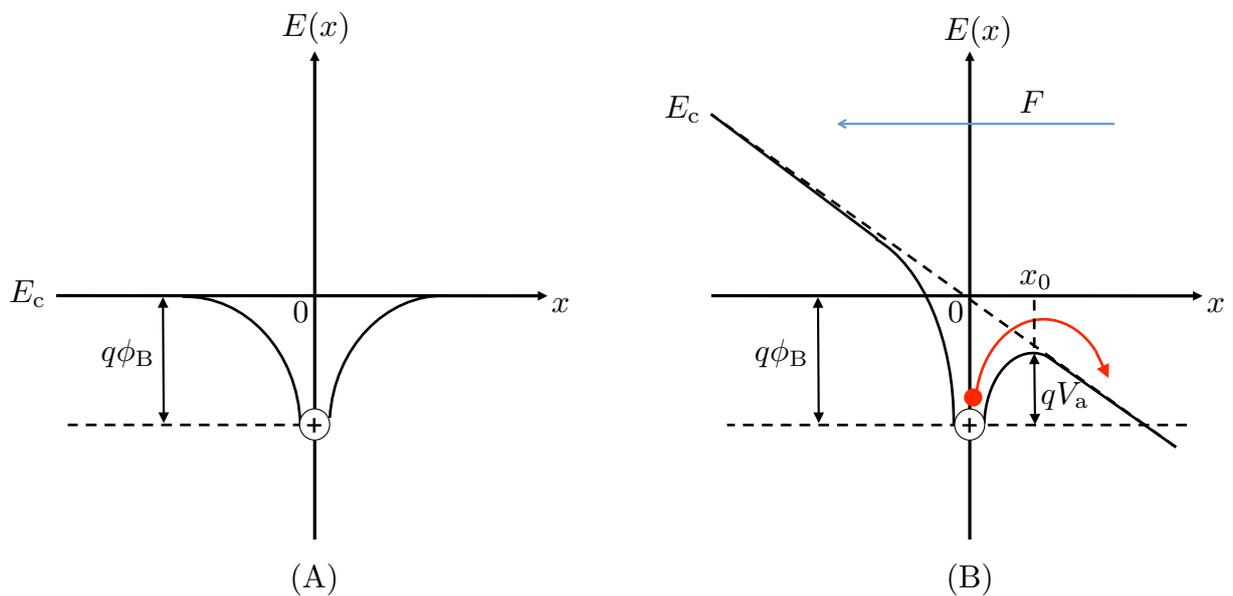


図 C.1 (A) 絶縁体中におけるトラップポテンシャル (B) 絶縁体中における Poole-Frenkel 伝導機構。 F は絶縁体にかかる電界、 $q\phi_B$ はトラップポテンシャル深さ、 qV_a はバリア高さ、 E_c は半導体の伝導帯

絶縁体中において、図 C.1(A) のような深さ ϕ_B のクローンポテンシャル型のトラップポテンシャルが存在する場合を考える。このとき、図 C.1(B) のように電界 F をかけると、トラップポテンシャルのバリア高さが非対称になり、バリアの低い方へ電子がドリフトしていくようになる。このときの電流密度 J_{PF} (PF: Poole-Frenkel) を考える。

J_{PF} は、

$$J_{PF} = ne\mu F \quad (\text{C.1})$$

と表せられる。ここで、 n は電子密度、 e は素電荷、 μ は電子の移動度である。

まず、 n について考える。トラップポテンシャル $V_{\text{trap}}(x)$ は、クーロンポテンシャル型なので

$$V_{\text{trap}}(x) = -\frac{q}{4\pi k\epsilon_0 x} \quad (\text{C.2})$$

として表す事ができる。ここで、 q はトラップポテンシャルを生成させる電荷量、 k は比誘電率、 ϵ_0 は真空の誘電率である。次に、電界 F がかかっている場合、この電界ポテンシャル $V_{\text{ef}}(x)$ は、

$$V_{\text{ef}}(x) = -Fx \quad (\text{C.3})$$

である。よって、図 C.1(b) の実線のポテンシャル $V(x)$ は、トラップポテンシャルと電界ポテンシャルの和となり、

$$V(x) = V_{\text{trap}}(x) + V_{\text{ef}}(x) = -\frac{q}{4\pi k\epsilon_0 x} - Fx \quad (\text{C.4})$$

と表せる。伝導電子にとってのバリア高さ V_a のピークを求めるには、式 (C.4) の極大値を求めれば良いので、

$$\left. \frac{dV(x)}{dx} \right|_{x=x_0} = 0 \quad (\text{C.5})$$

$$\Rightarrow \frac{q}{4\pi k\epsilon_0 x_0^2} - F = 0 \quad (\text{C.6})$$

$$\Rightarrow x_0 = \sqrt{\frac{q}{4\pi k\epsilon_0 F}}, \quad (x > 0) \quad (\text{C.7})$$

となって、バリア高さ V_a は、

$$V_a = |\phi_B - V(x_0)| \quad (\text{C.8})$$

$$= \phi_B - \sqrt{\frac{qF}{\pi k\epsilon_0}} \quad (\text{C.9})$$

となる。電子がバリアを熱的に越えていく確率はボルツマンの原理に従うと考えられるので、

$$n \propto \exp\left[-\frac{qV_a}{k_B T}\right] \quad (\text{C.10})$$

となる。ここで、 q は電子の電荷の大きさ、 k_B はボルツマン因子、 T は系の温度である。よって、 J_{PF} は式 (C.1) より、

$$J_{\text{PF}} \propto F \exp\left[-\frac{q}{k_B T} \left(\phi_B - \sqrt{\frac{qF}{\pi k\epsilon_0}}\right)\right] \quad (\text{C.11})$$

となり J_{PF} が求まった。

付録 D

電子サイクロトロン共鳴 (ECR) スパッタリングによる AlN の電気的特性

本論では述べなかった ECR スパッタリングにより成膜した AlN の電気的特性について述べる。評価の方法としては、AlTiO の場合と同様に、III-V 族化合物半導体として一般的な GaAs(001) 上に成膜をおこなった。さらに、AlN/Al₂O₃/GaAs(001) 構造も作製し、比較検討した。作製プロセスは、AlN 成膜を ECR スパッタで行うことと Al₂O₃ の熱処理を行っていない以外は 2 章で述べた AlTiO/GaAs(001) MIS 構造作製と同じであるため省略する。図 D.1 に作製した AlN/Al₂O₃/GaAs(001) MIS 構造および AlN/GaAs(001) MIS 構造の寸法を示す。

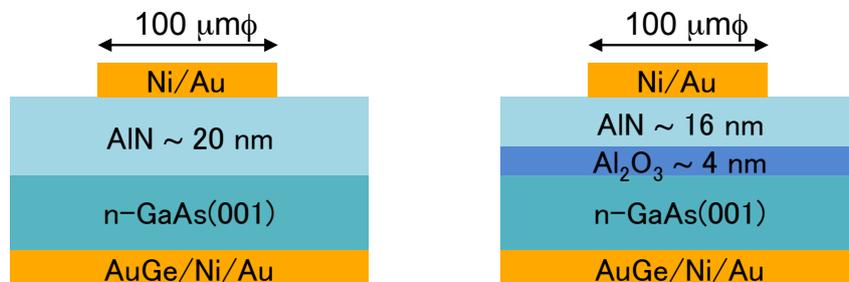


図 D.1 AlN/Al₂O₃/GaAs(001) MIS 構造および AlN/GaAs(001) MIS 構造

AlN の絶縁性を調べるため、得られた MIS 構造の室温における電流 (I)-電圧 (V) 特性を図 D.2 に示す。両者ともに高い絶縁性が得られていることが分かった。

界面評価のために C - V 特性評価を行った。比較のために、2.6 節で述べた Al₂O₃/GaAs MIS および AlTiO ($x : y = 0.73 : 0.27$)/GaAs MIS の室温における C - V 特性もあわせて図 D.3 に示す。 $V < 0$ においては、Al₂O₃/GaAs、Al_xTi_yO/GaAs および AlN/Al₂O₃/GaAs は空乏化している事が分かるのに対して、AlN/GaAs は空乏化しない周波数帯域がある。基板へのダメージの少ない ALD Al₂O₃ を用いた AlN/Al₂O₃/GaAs は、比較的良好的な界面を得られていることから、InAs/high- k /low- k 構造作製において、InAs/Al_xTi_yO/AlN を採用している。

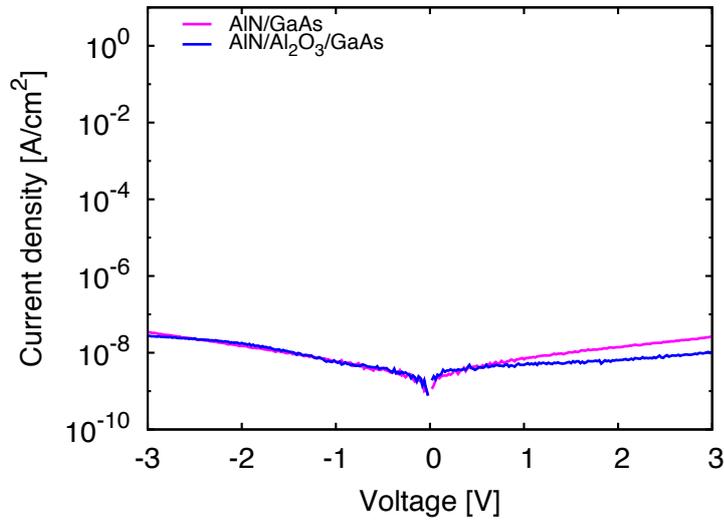


図 D.2 室温における AlN/Al₂O₃/GaAs(001) MIS 構造および AlN/GaAs(001) MIS 構造の電流 (I)-電圧 (V) 特性。

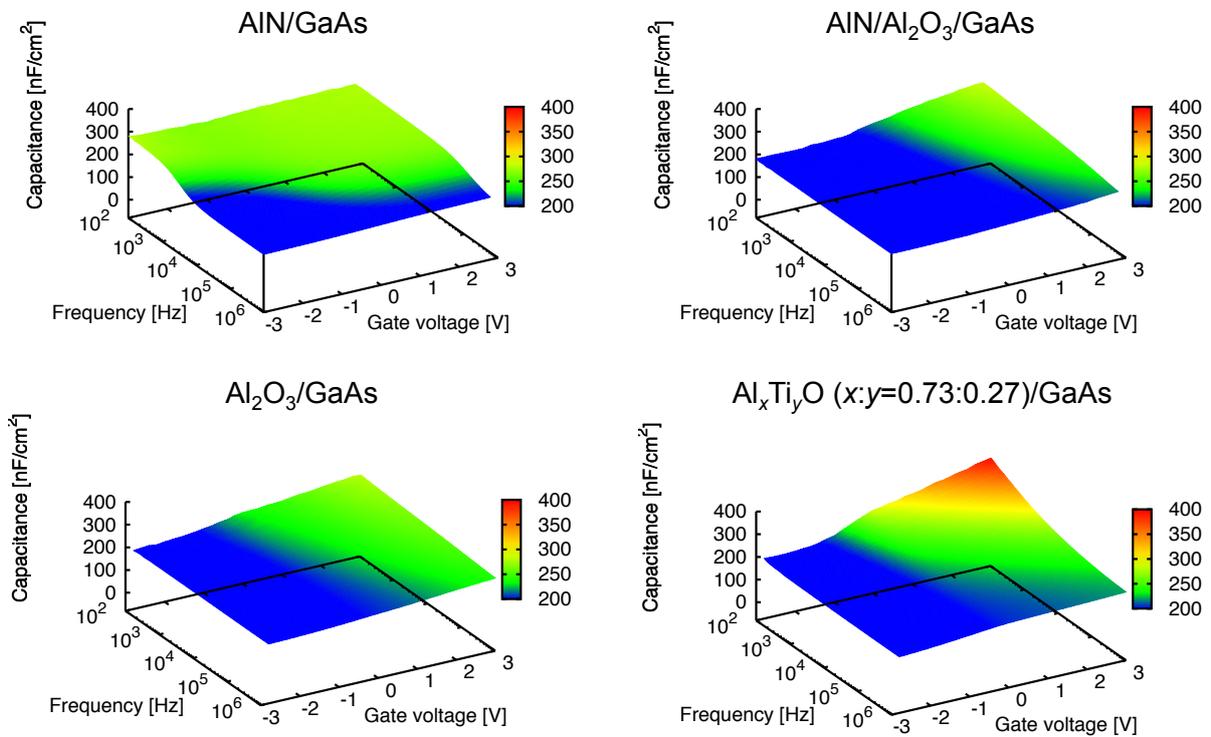


図 D.3 室温における MIS 構造の容量 (C)-電圧 (V) 特性。

参考文献

- [1] I. Ferain, C. A. Colinge, and J.-P. Colinge: *Nature* **479** (2011) 310.
- [2] 2011 ITRS Edition.
- [3] G. E. Moore: *Electronics Magazine* Vol. 38, No. 8 (April 19, 1965).
- [4] 2005 ITRS JEITA 和訳.
- [5] H. Hayashi, K. Kikuchi, and T. Yamaguchi: *Appl. Phys. Lett.* **37** (1980) 404.
- [6] K.-W. Lee, P.-W. Sze, Y.-J. Lin, N.-Y. Yang, M.-P. Houng, and Y.-H. Wang: *IEEE Electron Device Lett.* **26** (2005) 864.
- [7] M. Alomari, F. Medjdoub, J. F. Carlin, E. Feltin, N. Grandjean, A. Chuvilin, U. Kaiser, C. Gaquiere, and E. Kohn: *IEEE Electron Device Lett.* **30** (2009) 1131.
- [8] G. D. Wilk, R. M. Wallace, and J. M. Anthony: *J. Appl. Phys.* **89** (2001) 5243.
- [9] P. D. Ye, G. D. Wilk, J. Kwo, B. Yang, H. J. L. Gossmann, M. Frei, S. N. G. Chu, J. P. Mannaerts, M. Sergent, M. Hong, K. K. Ng, and J. Bude: *IEEE Electron Device Lett.* **24** (2003) 209.
- [10] P. D. Ye, G. D. Wilk, B. Yang, J. Kwo, H.-J. L. Gossmann, M. Hong, K. K. Ng, and J. Bude: *Appl. Phys. Lett.* **84** (2004) 434.
- [11] P. D. Ye, B. Yang, K. K. Ng, J. Bude, G. D. Wilk, S. Halder, and J. C. M. Hwang: *Appl. Phys. Lett.* **86** (2005) 063501.
- [12] P. D. Ye, G. D. Wilk, B. Yang, J. Kwo, S. N. G. Chu, S. Nakahara, H.-J. L. Gossmann, J. P. Mannaerts, M. Hong, K. K. Ng, and J. Bude: *Appl. Phys. Lett.* **83** (2003) 180.
- [13] M. L. Huang, Y. C. Chang, C. H. Chang, Y. J. Lee, P. Chang, J. Kwo, T. B. Wu, and M. Hong: *Appl. Phys. Lett.* **87** (2005) 252104.
- [14] C. L. Hinkle, A. M. Sonnet, E. M. Vogel, S. McDonnell, G. J. Hughes, M. Milojevic, B. Lee, F. S. Aguirre-Tostado, K. J. Choi, H. C. Kim, J. Kim, and R. M. Wallace: *Appl. Phys. Lett.* **92** (2008) 071901.
- [15] E. P. Gusev, M. Copel, E. Cartier, I. J. R. Baumvol, C. Krug, and M. A. Gribelyuk: *Appl. Phys. Lett.* **76** (2000) 176.
- [16] M. Park, J. Koo, J. Kim, H. Jeon, C. Bae, and C. Krug: *Appl. Phys. Lett.* **86** (2005)

- 252110.
- [17] J. Robertson: Rep. Prog. Phys. **69** (2006) 327.
- [18] N. Goel, P. Majhi, C. O. Chui, W. Tsai, D. Choi, and J. S. Harris: Appl. Phys. Lett. **89** (2006) 163517.
- [19] N. Goel, D. Heh, S. Koveshnikov, I. Ok, S. Oktyabrsky, V. Tokranov, R. Kambhampati, M. Yakimov, Y. Sun, P. Pianetta, C. K. Gaspe, . B. Santos, J. Lee, S. Datta, P. Majhi, and W. Tsai: *2008 IEEE International Electron Devices Meeting 2008*) p. 1.
- [20] E. Miranda, J. Sune, T. Das, C. Mahata, and C. K. Maiti: J. Appl. Phys. **112** (2012) 064113.
- [21] C. Mahata, S. Mallik, T. Das, C. K. Maiti, G. K. Dalapati, C. C. Tan, C. K. Chia, H. Gao, M. K. Kumar, S. Y. Chiam, H. R. Tan, H. L. Seng, D. Z. Chi, and E. Miranda: Appl. Phys. Lett. **100** (2012) 062905.
- [22] A. Kahouli, O. Lebedev, V. H. Dao, M. B. Elbahri, W. Prellier, and U. Lüders: Appl. Phys. Lett. **109** (2016) 202901.
- [23] O. Auciello, W. Fan, B. Kabius, S. Saha, J. A. Carlisle, R. P. H. Chang, C. Lopez, E. A. Irene, and R. A. Baragiola: Appl. Phys. Lett. **86** (2005) 042904.
- [24] I. Soga, S. Hayashi, Y. Ohno, S. Kishimoto, K. Maezawa, and T. Mizutani: Electron. Lett. **41** (2005) 1275.
- [25] W. Chen, P. Chen, J. E. Pulsifer, T. L. Alford, T. F. Kuech, and S. S. Lau: Appl. Phys. Lett. **92** (2008) 212109.
- [26] Y. Furukawa, H. Yonezu, Y. Morisaki, S.-Y. Moon, S. Ishiji, and A. Wakahara: Jpn. J. Appl. Phys. **45** (2006) L920.
- [27] M. Rosker, V. Greanya, and T.-H. Chang: *Compound Semiconductor Integrated Circuits Symposium, 2008. CSIC '08. IEEE 2008*) p. 1.
- [28] M. Takushima, Y. Kajikawa, Y. Kuya, M. Shiba, and K. Ohnishi: Jpn. J. Appl. Phys. **47** (2008) 1469.
- [29] M. Yokoyama, T. Yasuda, H. Takagi, H. Yamada, N. Fukuhara, M. Hata, M. Sugiyama, Y. Nakano, M. Takenaka, and S. Takagi: Appl. Phys. Express **2** (2009) 124501.
- [30] A. Gutierrez-Aitken, P. Chang-Chien, W. Phan, D. Scott, B. Oyama, R. Sandhu, J. Zhou, P. Nam, K. Hennig, M. Parlee, B. Poust, K. Thai, C. Geiger, A. Oki, and R. Kagiwada: *Microwave Symposium Digest, 2009. MTT '09. IEEE MTT-S International 2009*) p. 1109.
- [31] S. Takagi, S.-H. Kim, M. Yokoyama, R. Zhang, N. Taoka, Y. Urabe, T. Yasuda, H. Yamada, O. Ichikawa, N. Fukuhara, M. Hata, and M. Takenaka: Solid-State Electron. **88** (2013) 2.
- [32] M. Konagai, M. Sugimoto, and K. Takahashi: J. Cryst. Growth **45** (1978) 277.
- [33] E. Yablonovitch, T. Gmitter, J. P. Harbison, and R. Bhat: Appl. Phys. Lett. **51** (1987)

- 2222.
- [34] R. A. Mena, S. E. Schacham, P. G. Young, E. J. Haugland, and S. A. Alterovitz: *J. Appl. Phys.* **74** (1993) 3970.
- [35] E. Yablonovitch, D. M. Hwang, T. J. Gmitter, L. T. Florez, and J. P. Harbison: *Appl. Phys. Lett.* **56** (1990) 2419.
- [36] K. J. Friedland, A. Riedel, H. Kostial, M. Hörnicke, R. Hey, and K. H. Ploog: *J. Electron. Mater.* **30** (2001) 817.
- [37] Y. Jeong, M. Shindo, M. Akabori, and T. Suzuki: *Appl. Phys. Express* **1** (2008) 021201.
- [38] H. Takita, N. Hashimoto, C. T. Nguyen, M. Kudo, M. Akabori, and T. Suzuki: *Appl. Phys. Lett.* **97** (2010) 012102.
- [39] M. Ogihara, H. Fujiwara, M. Mutoh, T. Suzuki, T. Igari, T. Sagimori, H. Kurokawa, T. Kaneto, H. Furuta, I. Abiko, and M. Sakuta: *Electron. Lett.* **42** (2006) 881.
- [40] J. J. Schermer, P. Mulder, G. J. Bauhuis, M. M. A. J. Voncken, J. van Deelen, E. Haverkamp, and P. K. Larsen: *Phys. Status Solidi A* **202** (2005) 501.
- [41] J. C. Fan, C. P. Lee, J. A. Hwang, and J. H. Hwang: *IEEE Electron Device Lett.* **16** (1995) 393.
- [42] D. M. Shah, W. K. Chan, C. Caneau, T. J. Gmitter, J.-I. Song, B. P. Hong, P. F. Micelli, and F. D. Rosa: *IEEE Trans. Electron Devices* **42** (1995) 1877.
- [43] P. G. Young, S. A. Alterovitz, R. A. Mena, and E. D. Smith: *IEEE Trans. Electron Devices* **40** (1993) 1905.
- [44] Y. Jeong, H. Choi, and T. Suzuki: *J. Cryst. Growth* **301-302** (2007) 235.
- [45] T. Ashley, A. R. Barnes, L. Buckle, S. Datta, A. B. Dean, M. T. Emery, M. Fearn, D. G. Hayes, K. P. Hilton, R. Jefferies, T. Martin, K. J. Nash, T. J. Phillips, W. A. Tang, P. J. Wilding, and R. Chau: *Solid-State and Integrated Circuits Technology, 2004. Proceedings. 7th International Conference on*: Vol. 3 2004) p. 2253 vol.3.
- [46] S. Sze, and K. K. Ng: *Physics of Semiconductor Devices Third Edition* (WILEY, 2006).
- [47] H. Ko, K. Takei, R. Kapadia, S. Chuang, H. Fang, P. W. Leu, K. Ganapathi, E. Plis, H. S. Kim, S.-Y. Chen, M. Madsen, A. C. Ford, Y.-L. Chueh, S. Krishna, S. Salahuddin, and A. Javey: *Nature* **468** (2010) 286.
- [48] H. Yamaguchi, R. Dreyfus, Y. Hirayama, and S. Miyashita: *Appl. Phys. Lett.* **78** (16) (2001) 2372.
- [49] M. Takushima, Y. Kajikawa, Y. Kuya, M. Shiba, and K. Ohnishi: *Jpn. J. Appl. Phys.* **47** (2008) 1469.
- [50] C. Thanh Nguyen, H.-A. Shih, M. Akabori, and T. Suzuki: *Appl. Phys. Lett.* **100** (2012) 232103.

- [51] S. P. Le, T. Ui, and T. Suzuki: *Appl. Phys. Lett.* **107** (2015) 192103.
- [52] L. V. Keldysh: *JETP Letters* **29** (1979) 658.
- [53] D. Jena, and A. Konar: *Phys. Rev. Lett.* **98** (2007) 136805.
- [54] R. Grubbs, C. Nelson, N. Steinmetz, and S. George: *Thin Solid Films* **467** (2004) 16.
- [55] J.-H. Kim, J.-Y. Kim, and S.-W. Kang: *J. Appl. Phys.* **97** (9).
- [56] 田中浩三, 田沼繁夫, 堂前和彦, 二澤宏司: *X線光電子分光法* (丸善, 1998).
- [57] T. Ui, M. Kudo, and T. Suzuki: *Phys. Status Solidi C* **10** (2013) 1417.
- [58] S. Hufner: *Photoelectron Spectroscopy 3rd edition* (Springer, 2003).
- [59] A. Thompson, and D. Vaughan: *X-RAY DATA BOOKLET* (Lawrence Berkeley National Laboratory, 2009).
- [60] H. B. Michaelson: *J. Appl. Phys.* **48** (1977) 4729.
- [61] M. J. Biercuk, D. J. Monsma, C. M. Marcus, J. S. Becker, and R. G. Gordon: *Appl. Phys. Lett.* **83** (2003) 2405.
- [62] N. V. Nguyen, A. V. Davydov, D. Chandler-Horowitz, and M. M. Frank: *Appl. Phys. Lett.* **87** (2005) 192903.
- [63] S. Sayan, N. V. Nguyen, J. Ehrstein, T. Emge, E. Garfunkel, M. Croft, X. Zhao, D. Vanderbilt, I. Levin, E. P. Gusev, H. Kim, and P. J. McIntyre: *Appl. Phys. Lett.* **86** (2005) 152902.
- [64] C. D. Volpe, D. Maniglio, M. Brugnara, S. Siboni, and M. Morra: *J. Colloid. Interf. Sci.* **271** (2004) 434.
- [65] C. J. Van Oss, M. K. Chaudhury, and R. J. Good: *Chem. Rev.* **88** (1988) 927.
- [66] M. S. Carpenter, M. R. Melloch, and T. E. Dungan: *Appl. Phys. Lett.* **53** (1988) 66.
- [67] J.-F. Fan, H. Oigawa, and Y. Nannichi: *Jpn. J. Appl. Phys.* **27** (1988) L2125.
- [68] B. Brennan, M. Milojevic, C. Hinkle, F. Aguirre-Tostado, G. Hughes, and R. Wallace: *Appl. Surf. Sci.* **257** (2011) 4082.
- [69] 御子柴宣夫: *半導体の物理 (半導体工学シリーズ)* (培風館, 1982).
- [70] R. H. Fowler, and L. Nordheim: *Proc. Roy. Soc. A* **119** (1928) 173.
- [71] J. Frenkel: *Phys. Rev.* **54** (1938) 647.
- [72] M. L. Huang, Y. C. Chang, C. H. Chang, T. D. Lin, J. Kwo, T. B. Wu, and M. Hong: *Appl. Phys. Lett.* **89** (2006) 012903.
- [73] D. Shahrjerdi, E. Tutuc, and S. K. Banerjee: *Appl. Phys. Lett.* **91** (2007) 063501.
- [74] M. L. Huang, Y. C. Chang, Y. H. Chang, T. D. Lin, J. Kwo, and M. Hong: *Appl. Phys. Lett.* **94** (2009) 052106.
- [75] S. P. Le, T. Ui, T. Q. Nguyen, H.-A. Shih, and T. Suzuki: *J. Appl. Phys.* **119** (2016) 204503.

-
- [76] N. F. Mott: *Philos. Mag.* **24** (1971) 911.
- [77] D. S. Jeong, H. B. Park, and C. S. Hwang: *Appl. Phys. Lett.* **86** (2005) 072903.
- [78] J. G. Simmons: *Phys. Rev.* **155** 657.
- [79] H. Takita, N. Hashimoto, C. T. Nguyen, M. Kudo, M. Akabori, and T. Suzuki: *Appl. Phys. Lett.* **97** (2010) 012102.
- [80] T. Ui, R. Mori, S. P. Le, Y. Oshima, and T. kazu Suzuki: *AIP Advances* **7** (2017) 055303.
- [81] A. Gold: *Solid State Commun.* **60** (1986) 531.
- [82] A. Gold: *Phys. Rev. B* **35** (1987) 723.
- [83] H. Sakaki, T. Noda, K. Hirakawa, M. Tanaka, and T. Matsusue: *Appl. Phys. Lett.* **51** (1987) 1934.
- [84] C. R. Bolognesi, H. Kroemer, and J. H. English: *Appl. Phys. Lett.* **61** (1992) 213.
- [85] T. Ishihara, K. Uchida, J. Koga, and S. ichi Takagi: *Jpn. J. Appl. Phys.* **45** (2006) 3125.
- [86] A. Gold: *J. Appl. Phys.* **103** (2008) 043718.
- [87] W. Wurth, J. Stöhr, P. Feulner, X. Pan, K. R. Bauchspiess, Y. Baba, E. Hudel, G. Rucker, and D. Menzel: *Phys. Rev. Lett.* **65** (1990) 2426.
- [88] S. Nigo, M. Kubota, Y. Harada, T. Hirayama, S. Kato, H. Kitazawa, and G. Kido: *J. Appl. Phys.* **112** (2012) 033711.
- [89] J. Shen, J. D. Dow, S. Y. Ren, S. Tehrani, and H. Goronkin: *J. Appl. Phys.* **73** (1993) 8313.
- [90] J. Shen, H. Goronkin, J. D. Dow, and S. Y. Ren: *J. Appl. Phys.* **77** (1995) 1576.
- [91] G. Snider: *1D Poisson/Schrödinger solver* 1996).
- [92] Q. Zhang, R. Li, R. Yan, T. Kosel, H. G. Xing, A. C. Seabaugh, K. Xu, O. A. Kirillov, D. J. Gundlach, C. A. Richter, and N. V. Nguyen: *Appl. Phys. Lett.* **102** (2013) 012101.
- [93] W. Li, Q. Zhang, R. Bijesh, O. A. Kirillov, Y. Liang, I. Levin, L.-M. Peng, C. A. Richter, X. Liang, S. Datta, D. J. Gundlach, and N. V. Nguyen: *Appl. Phys. Lett.* **105** (2014) 213501.
- [94] M. Y. Yang, K. Kamiya, B. Magyari-Köpe, M. Niwa, Y. Nishi, and K. Shiraishi: *Appl. Phys. Lett.* **103** (2013) 093504.
- [95] T. M. Tritt: *Thermal Conductivity: Theory, Properties, and Applications (physics of solids and liquids)* (Springer, 2004).
- [96] 日本化学会: 化学便覧 基礎編 II 改訂 5 版 (丸善, 2004).
- [97] 早水弘一: *テレビジョン* **24** (1970) 981.
- [98] Y. Xu, and D. C. Hopkins: *2014 IEEE Applied Power Electronics Conference and Exposition (APEC 2014)* .
- [99] F. N. Masana: *IEEE T. Compon. Pack. A* **19** (1996) 539.

研究発表

学術論文

1. T. Ui, M. Kudo, and T. Suzuki. “Current conduction mechanisms and breakdown fields of $\text{Al}_x\text{Ti}_y\text{O}/\text{n-GaAs}(001)$ metal-insulator-semiconductor structures”, *physica status solidi (c)* **10** (2013) 1417.
2. S. P. Le, T. Ui and T. Suzuki. ” Low-frequency noise in InAs films bonded on low- k flexible substrates” , *Applied Physics Letters* **107** (2015)192103.
3. S. P. Le, T. Ui, T. Q. Nguyen, H.-A. Shih, and T. Suzuki. ”Low-frequency noise in AlTiO/AlGaIn/GaN metal-insulator-semiconductor heterojunction field-effect transistors” *Journal of Applied Physics* **119** (2016) 204503.
4. T. Ui, R. Mori, S. P. Le, Y. Oshima and T. Suzuki. “An InAs/high- k /low- k structure: Electron transport and interface analysis” , *AIP Advances* **7** (2017) 055303.

国際学会

1. M. Kudo, T. Ui, and T. Suzuki. “Characterization of AlTiO thin films on GaAs(001) as high- k dielectrics” , 40th International Symposium on Compound Semiconductors (ISCS), MoPC-02-05, Kobe, Japan (May 2013).
2. T. Ui, M. Kudo, and T. Suzuki. “ I - V characteristics of $\text{Al}_x\text{Ti}_y\text{O}/\text{GaAs}(001)$ metal-insulator-semiconductor structures” , 11th IEEE International Meeting for Future of Electron Devices, Kansai (IMFEDK), PB-05, Osaka, Japan (June 2013).
3. T. Q. Nguyen, T. Ui, M. Kudo, H.-A. Shih, N. Hashimoto, and T. Suzuki. “Temperature-dependent characteristics of AlTiO/AlGaIn/GaN metal-insulator-semiconductor heterojunction field-effect transistors” , 2014 Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (AWAD2014), 7A-3, Kanazawa, Japan (July, 2014).
4. T. Q. Nguyen, T. Ui, M. Kudo, H.-A. Shih, and T. Suzuki. “Application of AlTiO thin films to AlTiO/AlGaIn/GaN metal-insulator-semiconductor heterojunction field-effect transistors” , 45th Solid State Devices and Materials (SSDM), J-2-2, Fukuoka, Japan (September 2013).
5. S. P. Le , T. Ui, T. Q. Nguyen, H.-A. Shih, and T. Suzuki. “Low-frequency noise in AlTiO/AlGaIn/GaN metal-insulator-semiconductor heterojunction field-effect transistors (MIS-HFETs)” , 47th Solid State Devices and Materials (SSDM), M-2-5, Sapporo, Japan (September 2015).

6. S. Yamaguchi, T. Ui, J. Liang, H.-A. Shih, and T. Suzuki. “Fabrication and characterization of AlTiO/InAlN/AlN/GaN metal-insulator-semiconductor field-effect transistor”, 47th Solid State Devices and Materials (SSDM), M-2-6, Sapporo, Japan (September 2015).
7. S. P. Le, T. Ui, and T. Suzuki. “Low-frequency noise exponents in InAs thin films on flexible or GaAs(001) substrates”, 43rd International Symposium on Compound Semiconductors (ISCS), MoP-ISCS-017, Toyama, Japan (June 2016)
8. T. Ui, R. Mori, S.-P. Le, Y. Oshima, and T. Suzuki. “Fabrication and characterization of InAs/high- k /low- k structures”, 48th Solid State Devices and Materials (SSDM), N-1-04, Tsukuba, Japan (September 2017)

国内学会

1. 宇井利昌, 工藤昌宏, 鈴木寿一. “AlTiO/n-GaAs(001) 金属-絶縁体-半導体構造の電気伝導における Lichtenecker 対数混合則”, 第 61 回 応用物理学会春季学術講演会, 20p-D8-7, 青山学院大学 相模原キャンパス (March 2014).
2. 梁吉慶, 宇井利昌, H.-A. Shih, 山口慎也, 鈴木 寿一. “AlTiO/InAlN/AlN/GaN 金属-絶縁体-半導体電界効果トランジスタにおけるゲートリーク電流の伝導機構”, 第 62 回 応用物理学会春季学術講演会, 12a-A21-1, 東海大 湘南キャンパス (March 2015).
3. 山口慎也, 宇井利昌, 長谷川貴大, 鈴木寿一. “Al₂O₃ あるいは AlTiO ゲート絶縁膜を用いた InAlN-GaN 金属/絶縁体/半導体構造における絶縁体/半導体界面固定電荷”, 第 63 回 応用物理学会春季学術講演会, 22a-W541-7, 東工大 大岡山キャンパス (March 2016).
4. 宇井利昌, 森涼介, S.-P. Le, 大槻圭生, 大島義文, 鈴木寿一. “InAs/high- k /low- k 構造における電子輸送”, 第 64 回 応用物理学会春季学術講演会, 14p-315-15, バンフィコ横浜 (March 2017).

謝辞

本テーマを進めるにあたって、主指導教員である本学 ナノマテリアルテクノロジーセンター 鈴木寿一 教授には、素晴らしい研究環境、ならびに本研究の遂行から本論文の執筆に至るまで、終始大変有効な御指導御鞭撻を賜り深く感謝いたします。研究生活において、種々多様な問題に関する相談やつまらない質問にも粘り強く真摯な返答をして下さり、様々な場面において助けられました。さらに、私生活面においても健康に配慮していただきました。心より御礼申し上げます。

副指導教員である本学 ナノマテリアルテクノロジーセンター赤堀誠志 准教授には、本テーマを進める上で重要な数々のプロセスの指導だけでなく、私では思いつかないような研究に関する考察や情報・所見を賜りました。また、数々の実験装置の詳細を教えて頂き、実験をスムーズに行う上で非常に助かりました。本当に感謝致します。

副テーマ指導教官である本学 大島義文 准教授には、走査型透過電子顕微鏡の知識がほとんどなかった私に、懇切丁寧な御指導と御助言を賜りました。その結果、研究を通してとても多くの知識・見識を得ることができました。誠に感謝致します。

本学 徳光永輔 教授には、博士論文審査の過程において誘電率の異なる接合材料中の電荷が生成する電場についてコメントを頂き、再考する仮定で多くの知識・見識を得ることができました。感謝致します。

富山大学 大学院理工学研究部 前澤宏一 教授には、博士論文審査の過程においてゲート絶縁膜の放熱特性やサテライトピークに関する本質を突く質問を頂きました。努力不足により、解明できないことが多いながらも、再考する機会を与えていただき感謝致します。

本学 鈴木研究室 Le Son Phuong 博士には、デバイス作製に関わる様々な要所で研究を助けていただいただけではなく、ベトナム文化を学ばせていただきとても勉強になりました。後輩の長谷川貴大氏、森涼介氏には、研究生活を送る中で大きな心の支えになっていただきました。特に森氏には、共に研究を進める上で非常に大きな力となって協力していただきました。ここに列挙しきれなかった本学 鈴木・山田・赤堀研究室の先輩方・同期達・後輩達には、大変有効な議論・助言を賜りました。皆様と共にした時間は私の人生にとって貴重な財産です。皆様のますますのご活躍を心よりお祈りいたします。経済的な面だけでなく、いつも応援してくださった両親にも深く感謝いたします。

最後に、多くの方々に助けられ、研究を進める事ができました。今までご支援をくださった皆様に感謝の意を申し上げます。