

Title	資源割り当て駆動パイプラインスケジューリングとその高位合成への応用
Author(s)	萬屋, 俊之
Citation	
Issue Date	2001-03
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/1468
Rights	
Description	金子峰雄, 情報科学研究科, 修士

資源割り当て駆動パイプラインスケジューリングと その高位合成への応用

萬屋 俊之

北陸先端科学技術大学院大学 情報科学研究科

2001 年 2 月 15 日

キーワード: 資源割り当て, パイプラインスケジューリング, 先行制約グラフ, パラメトリックスケジューリンググラフ, 制約枝.

集積回路システムの自動設計においては, 設計階層の最も上位に位置するシステムレベルの記述言語からトップダウン的に, レジスタトランスファー (RT) レベル, 論理レベルの順に下位に位置するそれぞれの階層の記述言語に自動変換する技術が用いられる. その中で高位合成はアルゴリズムレベル動作記述から, レジスタ, 演算器, バスなどで構成された, レジスタ・トランスファー (RT) レベル動作記述を生成する設計技術である. 高位合成は演算器・レジスタ指定問題, 演算スケジューリング問題, 演算器・レジスタ割り当て問題の 3 つの主要な部分問題を含んでおり, 各部分問題の出力をもとに, RT レベル動作記述を生成する. なお, 各部分問題は NP 完全なクラスに属し, 入力サイズの増大に伴い最適解の探索は困難になることが知られている.

従来の高位合成システムにおいては, 演算器の性能, 面積が計算アルゴリズムの実行時間, 回路面積を決める支配要因であるような VLSI (Very Large Scale Integrated circuit) を対象とし, コントロールステップ数, 演算器数の最小化が主な最適化目標であった. そのため, 資源制約型スケジューリングや時間制約型スケジューリングにより, コントロールステップ数や資源数の最小化を目的としたスケジューリングが行われ, その結果を受けて, 演算の演算器への割り当て, データのレジスタへの割り当て等の資源割り当て, 接続関係生成, レイアウト生成の順に実行される逐次最適化が多く採用されていた.

しかし, VLSI 製造技術の発展による回路素子の微細化に伴い, 配線幅が 0.25 ミクロン以下の VLSI が製造されるようになってきており, この微細化の傾向は今後さらに進むことが予想されている. こうした deep submicron VLSI では, 配線幅や配線長に依存する素子間の信号伝達遅延が, 回路動作時間に占める割合が大きくなり, システム性能への影響も無視できなくなっている. そのため配線による信号伝達遅延を考慮した設計を行

うための、コンポーネント間接続関係あるいはフロアプランの最適性を設計の初期段階から考慮した高位合成が必要とされており、このような高位合成として設計の手戻り、あるいは資源割り当てを中心とする最適化などが検討されつつある。

本研究では、資源割り当て空間探索をコアとする高位合成における主要なサブタスクである、演算、データの演算器、レジスタへの割り当てが指定された下でのパイプラインスケジューリングについて検討を行い、資源割り当てから派生する制約を反映したパラメトリックスケジューリンググラフを用いたスケジューリング手法を提案した。

始めに、パイプラインスケジューリング中で、同一資源に割り当てられた演算同士あるいはデータ同士の間の生存期間の重なり回避が、ある整数値 $K_{ab}(R_{af})$ を用いて、 i 回目の繰り返し実行における演算 o_a (i 回目の繰り返し実行中に生成されたデータ d_a) の生存期間が $i - K_{ab}$ 回目の繰り返し実行における o_b ($i - R_{af}$ 回目の繰り返し実行中に生成された d_f) の生存期間に先行し、かつ、 $i - K_{ab}$ 回目の繰り返し実行における o_b ($i - R_{af}$ 回目の繰り返し実行中に生成された d_f) の生存期間が、 $i + 1$ 回目の繰り返し実行における o_a ($i + 1$ 回目の繰り返し実行中に生成された d_a) の生存期間に先行するという制約に帰着されることを示し、これら制約を $K_{ab}(R_{af})$ を未知変数とする先行制約枝として、入力である初期スケジューリンググラフに追加しパラメトリックスケジューリンググラフを生成することとした。これにより、パイプラインスケジューリング問題をこのようにして得られるパラメトリックスケジューリンググラフ上の未知変数を決定する問題に帰着させた。次に決定すべき未知変数の取りうる値の範囲について、演算に関しては、同時に割り当てる 2 演算の一方の終了時刻を基準点とした他方の開始演算までの最長パス長、また、データに関しては、同時に割り当てる 2 データの一方を生成する演算の終了時刻を基準とした他方のデータを消費する演算の終了時刻までの最長パス長を使って範囲指定できることを明らかにした。こうした考察に基づき、変数の範囲計算によって探索空間の縮小と枝刈りを行う分枝限定法により、高速に厳密解の探索を行う手法を提案した。また、範囲内に複数の変数値をもつ場合の唯一解への絞りこみに関する heuristics もあわせて考案した。最後に本スケジューリング手法を SA(Simulated Annealing) に基づく資源割り当て空間探索に組み入れた高位合成システムを試作して、5 次楕円フィルタの合成実験を行い、与えられた資源制約と繰り返し周期の下で、結線数の評価に対して従来得られなかった良好な解を生成することを確認した。これにより、提案手法が 5 次楕円フィルタと同規模の入力に対して、繰り返し周期制約下でモジュール間接続本数最小化のための Simulated Annealing による資源割り当て空間の探索を可能ならしめるものであることを実証した。

初期スケジューリンググラフが強連結でない場合への拡張及び、さらに効率的な heuristics の開発が今後の課題として残されている。