

Title	有機電界効果トランジスタを用いたマルチレベルメモリに関する研究
Author(s)	Tran, Cuong Manh
Citation	
Issue Date	2017-09
Type	Thesis or Dissertation
Text version	ETD
URL	http://hdl.handle.net/10119/14835
Rights	
Description	Supervisor:村田 英幸, マテリアルサイエンス研究科, 博士

氏名	TRAN MANH CUONG		
学位の種類	博士(マテリアルサイエンス)		
学位記番号	博材第 435 号		
学位授与年月日	平成 29 年 9 月 22 日		
論文題目	Studies on multi-level per cell memories based on organic field effect transistors (有機電界効果トランジスタを用いたマルチレベルメモリに関する研究)		
論文審査委員	主査	村田 英幸	北陸先端科学技術大学院大学 教授
		鈴木 寿一	同 教授
		徳光 永輔	同 教授
		富取 正彦	同 准教授
		権 垠相	東北大学 准教授

論文の内容の要旨

Electric memory plays an important role in the operation of many electronic systems such as mobile phones, personal computers, cameras. Organic memory, which was based on carbon-based material has been intensively researched because of their mechanical flexibility, low-cost, and suitability for large area fabrication. An organic memory could be fabricated based on a capacitor, a resistor or an organic field effect transistor (OFET). Among of them, the OFET-based memory has used widely because the capacitor- and resistor-based memories need an external circuit for operation.

The data stored in a single-bit memory is limited because there is only one ON state and one OFF state. To solve this issue, a development of multi-level cell (MLC) memory has been carried out, in which more bits of data could be stored in the same structure of memory. The MLC device should exhibit several ON states. In addition, the replication of ON states should be obtained after a programming/erasing repetition.

In this dissertation, we focused on the organic memory based on a structure of an OFET. In **chapter 2**, we improved the performance of the OFET before applying for a memory application. We found that the mobility (μ) of the OFET could be enhanced significantly when the copper source/drain electrodes were fabricated under high background pressure of 2.5×10^{-5} Torr. This simple technique was applied in our study.

In **chapter 3**, we fabricated a MLC memory using poly (vinyl cinnamate) (PVCN) as the charge trapping layer. The memory OFET showed four logic states with a retention time of 11,000 seconds. The trapped holes at the interface between the PVCN and the silicon dioxide layer were supposed to be the origin of the memory effect in this device. However, this memory exhibited the write-once-read-many

characteristics, in which the stored data could not be erased.

In **chapter 4**, a MLC memory OFET was fabricated using Lithium-ion-encapsulated fullerene ($\text{Li}^+\text{@C}_{60}$) as the charge trapping layer. The memory OFETs with a structure of $\text{Si}^{++}/\text{SiO}_2/\text{Li}^+\text{@C}_{60}/\text{Cyttop}/\text{Pentacene}/\text{Cu}$ exhibited a performance of p-type transistor with a threshold voltage (V_{th}) of -5.98 V and a μ of $0.84 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$. The MLC memory OFETs exhibited a memory window (ΔV_{th}) of approximate 10 V, 16 V, and 32 V under a programming gate voltage of 150 V for 0.5 s, 5 s, and 50 s, and an erasing gate voltage of -150 V for 0.17 s, 1.7 s, and 17 s, respectively. Four logic states were clearly distinguishable in our MLC memory, and its data could be programmed or erased many times. The origin of MLC memory effect in this memory OFET is the trap of electrons in $\text{Li}^+\text{@C}_{60}$ layer.

In **chapter 5**, the operation mechanism of the MLC memory OFET using $\text{Li}^+\text{@C}_{60}$ material was discussed. The origin of the memory effect in our OFETs is supposed to be 2 mechanisms. The first mechanism is the electron trapping at the $\text{Li}^+\text{@C}_{60}$ molecules, which caused by the programming voltage with short duration. An ultraviolet-visible spectroscopy measurement was carried out for an evidence of electrons trapping in the $\text{Li}^+\text{@C}_{60}$ molecules. On the other hand, under longer duration of programming voltage, the $\text{Li}^+\text{@C}_{60}$ molecules could migrate into and ionize the pentacene layer. As the result, the drain current of the OFET increase, which corresponds to the memory effect of the devices

In conclusion, the extremely studies on the charge trapping MLC memory OFET have been carried out. From the experimental data, we conduce that our memories have high potential applications for flexible storage, where the silicon wafer could be replaced by a plastic substrate.

Keyword: *multi-level cell, memory OFET, Thin film transistor, Lithium-ion-encapsulated fullerene, charge trapping memory.*

論文審査の結果の要旨

有機発光ダイオード(OLED)、有機薄膜太陽電池(OPV)、有機電界効果トランジスタ(OFET)などの有機デバイスは、軽量、柔軟性などの特徴に加えて、溶液プロセスによる大面積・低コスト製造の可能性を有しており、将来フレキシブル電子デバイス分野への応用を目指して活発に研究されている。その中で、OFET構造を利用した有機メモリは、静電容量変化型および抵抗変化型メモリと比べ読み出し回路が単純化できることから注目されている。

本論文は、OFET構造を利用した有機メモリ的一种である浮遊ゲート型有機メモリに関する研究である。浮遊ゲートを構成する新規な電荷トラップ層材料の探索を行い、ポリ(ビニルシナメート)(PVCN)とリチウムイオン内包フラーレン($\text{Li}^+\text{@C}_{60}$)の2種類の新規な電荷トラップ層材料を見出した。さらに、これらの電荷トラップ材料を用いたOFET型メモリは、浮遊ゲートに蓄える電荷量をコントロールすることが可能であることから、マルチレベルセル(MLC)

メモリとして機能することを明らかにした。

例えば、PVCN を電荷トラップ材料として用いた浮遊ゲート型有機メモリでは、負のプログラム電圧を印加した場合にのみ OFET の伝達特性において閾値電圧のシフトが観られた。プログラム電圧を変化させることで同一のゲート電圧において複数のソース・ドレイン電流値 (I_D) が得られた。各 I_D 値は保持時間が 11,000 秒以上であり、他の高分子系電荷トラップ材料で報告されている有機メモリの保持時間と同等の特性を示した。素子構造を変えた素子の特性評価から、このメモリ効果の発現機構は PVCN と SiO_2 層との界面にトラップされた正孔に由来することが分かった。なお、PVCN を用いた有機メモリでは、記憶されたデータの消去が不可能な追記型特性を示した。

一方、 $\text{Li}^+\text{@C}_{60}$ を電荷トラップ層として用いた浮遊ゲート型有機メモリでは、正のプログラム電圧 (150 V) を印加した場合に、閾値電圧に変化が観られたことから電子がトラップされていることが分かった。プログラム電圧の印加時間を変えることで段階的に閾値電圧シフト ($\Delta V_{th} = 10\text{V}, 16\text{V}, 32\text{V}$) を示した。各状態での I_D 値は明確に区別され、その保持時間は 50,000 秒以上と有機メモリの保持時間としてはこれまでで最も優れた安定性を示した。さらに負のプログラム電圧 (-150 V) を印加すればデータの消去も可能であり、書込・消去の繰り返し可能な書換型メモリ特性が得られた。メモリ効果の発現機構を明らかにするために、 $\text{Li}^+\text{@C}_{60}$ について光電子収量法によるイオン化ポテンシャル測定、サイクリック・ボルタンメトリー測定による酸化還元電位の評価およびメモリ動作中の紫外可視吸収スペクトルを測定した。その結果、 $\text{Li}^+\text{@C}_{60}$ 分子の縮退した分子軌道 (LUMO) に電子が捕獲されることに加えて $\text{Li}^+\text{@C}_{60}$ 分子による有機半導体層へのドーピングが MLC 動作の起源であることが分かった。以上、本論文は、PVCN と $\text{Li}^+\text{@C}_{60}$ が優れた電荷トラップ材料として機能することを初めて報告すると共に、これらを用いた浮遊ゲート型有機メモリの特性と動作機構について明らかにしたものである。この内容は学術的に貢献するところが大きいと判断し博士 (マテリアルサイエンス) の学位論文として十分価値あるものと認めた。