

Title	階層型トラスネットワーク (HTN) の性能
Author(s)	M.M., Hafizur Rahman
Citation	
Issue Date	2003-03
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/1688
Rights	
Description	Supervisor: Prof. Susumu Horiguchi, 情報科学研究科, 修士

階層型トラスネットワーク (HTN) の性能

M.M. Hafizur Rahman(110129)

北陸先端科学技術大学院大学 情報科学研究科

2003年2月14日

キーワード: 階層型相互結合網, HTN, 3D-WSI, 動的通信性能.

1 導入

計算力を追い求める要求は決してとどまることを知らず, 日々増加し続けている. 強力な計算力を必要とする分野は, 数値モデリングや, 科学的・工学的問題のシミュレーション等であり, それらには, DNA 構造のモデリング言語や大域的な気象予測, 天体の動作のモデリング, エネルギー融合の研究, 人工知能, コンピュータビジョン等の研究がある. これらのグランドチャレンジ問題を解くために, テラフロップス (1秒間に 10^{12} の浮動小数点計算) やペタフロップス (1秒間に 10^{15} の浮動小数点計算) レベルのコンピュータを得ることが目標とされてきた. 複数のプロセッサを持つ並列コンピュータが, 計算力への増加し続ける要求を満たすたすものと期待されている.

超並列コンピュータシステムの大規模相互結合網を構築するための理論的な基礎研究は古くから存在しているが, ハードウェア技術が低かったために, それらをコスト面で効率的に実現することは不可能であった. しかし, 近年の先進 VLSI 技術がこの欠点を克服しようとしている. すなわち, 近年の VLSI 技術により, シリコン基盤上に VLSI システムを実装することが可能になっている. 一枚のシリコン基盤上にはシステムの一部が実装され, それらのシリコン基盤を相互に結合することにより, 超並列システムが実装される. 3次元ウェーハスタック実装の大きな問題の1つは, 縦方向の最大結線数を減らすことである. 階層的相互結合網は縦方向の結線数を最小限に抑えることができるため, 効率の良い3次元スタック実装に向いている. このことは, 膨大な数のプロセッサが結合される場合に顕著になる.

数百万のプロセッサを結合する場合, 従来のトポロジでは, 縦方向の結線数は許容できないくらい増大なものとなる. 縦方向の結線数を減らすために, いくつかの階層型相互結合網が提案されてきた. しかし, それらの動的通信性能はあまりよくない. 効率の良い3次元 WSI 実装を実現するには, 縦方向の結線数が少なく抑え, かつ, 良好な動的通信性能を実現できるようなネットワークを設計することが必要不可欠である. 本論文では, 超

並列コンピュータの結合網として、階層型トラスネットワーク (HTN) と呼ばれる結合網を提案する。HTN は 3 次元 WSI 実装に向いていて、かつ、良好な動的通信性能を実現する結合網である。

2 HTN のアーキテクチャ

本論文では、階層型トラスネットワーク (HTN) と呼ばれる、新しい階層型相互結合網のアーキテクチャを提案する。HTN は基本モジュール (BM) からなり、BM は上位レベルのネットワークを構成するために階層的に相互結合される。HTN の BM はサイズ $m \times m \times m$ の 3D トラスネットワークである (ただし、 m は正の整数とする)。 m は任意の値をとることが可能であるが、望ましい値は正の整数 n に対して、 $m = 2^n$ である。上位レベルのネットワークは、1 つ下位のレベルのサブネットワークを、サイズ $n \times n$ の 2D トラスに階層的に相互結合して構築される。BM と上位レベルの両方がトラス結合を持つため、それゆえ、階層型トラスネットワーク (HTN) と呼ばれる。

BM は $x - y$ 平面の輪郭部分にいくつかのフリーポートを持つ。それらのフリーポートは上位レベルの結合に使用される。内側の PE の全ポートは BM 内結合に使用される。一方、外側にある PE は 1 つまたは 2 つのフリーポートを持つ。それらのフリーポートとリンクは BM 間相互結合に使用され、上位レベルのネットワークを形成する。各輪郭上の北、南、東、西方向の 4 つのリンクは上位レベルの結合と相互結合される。上位レベルの結合については、同じアドレスを持つサブネットワークのモジュールが 2D トラスにより相互結合される。

3 HTN の性能

相互結合網は、最大限の数のメッセージを、短時間、最小コスト、高い信頼性をもって転送しなければならない。明らかに、どんなネットワークの設計にも様々なパラメータのトレードオフがある。我々は、HTN が良い相互結合網であることを示すために、様々な側面から性能評価を行う。

3.1 静的ネットワーク性能

相互結合網はグラフとして表現され、トポロジとしても参照される。静的ネットワーク性能の評価パラメータとして、次元、直径、コスト (次元 \times 直径)、平均距離、二分割幅、結合性などが考慮されるべきである。静的ネットワーク性能から、HTN は、一定で少ない直径、望ましいコスト、小さな平均距離などの魅力的な特徴を持つことが明らかになった。HTN の二分割幅は TESH や H3D メッシュよりも大きい、H3D トラスと等しく、従来のトポロジよりも小さいことが分かった。

3.2 3D-WSI 性能

VLSI 設計問題は、ある集積回路内にネットワークトポロジを効率良く配置する問題を扱う。効率の良い配置を評価するためによく用いられる 2 つのパラメータは、レイアウト面積と最大配線長である。近年の VLSI 技術の進歩により、3D コンピュータシステムをシリコン基盤上に実装することが可能になっている。相互結合網の 3 次元ウェーハ積層実装では、最も重要なパラメータの 1 つに、隣接シリコン基盤間の縦方向の最大結線数がある。HTN の縦方向の最大結線数は、他の結合網と比較して、非常に少ないことが分かった。このように、HTN は効率の良い VLSI/ULSI/WSI 実装を実現可能である。3 次元ウェーハ積層実装された HTN のレイアウト面積は、3 次元実装に適していることが分かった。また、最大配線長は他のいくつかの結合網よりも小さいことが分かった。

3.3 動的通信性能

動的通信性能はメッセージの待ち時間とネットワークスループットにより評価される。ネットワークが良い性能を持つには、少ない待ち時間と高いスループットが実現されなければならない。我々は、次元順ルーティングを適用し、一様なトラフィックパターンの仮定のもとで HTN の動的通信性能を評価し、よく使用される他のネットワークや階層型ネットワークと比較した。比較により、HTN はメッシュ、トーラス、TESH、H3D メッシュ、H3D トーラスよりも優れていることが分かった。

3.4 冗長性と歩留り

耐故障性のあるネットワークは超並列コンピュータの信頼性には欠かせないものである。耐故障性のあるネットワークとは、ネットワークに故障が存在する場合でもルーティング能力を持つネットワークである。ハードウェアに基づく技術では、故障を許容するために、元々のネットワークに追加のハードウェアと十分な冗長性が導入される。我々は、HTN の冗長性と歩留りを評価した。その結果、25%の冗長性を導入することで、HTN の歩留りは良好な値を示すことが分かった。

3.5 アプリケーションのマッピング

相互結合網のアプリケーションへの適合性は、ソーティングやブロードキャスト等がよく知られているオペレーションが、どのくらい効率良く実行されるかで評価される。我々はバイトニックソートやFFTについて議論し、HTN 上での最大実行ステップ数を求めた。それにより、HTN は 2D トーラスや 3D トーラスよりも良い性能を示すことが分かった。

4 結論

本論文では，超並列コンピュータの結合網として，階層型トーラス結合（HTN）と呼ばれる新しい相互結合網を提案した．我々は，HTN が良い相互結合網であることを示すために，HTN の様々な側面を明らかにした．メッセージのルーティングや静的ネットワーク性能，3次元ウェーハ積層実装問題，動的通信性能，冗長性と歩留り，アプリケーションのマッピング等を詳しく議論した．それらの性能を他の従来のネットワークや階層型ネットワークと比較し，HTN の優位性を示した．今後の課題としては，適用型ルーティングによる動的通信性能の評価や，フォールトトレランス性能，よく使われるトポロジのHTN への埋め込み法，他のアプリケーションのマッピング等が挙げられる．