

Title	組み込みRTOSでのレジスタセット間高速コンテキスト切り替えに関する研究
Author(s)	萩野, 雅
Citation	
Issue Date	2004-03
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/1802
Rights	
Description	Supervisor:田中 清史, 情報科学研究科, 修士

組み込み RTOS でのレジスタセット間 高速コンテキスト切り替えに関する研究

荻野 雅 (110027)

北陸先端科学技術大学院大学 情報科学研究科

2003 年 2 月 13 日

キーワード: 組み込み, リアルタイム, リアルタイム OS, コンテキスト切り換え.

概要

近年, リアルタイム OS は高速な処理を要するシステムに対して適用がされているが, ギガビット級の通信機器では, 数十から数 μ 秒のコンテキスト切り替えによるオーバーヘッドが問題となっている. このオーバーヘッドは, コンテキスト切り替えでメモリアクセスするときに, キャッシュミスが起こることにより生じる. 本研究では, 複数のレジスタセットを持つ CPU 上で, レジスタセット間でコンテキスト切り替えとタスクの使用レジスタ数の絞り込みを提案し, シミュレーションにより評価を行う.

1 背景, 目的

現在, RTOS のコンテキスト切り替えのオーバーヘッドには, 数 μ 秒から数十 μ 秒の時間を要している. このオーバーヘッドは, 数 m 秒単位のデッドラインのユーザタスクでは許容することが出来るが, 数 μ 秒単位のデッドラインのユーザタスクでは, このオーバーヘッドによってデッドラインオーバーが起こり得る. (例: ギガビット級の通信機器でのリアルタイムシステムの場合, 1 パケット処理は μ 秒単位で行なわれる. この状況下で, μ 秒単位のコンテキスト切り替えオーバーヘッドはタスクのデッドラインを超えさせる原因となり, それによるパケットの損失を招く.)

本研究ではコンテキスト切り替え時のメモリアクセスがこのオーバーヘッドの原因あることに着目し, コンテキスト切り替えの高速化の実現に向けて, 以下の 2 つの手法を提案し, 従来方法と提案手法との評価を行った.

- レジスタセット間コンテキスト切り替え
- ユーザタスクの使用レジスタ数の絞り込み

2 レジスタセット間コンテキスト切り換え

コンテキスト切り換え時のメモリアクセスによるデータキャッシュミスを軽減させるためには、コンテキスト切り換えを CPU 内で完結させれば良い。そのために、本研究では、1CPU 内に 8 レジスタセットを備え、後者のレジスタセット間でのデータ移動が命令でサポートされている Casablanca[1] をターゲット CPU として採用し、Casablanca の 2 から 6 番レジスタセットをコンテキスト保持専用レジスタセットととして使用し、提案手法であるレジスタセット間コンテキスト切替えを実現した。

この手法でコンテキスト切り換えを行うことで、以下について実現できた。

1. ユーザタスクのコンテキスト切り換えが高速化
2. データキャッシュの有効利用

3 ユーザタスクの使用レジスタ数の絞り込み

従来はコンテキスト切り換えを行う際には 1 レジスタセット全てを移動させていた。実際この方法では、コンテキスト切り替え時にタスクのコンテキストを損傷することは無いが、コンテキスト切り換えの際に未使用レジスタ分のデータを移動させるという無駄があった。そこで本研究では、ユーザタスク生成時に使用レジスタ数をタスク情報として持たせることで、ユーザタスクの使用レジスタ数の絞り込みを実現した。

本手法に伴い、コンテキスト保持専用レジスタセットについても変更を加えた。32 本で構成される 1 レジスタセットを 16 本単位で構成されるフレームで管理することとした。各フレームの管理情報については、メインメモリ上にフレーム管理テーブルを設け、それぞれのフレームについてフレーム使用時にはタスクの ID を、未使用時には 0 を書くようにした。

本手法により、以下について実現できた。

1. コンテキスト保持専用レジスタセット内に多くのコンテキストを格納可能
2. コンテキスト切り換え時の命令数の削減
3. キャッシュの更なる有効活用

4 まとめ

提案手法と従来方式とをシミュレータ上でコンテキスト切り換えを行い評価した結果、以下のことが証明できた。

1. コンテキスト切り替えによるメモリアクセスの軽減

2. 1. に伴い，データキャッシュミスの軽減
3. デッドラインオーバータスク数の軽減
4. ユーザタスクの応答時間の短縮化

参考文献

- [1] 田中 清史，松本 尚，平木 敬: "Casablanca: 実時間処理 RISC コア的设计と実装." 情報処理学会研究報告，ARC Vol.99, No.100, pp.51-56, November 1999