

Title	Cat-CVD法による高安定性a-Si TFTの作製
Author(s)	瀬里, 泰洋
Citation	
Issue Date	2005-03
Type	Thesis or Dissertation
Text version	none
URL	http://hdl.handle.net/10119/3177
Rights	
Description	Supervisor:松村 英樹, 材料科学研究科, 修士

Cat-CVD 法による高安定性 a-Si TFT の作製

瀬里 泰洋 (松村研究室)

【はじめに】次世代のディスプレイと言われる有機 EL ディスプレイの画素制御素子として薄膜トランジスタ (TFT) が用いられるが、電流駆動である有機 EL には、従来は、電流印加時の特性の安定性と移動度の大きさから多結晶シリコン (poly-Si) TFT を使うことが検討されてきた。しかし現状では各素子での特性のばらつきや、結晶化するためのコスト、パネル寸法の限界などの問題が生じている。これに対して非晶質 (a-Si) TFT は特性のばらつきが小さく、すでに液晶ディスプレイ (LCD) で大面積堆積を実証しているため、有機 EL が a-Si TFT で駆動できれば、レーザー照射などの複雑な工程を必要とする poly-Si TFT に対してコストや歩留まりで優位性を強調できる。しかし従来からのプラズマ CVD (PECVD) 法により作製される a-Si TFT は電流印加によってスイッチングのしきい値電圧 V_{th} が大きくシフトする問題があった。これに対して触媒 CVD (Cat-CVD) 法により作製した a-Si TFT はゲート絶縁膜に熱酸化 SiO_2 を用いた場合にはあるが、バイアスストレス印加時の V_{th} 変動が小さく安定に動作することが見出されていた[1]。本研究ではゲート絶縁膜として一般的に広く使用されている窒化シリコン (SiN_x) 膜を使用してもこの安定性が維持されるか否かを検証するために、ガラス基板上に Cat-CVD 法により形成した a-Si、 SiN_x ゲート絶縁膜を用いたボトムゲート TFT (BG-TFT) を作製し、その電気的評価を行った。

【実験と結果】図 1 に作製した TFT の I_d - V_g 特性を示す。ゲート電圧でドレイン電流が制御できていることから本トランジスタの動作を確認できた。図 2 に DC ストレス印加時におけるストレス時間に対する V_{th} シフトを示す。ストレス印加は $V_d=12$ V、 $V_g=15$ V の条件で行った。その結果、ゲート絶縁膜に Cat-CVD SiN_x を用いても、21 時間のストレス印加後において V_{th} シフトが 1 V 以下と少ない安定したストレス耐性が得られることが明らかとなった。

【結論】Cat-CVD 法による a-Si TFT はゲート絶縁膜に SiN_x 膜を用いてもストレスに対するしきい値の安定性が優れていることが明らかとなり、大面積有機 EL ディスプレイへの展開が期待できる。

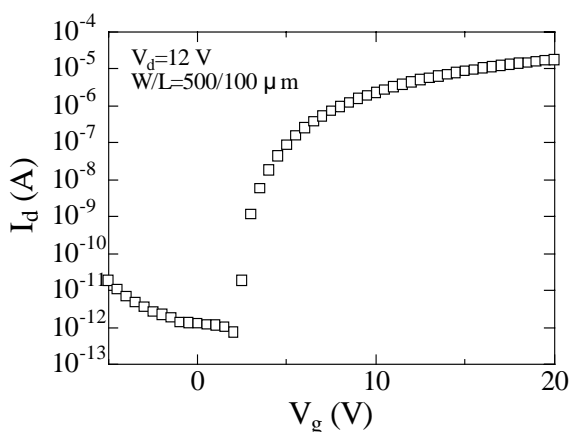


図 1 本研究で作製した a-Si TFT の I_d - V_g 特性

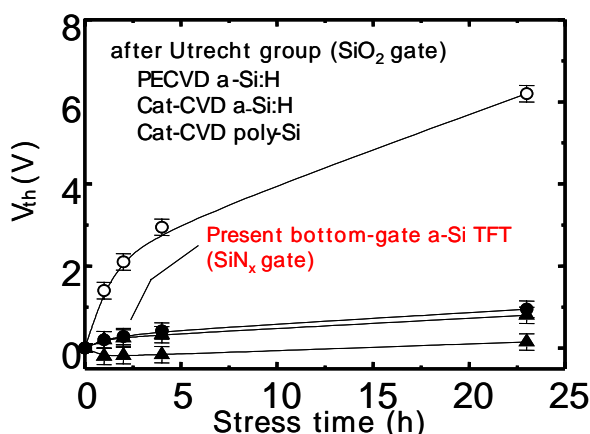


図 2 作製した a-Si TFT の DC ストレス時におけるストレス印加時間に対する V_{th} シフト依存性

【参考文献】J. K. Rath, F. D. Tichelaar, H. Meiling and R. E. I. Schropp: Mater. Res. Soc. Symp. Proc. 507 (1998) 879.

【Keywords】Cat-CVD、a-Si TFT、 SiN_x