

Title	CMOS動作をする三値メモリシステムの実現とその設計 体系の研究
Author(s)	塩田, 達彦
Citation	
Issue Date	2008-03
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/4301
Rights	
Description	Supervisor: 日比野 靖, 情報科学研究科, 修士

CMOS 動作をする三値メモリシステムの実現と その設計体系の研究

塩田 達彦(610702)

北陸先端科学技術大学院大学 情報科学研究科

2008 年 2 月

キーワード: 三値論理、CMOS、配線量削減、SRAM セル、SPICE

1 はじめに

世の中の通信分野をはじめとした利便性のある製品を支えているのは組込みシステムである。その組込みシステムのコア技術となっているのが大規模集積回路、VLSI や ULSI と呼ばれるものである。それらの高集積化の技術はめざましい発展を遂げている。また、人々は製品に対して、さらなる利便性を追求するようになり、大規模集積回路は、より一層の多機能集積化が求められている。

しかし、現在の二値論理を用いたデジタルシステムでは、多機能集積化において、処理する情報量の増加とともに内部配線量の増大や入出力ピンの不足などの問題が避けられない。とくに、その配線の占める面積は集積回路内部の約 70%を占めるとも言われている。そこで、多値信号を取り扱うことにより、一信号線当たりの情報量を増やし、内部配線量や入出力ピンの削減を図り、さらなる集積度の向上が期待できる。

本論文では、一信号線当たりの情報量の向上、論理回路構成の簡素化が最も期待できる三値論理を適用した場合、もっともデジタルシステムの重要な構成要素の一つである、三値メモリシステムの実現をするものである。

これまで三値メモリ素子として、静止時に電力消費のないものは提案されていない。本論文で提案するメモリ素子は静止時に電流が流れない完全 CMOS 動作をするものである。また、三値論理回路の設計からメモリシステムの実現までの流れも提示する。

2 三値論理

多値論理の考えは、二値論理では表現できない曖昧性を含んだ、よりヒューマンライクな処理が実現可能だとして、今日まで様々な研究が進められてきた。また、近年では集積回路の高集積化を実現した多値集積回路への期待が大きくなっている。

三値論理は、公開鍵暗号標数 3 の体の演算として、その計算効率、構成の簡素化が報告されている。

3 CMOS 動作

三値論理回路構成の前提となるのが、二値構成でも採用されている CMOS 動作である。ここでいう、CMOS 動作とは、MOS トランジスタがゲート電圧の閾値により動作し、二種類の pMOS、nMOS が相補対称的に利用されるものをいう。MOS トランジスタの切り替わり時のみ、電流が流れるように構成され、あくまでも従来の二値構成と同じである。これにより、低消費電力で、大規模集積回路の実現ができ、その製造プロセスも従来の CMOS 製造技術を適用することができる。

4 三値メモリシステム実現の手順

三値メモリシステムの実現にあたっては、次の手順で実現する。

- ・三値論理回路におけるインバータ回路(NOT 回路)の実現
- ・完成したインバータ回路を利用して、ラッチ回路を実現
- ・完成したラッチ回路を利用して SRAM メモリセルの実現
- ・SRAM メモリセルを配置し、SRAM メモリシステムを実現

5 三値論理回路

三値インバータ回路(NOT 回路)は、一変数三値論理回路となる。この一変数論理回路の設計は、OLSON EDGAR DANNY 氏により、実現されている(Olson 法と称する)。この方法により三値インバータ回路を実現する。

三値ラッチ回路は、従来の二値で安定動作をしているマスタスレーブ方式を採用し、構成した。三値インバータ回路(NOT 回路)ゲート 2 個のループとトランスファーゲートにより構成される回路を 2 回路組み合わせたものである。

6 三値メモリシステム

三値 SRAM メモリセルは、二値の構成とほとんど変わらない。三値インバータ回路(NOT 回路)ゲート 2 個のループとパストランジスタで構成される。パストランジスタが二値と違い、p、n 両チャネルを使用する。このセルを格子状に配置し、アドレスデコーダを設計し、付け加え、メモリシステムが完成する。

7 実験結果

動作は SPICE シミュレーションにより確認した。MOS トランジスタゲート長 90nm を採用し、構成した。MOS トランジスタの閾値調整を行いながら、各回路を構成し、最終的に SRAM メモリセルまで動作確認をすることができた。SRAM メモリセルは、10n 秒間隔での書き込み、データ保持の様子を確認することができた。

8 結論

高速動作やリーク電流の削減など、課題は残るが実用化に向けて一定の成果を得ることができた。また、三値メモリシステム実現を通して、三値論理回路設計の流れを体系的に確認することができた。以上により、三値大規模集積回路と、その設計の自動化が現実的になり、実用化に近づいたと言える。