

Title	アナログ技術の動向と人材育成の重要性の考察(人材問題(2),一般講演,第22回年次学術大会)
Author(s)	野村, 稔
Citation	年次学術大会講演要旨集, 22: 1118-1121
Issue Date	2007-10-27
Type	Conference Paper
Text version	publisher
URL	http://hdl.handle.net/10119/7478
Rights	本著作物は研究・技術計画学会の許可のもとに掲載するものです。This material is posted here with permission of the Japan Society for Science Policy and Research Management.
Description	一般講演要旨

アナログ技術の動向と人材育成の重要性の考察

○野村 稔 (科学技術政策研究所)

1. はじめに

LSIの微細化の進展はSoC(System on a Chip)の時代をもたらし、同一 SoC の中でデジタル回路とアナログ回路が混在する機能が求められてきている。そしてアナログ回路の開発が LSI 全体の開発期間や製品性に大きく影響するようになってきている。また、デジタルだけでは製品の付加価値が得られなくなりつつあり、付加価値の源泉の一つとしてアナログ技術の重要性が飛躍的に増加してきている。

こうした意味で重要なアナログ技術であるが、世界的に見てアナログ技術者は不足しており、各国とも新時代のアナログ技術の重要性を認識し研究開発と共に人材育成を盛んに進めている。

以下では、ワイヤレス通信の基盤であり高度なアナログ技術が必要とされる「CMOS アナログ RF のシステム LSI」¹を中心にして、アナログ技術とは何か、今何故アナログ技術が必要か、アナログ技術の研究開発動向、アナログ技術が抱える課題を述べ、今後必要とされる向上策を考察する。

2. アナログ技術とは

2.1 アナログとは

アナログとは、物質やシステムなどの状態を連続的に変化する物理量によって表現することである。我々の身の回りにはデジタル技術だけではなく、アナログ技術が多用されている。携帯電話にも、アンテナ、ディスプレイ、カメラ、充電器、電話機能、データの送受信など様々なアナログ技術が入っている。

2.2 アナログ回路設計の難しさ

アナログ回路の設計は、デジタル回路の設計に比べて習得に時間がかかる。トランジスタや素子のレベルを扱い、設計に必要なパラメータもデジタル回路の設計に比べて多い。回路の周波数特性など、デジタルでは考慮しなくてよい特性までも考慮する必要がある。単に回路の設計だけではなく、システムレベル、ブロックレベル、レイアウト・パッケージまでを考えて性能を確保することが必要である。そのため、ある程度のアナログ回路を組

めるようになるには年単位の教育期間がかかってしまう。

3. いま何故アナログ技術か

3.1 PC から通信へのパラダイムシフト

過去20年間、世界の半導体のほとんどはPC分野での使用に向けられてきたが、半導体世界市場売り上げ比率でみると、2000年には通信分野が初めてPC分野を上まわった。PC時代の主な半導体の構成要素はマイクロプロセッサとメモリだったが、インターネット時代になるとそれらに加えてDSP(digital signal processing)やアナログ機能の重要性が増加してきている。¹ したがって、SoC 開発においても通信機能の盛込みが必要になり、アナログ、デジタル混載 SoC への要求が増大している。

3.2 アナログ回路の SoC 開発へのインパクト

アナログ回路が SoC の中でデジタル回路と一緒に組み込まれてくると、アナログ回路領域の設計が SoC 開発に大きな影響を及ぼしてくる。

まず LSI 内での面積へ影響する。アナログ回路では、デジタル回路の様に CMOS の微細化による効果が期待できない。インダクタやコンデンサなどの受動素子の特性確保のためには相応の領域を必要とすることなどが理由である。

次に設計期間へ影響する。アナログ設計を支援する設計自動化(EDA:Electronic Design Automation)ツールは、人手によるレイアウトを支援する機能が主体のため設計期間が長期化する。

3.3 製品優位性の確保

アナログ技術はデジタルよりも差異化が可能であり他社は容易にまねることができにくい。² 現在、SoC にアナログ回路がデジタル回路と共に混載されてきており、アナログ部分の設計が製品の優位性の大きな要素となってきている。

4. アナログ RF を中心とするアナログ技術の研究開発動向

4.1 学会発表にみられるアナログ研究の伸び

図1は、最先端の半導体技術の発表が行われるISSCC(International Solid-State Circuits Conference: 国際固体素子回路会議)でのアナログ関係(アナログ RFに限らない)の活動状況を概観している。ISSCCにおける論文の採択では、提案された回路が実際に動作

¹ CMOS アナログ RF(Radio Frequency)のシステム LSI とは、CMOS テクノロジーでのアナログ・デジタル混載 LSI において、ワイヤレス機能を実現する高周波処理と高速 ADC/DAC(アナログ・デジタル/デジタル・アナログ変換)などのアナログ回路が構成要素となる LSI を指している。また、ここでのシステム LSI を本稿では SoC (System on a Chip)ともいう。

したかに重要性がおかれているため、この学会の論文から実際の技術の動きが捉えられる。20年前、10年前、そして昨年のアナログ関係のセッション数は図からも明らかなように増加の一途を辿っておりその注目度の高さが伺える。そして最近の目立った動きとして無線関係のアプリケーションの躍進がある。

4.2 各国の研究開発動向

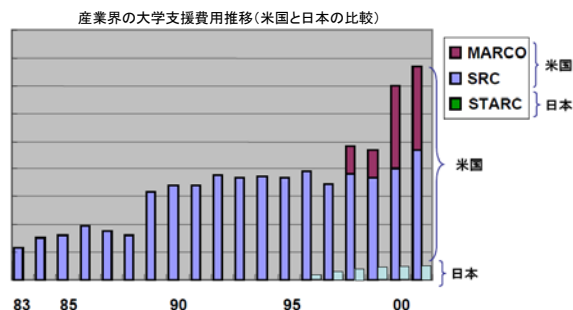
(1) 米国の研究開発動向

米国にはアナログ技術をベースとした優良専門メーカーやベンチャー企業が多い。大学での研究も盛んであり、また多くのベンチャーが創出されている。

2004年の汎用アナログ市場規模は半導体市場全体の約6%を占めるが、その上位5社は米国勢であり、これら5社の世界シェアは6割弱にも達している。⁶

米国のアナログ研究開発は、大学、企業とも非常に強力である。アナログには限らないが、米国では20年以上前から産業界が大学を大きく支援してきており、それが大学の活躍の原動力になっている。図2に米国と日本の産業界の大学支援の状況を示す。

図2 産業界の大学支援



((株) 半導体理工学研究センター提供)

(2) 欧州の研究開発動向

EUの第6期フレームワークに関するプロジェクトの中に産学官プロジェクトNANOCMOSがありMINATECやIMEC(Interuniversity Microelectronics Center)へ資金が投入されているが、MINATECのワイヤレス端末の研究ではCMOS RFや再構成可能ハードウェアなどを今後のキーテクノロジーと位置づけている³。またフランスのLETI(Laboratoire d'Electronique de Technologie de l'Information)の研究プログラムには先端デバイスとして無線技術への取組みがあり、RFのフロントエンドのデバイス開発が採り上げられている。⁴

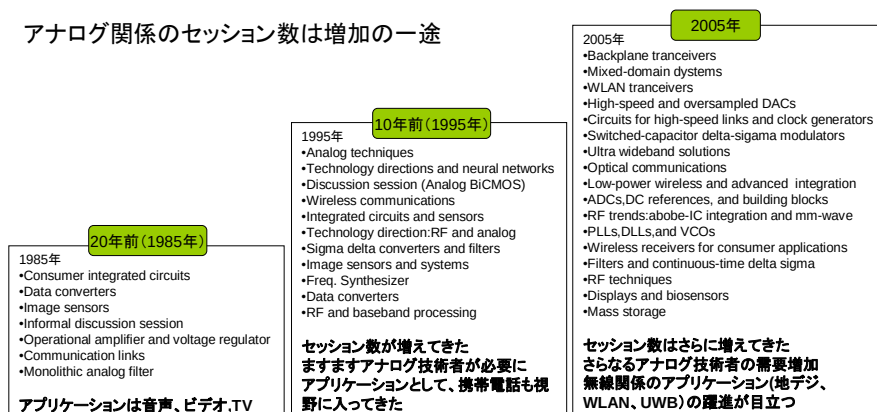
(3) アジアの研究開発動向

ここでは、台湾と韓国を採り上げる。

台湾では、2001年にSi-Softというプロジェクトを開始し、NSoC(National SoC)プログラムを推進した。NSoC プ

図1 ISSCC でのアナログ関係のセッション数の推移

アナログ関係のセッション数は増加の一途



(参考資料⁹を基に科学技術動向研究センターにて編集)

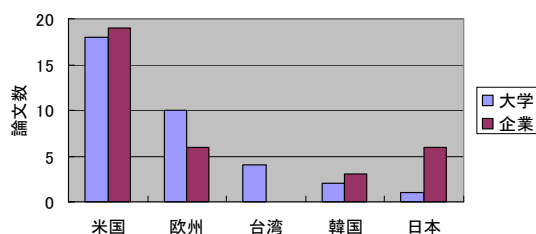
ログラムのフェーズ1(2003-2005年)では、人材育成、製品開発、プラットフォーム整備、IP(Intellectual Property)、新興産業開発の5つの計画を推進した。この結果、台湾のISSCCの論文採択数は、2002年の0件から、2003年の3件、2004年の6件、2005年の15件、そして2006年の18件へと急激に上昇してきた。現在、NSoCプログラムはフェーズ2(2006-2010年)に入っており、アナログRF技術の研究開発が大きく取り扱われている。⁵

韓国では、1990年代の初め頃からCDMA(Code Division Multiple Access)の研究が盛んになり、1995年からは多くの大学でワイヤレスの研究が行われるようになり論文数が増加した。最近では、システムまでを扱った発表が出てきている。

4.3 日本研究開発動向

図3は、2006年2月のISSCCにおけるワイヤレスとアナログRF関係の企業と大学からの論文発表数を示している。日本は他国に比べて、大学からの発表が非常に少ない。1992年から2001年までの推移を見ても大学単独と大学との共同による合計の発表件数は欧米に比べて非常に少ない。⁶

図3 ISSCC2006でのアナログ関係論文数



(参考資料⁷を基に科学技術動向研究センターで編集)

しかしこれを、日本の大学の問題と単純に決め付ける事はできない。先端アナログ技術を開発することは企業でも容易ではなく、欧米、台湾、韓国などでは半導体企

業や政府が、この分野を研究する大学を支援してきた。

我が国では、『アナログ RF 研究会の実施』、『STARC と大学によるアナログ RF 教科書(基礎編、応用編)の作成』、『群馬県や福岡県における地域での取り組み』、そして『経済産業省の技術戦略マップ 2006 における、情報通信分野の技術マップ「半導体分野の技術ロードマップ」⁸における取組み』などがあるが、これらの成果はまだ図3のような数字には表れていない。

5. 新時代のアナログ技術の課題

5.1 技術習得の高度化

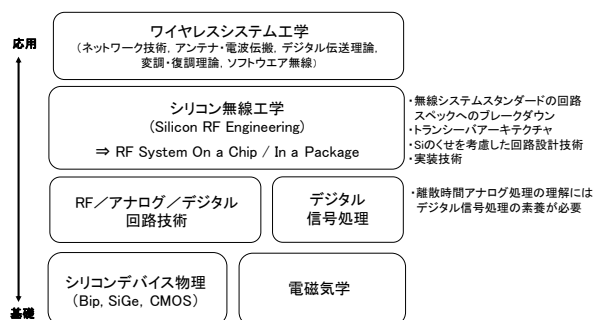
アナログ技術の習得の難しさを前記したが CMOS の微細化、高速化に伴って更に高度なアナログ技術が必要になっている。

(1) 幅広い知識習得の必要性

図4に無線システム構築に不可欠な技術分野を示す。この図から明らかなように、基礎的な知識から応用にいたる非常に幅広い知識の習得が必要になっている。それらに加え、近年の携帯電話、近距離無線などの様々な無線システムの存在と周波数帯の広範囲化へ対応できる知識が必要になる。

また、従来のアナログ技術者は、あるブロック(回路部分)に関する専門性があればよかったが、今後のアナログ技術者は一つ上位レベルに立って最適化できる様に複数ブロックに渡ってある程度の技術力が望まれている。更に一步進めて、全体の特性向上を目指したアーキテクチャまでをも考えられる技術力も必要になる。⁹

図4 無線システム構築に不可欠な技術分野



(参考資料¹⁰を科学技術動向研究センターで編集)

(2) 実験、実践の場の確保

アナログ技術の習得には実践が大切であり、実践を通して理論と組み合わせることで技術が研鑽されていく。¹¹企業でも、座学で聞くだけでなく実験、実践中心の教育が必須である。¹²

SoC 開発フローは、設計、チップ試作、チップ評価と順を追って進む。大学では VDEC の設置により設計段階での設計自動化ツールやチップ試作環境は着実に向上してきている。しかし、試作した先端アナログ LSI を測定する段階で課題が残る。

従来、アナログ回路に関する測定環境の整備は極めて限られていた。ISSCC などの論文採択基準では、回

路の実動作結果を重要視しているため、論文採択数が伸びない理由としては測定環境にボトルネックがありそうである。先端の測定機器は高価であるため一大学では所有が難しく、測定技術が高度化しており測定の習得も難しい。また、大学では測定という人的支援を継続して面倒を見れる教官も確保できていない現実もある。

(3) 再教育の難しさ

今後必要とされるアナログ技術は、従来までのアナログ技術とは違うものである。例えば、旧アナログ技術が、アナログ製品のためのアナログ技術、TV や VTR 向けの主としてバイポーラで実現されたことに対し、新アナログ技術は、主としてデジタル製品のためのアナログ技術、デジタル記録、通信、ネットワーク向けの CMOS で実現されるなどである。

バイポーラテクノロジーでのアナログ技術者を CMOS アナログ技術へ再教育しようとしても、双方のテクノロジーの違いによる回路の構成法が大きく異なるため現実的には陰しいものがある。

5.2 半導体微細化による新課題への対応

シリコン半導体の微細化は、既にテクノロジーノード(ノード:最小配線ピッチの 1/2)で 65nm の時代を迎えようとしている。微細化に伴う問題として消費電力の増加があるが、その対策として電源電圧を下げる工夫も進められている。しかし、アナ・デジ混載の SoC においてアナログ回路部分はデジタル回路部分に比べ電源電圧を下げるのが難しい。そのため、これ以上の SoC 化が難しくなりつつある。CMOS プロセスの微細化に伴って、アナログ回路設計の難易度が飛躍的に高まってきており、さらなる研究開発が必要になっている。

5.3 デジタル回路の高速化に必要なアナログ的思考

現在、電波の搬送波の周波数は数 GHz 帯域を扱い、そして LSI 内の信号伝搬速度も数 GHz が実現され、更に高速の動作を目指した開発も進められている。高周波領域では、素子間の配線抵抗や並行配線間の寄生素子の影響など、低周波領域では現れなかった事象を考慮に入れた設計が必要になっており、ここにデジタル回路でもアナログ的思考が必要になる。

5.4 未整備な設計自動化ツール

アナログ回路設計の設計自動化ツールは検証や対話設計が中心であり、自動化が進んだデジタル回路の設計とは大いに異なっている。検証における今後の課題として、まず回路のモデル化が挙げられる。微細化に伴い、回路のモデルは、従来の手法では実際の特性を正確に表すことができない状況になっている。新しい変化に応じて、新しいツールの整備拡充が必要になる。

6. アナログ技術力の向上策

以下では、半導体の質の向上を視点としたアナログ技術力の向上策について述べていきたい。

6.1 教育と研究の強化

(1) 新アナログ技術の認識

グローバルな競争に勝つためには、付加価値の高い(または、高くする)仕事ができる人材が必要である。付加価値の源泉の一つはアナログ技術にあるが、この強化の第一歩は、現在必要とされているアナログ技術は今までのアナログ技術とは違うことを認識することである。次に、新たな人材開発とともに技術者の再教育のためのプログラムを確立することである。このために産学が一体となって教育プログラムや教材作成の増強に取り組む必要がある。

(2) 教育対象者に応じた教育の実施

人材育成では、裾野の拡大とトップクラスの育成を分けて推進すべきである。

裾野を広げるための人材教育では、まずはより多くの研究者、技術者候補に対して、基礎的な知識の取得だけでなく実験・実習を通じて、理解を深める機会を与えることである。大学ではまず基礎教育の徹底、そしてそのうえで開発ターゲットを設定し、それに向けた要素技術、システム化の研究・開発が必要である。そのために大学と産業界との積極的な連携が必須となる。

より大きな問題はトップクラス人材の育成である。一つの専門分野だけでなく幾つかの技術分野や経営に必要な知識や経験を積ませる必要があるため、一般的な教育プログラムを作成することは困難であり、産学で連携して論議を深めていく必要がある。

(3) デジタル技術者へのアナログ技術の教育

デジタル回路の高速化にもアナログ的思考が益々重要になる。今までの設計自動化ツールに依存しているだけでは既に開発が難しい段階に入っている。デジタル技術者にアナログの基礎技術を身につけさせることで、アナログとデジタル技術を共に理解した人材を育成し、我が国の半導体の付加価値、質の向上を図るべきである。

(4) 大学の研究への期待

アナログ技術領域は、設備の優劣ではなく、研究者や技術者の能力で勝負する世界である。世界トップクラスのアナログ集積回路国際学会では、欧米の大学から多くの傑出した発表がでている。^{1 3} 理論と実践の組合せにより、技術の習得はもちろん、それを発展させる研究スタイルや問題への取り組み方をつかむことが必要であり、大学が大いに活躍できる領域である。

6.2 ノウハウの設計自動化ツール化

ノウハウの設計自動化ツール化は、研究成果の具体的な資産化である。先端的な設計自動化ツールの開発は、まず理論から入らなければならない。この意味からも大学でのアクティビティに向く研究開発領域であり、大学での積極的な取り組みを期待したい。これらのツールは、大学での研究開発の現場や産業界での具体的な開発現場での使用を通して向上させ、このプロセスを人材育成にもつなげるべきである。具体的には、高周波環境のシミュレータの研究開発、最先端モデリング手法

の研究開発、そしてデジタル技術者へのアナログ的設計支援の研究開発などを期待したい。

6.3 測定環境の充実

測定環境の向上への対応策として、大学、企業の技術者が共用できる測定環境と支援(これを測定サービスと呼ぶ)を提供するセンターの設置を提言したい。このことで測定がボトルネックになっている問題を解消すべきである。継続した運用のためには、新しい測定器の充実にともに、それら設備のサポート、保守、講習などの人的支援が伴われるべきである。この測定サービスは大学、企業を問わず開かれた形態で提供されることが必要である。測定センター機能をもつ拠点を複数地域の大学(または研究拠点)に設け、日本全体としての底上げを図るべきである。ここではアナログ技術者をはじめ先端的なLSI開発技術者が集い、互いのコミュニケーションにより人材育成ができる場が期待できる。

7. おわりに

以上、新時代のアナログ技術が必要とされる、CMOSアナログRFのSoCを中心にして、アナログ技術の動向と人材育成の重要性について述べた。今後の改善のためには、教育と研究の強化、ノウハウの設計自動化ツール化、そして実践の場作りとしての測定環境の充実が求められる。アナログ技術領域は、我が国の半導体製品の「質の向上」を期待できる領域であり、今後、一層の強化が必要である。

参考資料

¹ Technology in the Internet Age(Dennis D. Buss,ISSCC2002 Session1.1)

² 誰が技術者を育成するか(MATLAB EXPO 2005、2005.12 松澤昭)

³ Trends of the wireless semiconductor industry(Minatec CrossRoads 2006)

⁴ Research programs for LETI(L Malier)

⁵ Development of National System-on-Chip(NSoC) Program in Taiwan(Che-Yen Chang,Wei Hwang)

⁶ 群馬大学アナログ集積回路研究会

<http://www.ccr.gunma-u.ac.jp/News/200312/News2003120303.html>

⁷ 「VLSI 設計教育の今後」産業界による設計教育支援活動(2006.3 電子情報通信学会総合大会 加沼安喜良)

⁸ 技術戦略マップ2006 (2006.4 経済産業省)

⁹ 望まれるアナログ回路技術者像(2006.9 ソサイエティ大会 パネル 板倉哲朗)

¹⁰ 高周波 RF CMOS アナログ回路の設計技術と開発事例及び今後の展望(2006.10 東原恒夫)

¹¹ アナログ回路を技術者をどう育てるか?(2006.9 ソサイエティ大会 パネル 小林春夫)

¹² アナログ技術者をどう育成するか?(2006.9 ソサイエティ大会 パネル 道正志郎)

¹³ 電子機器の進化を支えるアナログ技術、その人材育成(2006.9 2006 東京国際デジタル会議 小林春夫)