

Title	大規模ニューラルネットワークのハードウェアアーキテクチャに関する研究
Author(s)	菅原, 英子
Citation	
Issue Date	2004-09
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/959
Rights	
Description	Supervisor:堀口 進, 情報科学研究科, 博士

大規模ニューラルネットワークのハードウェアアーキテクチャに関する研究

菅原 英子

北陸先端科学技術大学院大学

2004 年 7 月 2 日

論文の内容の要旨

近年の VLSI 技術の向上により、大規模なニューラルネットワーク (Neural Network: NN) を 1 チップに集積実装することが可能になりつつあり、組み込みシステムとしての実用化が大きく期待されている。このようなシステムでは、システム稼働中に発生する故障に対して、外部のホストコンピュータ等を使用することなく、システム自身が自律的に短時間で故障補償を行うことが要求される。すなわち、組み込みシステム向けの NN には、故障に対して自律的にネットワーク構成を変更し、その構成に最適な結合重みを自動的に獲得するという、2つの機能を併せ持つ自律再構成能力が必要不可欠である。本論文では、パターン認識の分野で用いられる階層型 NN に注目し、自律再構成機能を有する階層型 NN のハードウェアアーキテクチャについて議論する。

一般的な階層型 NN は各層のニューロンが完全結合されており、ニューロン間接続のための配線領域が膨大になるという問題がある。また、予備ニューロンの追加には多くの配線領域を必要とする。本論文では、配線領域の削減と故障補償容易性を考慮したバス結合型 NN アーキテクチャを提案し、単純な操作で故障ニューロンを補償する機能シフト法を提案する。故障補償が可能な NN のハードウェア実装を行い、故障数に応じて故障ニューロンの削除やネットワーク構成の変更が可能なことを示す。また、機能シフト法のハードウェアオーバーヘッドが少ないことを示す。

構成が確定した NN に対して、最適な結合重みを得る手法として、重み学習が知られている。しかし、多くの手法は教師信号とニューロンの出力の誤差を小さくするように結合重みの調整を繰り返すため、多数存在する個々のニューロンに対して重み学習用の複雑な回路の追加が必要になり、それにより故障の発生率が高くなったり、故障検出自体も複雑になる。本論文では、遺伝的アルゴリズム (Genetic Algorithm: GA) による重み獲得手法に注目する。GA を用いる利点は、NN と独立して動作するため、個々のニューロンに学習回路を追加する必要がある点である。GA を実行するプロセッサを実装し、ハードウェアによる重み獲得が可能なことを示す。

予備ニューロンを用いた故障補償と重み学習による故障補償の両者の利点を併せ持つ自律再構成法を提案する。提案する再構成法では、故障ニューロン数が予備ニューロン数以下であれば、重み学習を必要とせず、機能シフト法のみで高速な故障補償が可能である。予備ニューロン数以上の故障が発生した場合でも、機能シフト法によりネットワーク構成を変更した後、それに対する結合重みを GA により獲得して故障の影響を取り除く。提案手法の回路設計を行い、自律再構成機能を有する階層型 NN システムの実現可能性を示す。

キーワード: 階層型ニューラルネットワーク, ハードウェア実装, 故障補償, 自律再構成